

Marek Gorgoń*

Środowisko programowo-sprzętowe do akwizycji, przetwarzania i wizualizacji złożonych sygnałów w oparciu o układy FPGA nowej generacji**

1. Wprowadzenie

1.1. Cyfrowe standardy sygnałów wizyjnych

Wypieranie technologii analogowej przez techniki cyfrowe w coraz większym stopniu jest widoczne w praktycznych zastosowaniach w akwizycji, przetwarzaniu, analizie, kompresji oraz transmisji obrazu i sygnału wizyjnego. W zastosowaniach powszechnego użytku, mimo dużej bezwładności związanej z kosztami przejścia na systemy cyfrowe, notuje się w najbardziej rozwiniętych krajach świata np. w Japonii i Stanach Zjednoczonych gwałtowne przyspieszenie w kierunku upowszechnienia standardów cyfrowych, zwłaszcza telewizji cyfrowej. Najszybsze przejście do techniki cyfrowej ma miejsce w podsystemach wizyjnych i urządzeniach peryferyjnych komputerów, które nie są związane z koniecznością obsługi analogowych standardów telewizyjnych PAL oraz NTSC. Ważnym czynnikiem stymulującym przejście do standardu cyfrowego jest popularyzacja matryc LCD. W istocie kluczowym dla oceny stopnia wykorzystania cyfrowej obsługi procesu wizualizacji jest standard transmisji sygnału z karty graficznej do urządzenia wyświetlającego. Za ten etap odpowiada obecnie dobrze znany standard DVI (*Digital Visual Interface*), w którym przesyłany jest niekompresowany, cyfrowy sygnał wizyjny. Jest to standard oparty na transmisji równoległej. Obecnie popularność zyskuje również standard HDMI (*High Definition Multimedia Interface*), umożliwiający połączenie komputera z systemem wideo domowego użytku (*Home Video Appliances*) w szczególności telewizorami dostosowanymi do standardu telewizji wysokiej rozdzielczości (*HD Ready*).

Niezwykle interesująco rozwija się również rynek standardów transmisji cyfrowej po stronie akwizycji obrazów.

* Katedra Automatyki, Akademia Górniczo-Hutnicza w Krakowie

** Praca finansowana ze środków na naukę, grant nr 4T11C01725

Urządzenia powszechnego użytku, bezpośrednio współpracujące z komputerami, oparte są w większości na dwóch szeregowych łączach, stanowiących tzw. warstwę fizyczną:

- 1) USB (*Universal Serial Bus*) [11],
- 2) IEEE 1394 (*i-link, Fire Wire*) [5].

Oba interfejsy wykorzystują szeregową transmisję sygnałów. W praktyce interfejs USB jest używany do transmisji sygnałów wizyjnych niekompresowanych z takich urządzeń jak skanery czy kamery internetowe, zwykle o stosunkowo niskiej rozdzielczości i prostej konstrukcji. Warto zwrócić uwagę, że transmisja danych z kamery internetowej i ich wyświetlanie odbywa się w czasie rzeczywistym, natomiast transmisja danych pojedynczej ramki obrazu ze skanera nie jest związana typowo z określonym skończonym ograniczeniem czasowym. Z kolei łącze *i-link* kojarzone jest powszechnie z transmisją sygnału wizyjnego z kamkoderów powszechnego użytku, gdzie jego warstwa fizyczna wykorzystywana jest do transmisji sygnału wideo kodowanego w standardzie DV zgodnym z normą IEC 61834-2 [4]. Inicjatywa HAVI (*Home Audio/Video interoperability*) [1] proponuje wykorzystanie łącza IEEE 1394 do tworzenia wewnątrzdomowej sieci urządzeń wizyjnych.

Oba powyższe standardy, ze względu na ograniczenia wydajności transmisji, nie uzyskały jednak popularności dla transmisji niekompresowanego strumienia danych z kamer wysokiej rozdzielczości, używanych do zastosowań przemysłowych. W tym obszarze zastosowań, z racji wysokich częstotliwości taktowania i znacznego strumienia danych, stosuje się cyfrowe łącza równoległe oparte na transmisji kanałami różnicowymi. Popularność zyskuje standard *Camera Link* [9], służący do łączenia kamer posiadających wyjście cyfrowe z kartami cyfrowej akwizycji obrazu w systemach komputerowych.

Warto w tym miejscu zwrócić uwagę również na współczesne kamery, będące źródłem sygnału wizyjnego. Wbrew obiegowemu pojęciu „kamera cyfrowa”, należy podkreślić, że zarówno matryce (czy też linijki) do akwizycji obrazu wykonane w technologiach CCD, jak i ostatnio coraz lepszej jakości czujniki CMOS, są sensorami „z natury” analogowymi. Popularne określenie „kamera cyfrowa” oznacza wyposażenie kamery w możliwość bezpośredniego przesłania z urządzenia sygnału w postaci cyfrowej. Faza zaawansowania technologii wytwarzania układów elektronicznych pozwala bowiem na zintegrowanie w jednym układzie scalonym (bądź na płycie drukowanej urządzenia) matrycy światłoczułej z przetwornikiem analogowo-cyfrowym. Ta bliskość matrycy światłoczułej i przetwornika analogowo-cyfrowego poza sferą pewnej wygody, związanej z możliwością pominięcia karty akwizycji obrazu w systemie komputerowym (np. przy korzystaniu z kamer USB), pozwala również wyeliminować zakłócenia i niewygody (np. okablowanie) związane z analogową transmisją sygnału wideo.

1.2. Szczególne parametry i wymagania wobec cyfrowych systemów wizyjnych stosowanych w automatyce

Podobnie jak do wszelkich systemów automatyki, tak i w odniesieniu do systemów sterowania opartych o informacje obrazową, możemy zastosować klasyfikację wprowadzającą podział na systemy monitoringu, wspomaganie sterowania i pełnej kontroli automa-

tycznej. W systemach pierwszego typu zadania związane z przetwarzaniem informacji ograniczać się będą to faz akwizycji, ewentualnie przetwarzania obrazu (*preprocessing*) oraz zapisu obrazu. W systemach wspomagania dodatkowo realizowane będzie faza analizy i rozpoznawania obrazu. W systemach kontroli wszystkie fazy obligatoryjnie będą wykonywane w czasie rzeczywistym oraz pozyskana informacja obrazowa będzie wykorzystana do sterowania (tzw. sprzężenie wizyjne).

Do niedawna mała dostępność urządzeń akwizycji obrazu, wykraczających poza grupę standardowych kamer telewizyjnych pracujących w systemach PAL i NTSC, ograniczała wszelką elastyczność w budowie systemów automatycznego sterowania opartych na sprzężeniu wizyjnym. Limity dotyczyły w głównej mierze liczby ramek obrazu pozyskiwanych w ciągu jednej sekundy (25 pełnych ramek/s dla PAL, 30 ramek/s dla NTSC – w obu standardach wykorzystywano przeplot (*interlace*), a liczba punktów w pojedynczej ramce obrazu nie przekraczała 500 tys. pikseli). Należy podkreślić, że dla wielu zastosowań wspomniane parametry obrazu były całkowicie wystarczające, a nawet nadmiarowe. Powszechna dostępność cyfrowych urządzeń akwizycji obrazu, w szczególności aparatów cyfrowych, kamkorderów powszechnego użytku i kamer internetowych, przyczyniła się w znacznym stopniu do rozpowszechnienia problematyki akwizycji i przetwarzania obrazów. Z kolei rynek zastosowań przemysłowych, między innymi za sprawą popularyzacji telewizji przemysłowej (m.in. wzrostu liczby systemów bezpieczeństwa i ochrony), systemów wizyjnych w zastosowaniach militarnych, systemach analizy obrazów medycznych, jak również systemach robotyki i kontroli, zwiększył swoje wymagania co do jakościowych i ilościowych parametrów obrazów oraz systemów wizyjnych. Dzięki technice cyfrowej okazało się możliwe pokonanie dotychczasowych ograniczeń związanych z budową systemu akwizycji obrazu, opartego wyłącznie na kartach akwizycji z wejściem analogowym.

Możliwe stało się pozyskiwanie obrazów w czasie rzeczywistym o znacznie większej rozdzielczości nawet do 4096×4096 punktów, jak również pojawiły się kamery zdolne do akwizycji 500 i więcej ramek obrazu na sekundę.

W tym miejscu warto zwrócić uwagę na dwa problemy techniczne, które obecnie ograniczają nielimitowany wzrost rozmiarów rastra obrazu i liczby skanowanych klatek na sekundę dla systemów wizyjnych. Istnieją dwa zasadnicze ograniczenia: z jednej strony maksymalny przepływ danych wizyjnych w jednostce czasu poprzez magistrale cyfrowe, z drugiej zaś wydolność urządzeń zapisujących obraz: zdolność do zapisu określonej liczby danych w jednostce czasu (dla nośników dyskowych), oraz koszt wzrostu pojemności nośnika i sposób organizacji banków pamięci (dla zapisu w różnego typu szybkich pamięciach RAM).

Osobnego, choćby krótkiego omówienia wymaga problematyka kodowania kolorów w systemach wizyjnych. Urządzenia wyświetlające obraz standardowo korzystają z systemu RGB, urządzenia drukujące z systemów CMY oraz CMYK, systemy transmisji z systemu YCrCb, zaś systemy analizy obrazu bardzo często z obrazów monochromatycznych. Coraz częściej wykorzystuje się i przetwarza składowe barwne dla wybranego systemu kolorów – każdą z osobna z zastosowaniem metod jak dla obrazów monochromatycznych – jednakże rozpatrując tak przetworzone obrazy składowe łącznie, np. na etapie segmentacji obrazu. Szczegółowy opis systemów barwnych (w tym również wielu niewymienionych

powyżej), można znaleźć w pracach [2, 6]. Poszczególne systemy akwizycji obrazów i systemy transmisji, zarówno cyfrowe jak i analogowe, różnią się od siebie sposobem reprezentacji, próbkowania przestrzennego i kodowania kolorów [8].

Pokazany powyżej krótki zarys uwarunkowań technicznych wskazuje, że zastosowanie technik cyfrowych w systemach wizyjnych znacząco poszerzył horyzont dostępności urządzeń technicznych dostępnych dla projektanta systemu wizyjnego. Dobór sprzętu dla skonstruowania systemu wizyjnego można w większym niż dotychczas stopniu uzależnić od oczekiwanych parametrów systemu. Dotyczy to rozdzielczości rastra kamery, reprezentacji pojedynczego piksela i liczby klatek na sekundę.

Zwiększone możliwości systemów wizyjnych opartych na cyfrowych standardach wizyjnych generują równocześnie zwiększone zapotrzebowanie na moce obliczeniowe. Wzrost rozdzielczości obrazu i liczby klatek na sekundę podnoszą dotychczasowe wymagania dla systemów czasu rzeczywistego (tab. 1).

Tabela 1
Rozdzielczość czasowa i przestrzenna w systemach wizualizacji obrazu

Standard	Liczba pikseli w ramce	Częstotliwość odświeżania Hz	Częstotliwość propagacji piksela MHz
HDTV (16:9)	1920×1080	30	74,25
QXGA (2 kanały DVI)	2048×1536	85	330

W celu ilustracji wymogów przetwarzania w czasie rzeczywistym dla strumienia QXGA, przy częstotliwości propagacji piksela 330 MHz, przeliczono liczbę operacji na sekundę niezbędną do wykonania podstawowych operacji przetwarzania. Wyniki przedstawiono w tabeli 2.

Tabela 2
Liczba operacji dla podstawowych algorytmów przetwarzania obrazów dla standardów HDTV i QXGA

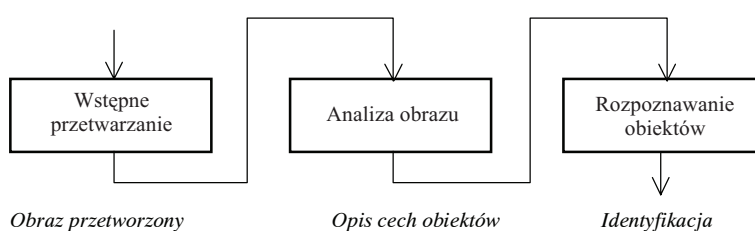
Rodzaj przekształcenia	Liczba operacji dla jednego piksela	Rozdzielczość, Liczba klatek/s Hz	Liczba operacji dla jednej ramki obrazu	Liczba operacji w jednej sekundzie
Jednopunktowe	1	1920×1080, 30	2.073.600	62.208.000
		2048×1536, 85	3.145.728	267.386.880
Splot dyskretny z maską 3*3	9 mnożeń + 8 dodawań + 1 dzielenie = 18	1920×1080, 30	37.324.800	1.119.744.000
		2048×1536, 85	56.623.104	4.812.963.840

Oszacowanie przedstawione w tabeli 2 pokazuje, że dla wykonania w czasie rzeczywistym operacji splotu i to z najmniejszą stosowaną maską 3×3, dla obrazu wysokiej rozdzielczości 1920×1080 należy wykonać ponad miliard operacji na sekundę, a dla formatu

QXGA niemal 5 miliardów operacji na sekundę. Warto przy tym pamiętać, że pojedynczy splot stanowi zaledwie niewielki fragment kompleksowych algorytmów przetwarzania obrazu.

2. Analiza środowisk implementacji systemów wizyjnych

Rozważania dotyczące doboru architektury systemu wizyjnego warto rozpocząć od analizy zadania obliczeniowego. Zadanie przetwarzania i analizy obrazu nie jest zadaniem jednorodnym.



Rys. 1. Etapy przetwarzania i analizy obrazu [10]

Można wyróżnić trzy zasadnicze etapy tego zadania [10] (rys. 1):

- 1) wstępne przetwarzanie,
- 2) analiza obrazu,
- 3) rozpoznawanie obiektów.

W dużym stopniu dobór architektury systemu obliczeniowego zależy będzie od potrzeb aplikacyjnych. Spośród dostępnych systemów obliczeniowych, można wskazać trzy potencjalne grupy środowisk obliczeniowych:

- 1) systemy komputerowe oparte na procesorach ogólnego zastosowania (*General Purpose Processors*),
- 2) systemy obliczeniowe DSP (*Digital Signal Processors*),
- 3) rekonfigurowalne systemy obliczeniowe (*Reconfigurable Computing Systems*).

Powszechnie używane systemy komputerowe, oparte na procesorach ogólnego przeznaczenia znajdują szerokie zastosowanie w modelowaniu, symulacji, testowaniu i końcowej implementacji systemów wizyjnych.

Wydaje się, że wybór systemów ogólnego przeznaczenia jest zalecany w sytuacjach, kiedy tylko takie rozwiązanie jest możliwe do technicznej realizacji, uzasadnione ekonomicznie, a parametry zbudowanego systemu wizyjnego są wystarczające dla realizacji postawionego zadania. Biorąc pod uwagę rosnące zapotrzebowanie na systemy wizyjne zarówno w aplikacjach przemysłowych, jak i powszechnego użytku, należy podkreślić, że w przypadku dedykowanych systemów wizyjnych dla różnorodnych aplikacji, tańsze, bardziej zmminiaturyzowane, bardziej oszczędne lub też z drugiej strony dostarczające znacznie większych mocy obliczeniowych, jako lepsze mogą okazać się systemy obliczeniowe oparte na procesorach sygnałowych, układy reprogramowalne, układy ASIC lub wreszcie systemy heterogeniczne.

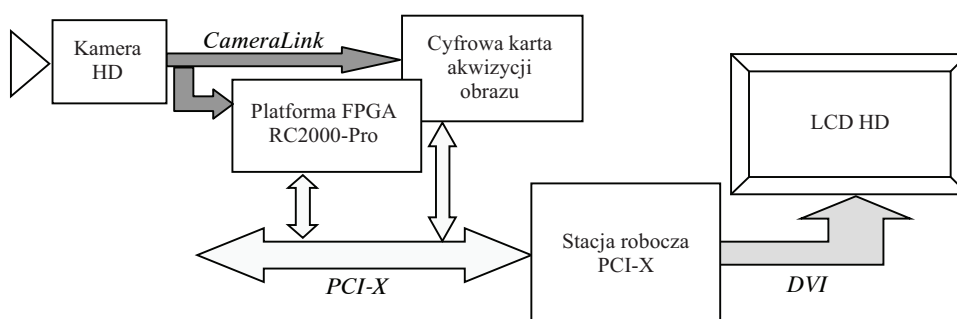
Systemy przetwarzania sygnałów w tym systemy wizyjne wykorzystujące procesory DSP są obecnie szeroko stosowane w systemach wbudowanych (*embedded systems*). Procesory DSP ze względu na nieco odmienną od procesorów ogólnego przeznaczenia architekturę wewnętrzną lepiej są dostosowane do operacji wielokrotnego wykonywania dodawania, mnożenia, przesunięcia, ewentualnie dzielenia zmiennoprzecinkowego. Dzieje się tak dzięki wykorzystaniu specjalizowanych akumulatorów mnożących, przesuwników i ewentualnie jednostek zmiennoprzecinkowych oraz rozwiniętej sieci dedykowanych magistral wewnątrznych. Warto podkreślić, że kilka jednostek obliczeniowych w pojedynczym układzie działa w sposób równoległy, co nawet przy niższej częstotliwości zegara pozwala procesorom DSP osiągać porównywalne lub większe moce obliczeniowe, w stosunku do procesorów ogólnego przeznaczenia, zwłaszcza w grupie aplikacji, do których są dedykowane.

Systemy rekonfigurowalne, rozwijają się w ostatnich latach za sprawą wzrostu popularności układów reprogramowalnych. Zasoby układów reprogramowalnych zintegrowane w pojedynczym układzie scalonym są obecnie na tyle duże, że można w pojedynczym układzie zaimplementować całą strukturę systemu obliczeniowego. Technologia układów reprogramowalnych w głównej mierze technologia FPGA (*Field Programmable Gate Array*) pozwala użytkownikowi docelowemu samodzielnie określić optymalną architekturę systemu obliczeniowego. Oznacza to, że dysponując odpowiednim oprogramowaniem i umiejętnościami projektowania systemów reprogramowalnych, możliwe jest stworzenie struktur sprzętowych dedykowanych do rozwiązania określonych zadań obliczeniowych. Częstotliwości pracy modułów obliczeniowych zaimplementowanych w układach reprogramowalnych są w praktyce niemal o rząd niższe w stosunku do odpowiadających im technologicznie procesorów ogólnego zastosowania. Ponieważ jednak możliwe jest uzyskanie dużego stopnia zrównoleglenia (od kilkunastu do kilku tysięcy razy w grupach aplikacji gdzie możliwe jest zaproponowanie silnie równoległego algorytmu), układy te osiągają nierzadko znacznie większą wydajność obliczeniową niż konkurencyjne grupy układów DSP i procesorów ogólnego zastosowania. Przykładowo, konfigurując odpowiednio zasoby układu FPGA, można wykonać w jednym cyklu zegara równocześnie 32 operacje mnożenia i dodawania.

3. System wizyjny wykorzystujący układ reprogramowalny

Dane zestawione w tabeli 2 dotyczące liczby operacji w podstawowych algorytmach przetwarzania obrazu pokazują, że moce obliczeniowe potrzebne dla przetwarzania obrazu mogą sięgać kilkunastu, a dla rozbudowanych algorytmów nawet kilkudziesięciu GOPS. Współczesne systemy komputerowe oparte na pojedynczej jednostce obliczeniowej nie są w stanie osiągnąć takich wydajności. Należy więc upatrywać rozwiązań tego problemu w systemach z wieloma jednostkami obliczeniowymi (*processing elements*). Warunkiem efektywnej implementacji jest możliwość opracowania równoległego algorytmu wraz z architekturą systemu obliczeniowego, w której zostanie on zaimplementowany. Stąd jednym z możliwych i efektywnych rozwiązań może okazać się rekonfigurowalny system obliczeniowy. Dane literaturowe wskazują, że systemy te mogą osiągać niezbędne moce obliczeniowe [7]. Implementacje operacji przetwarzania i analizy obrazów w układach reprogramowalnych również znane są z literatury [3, 12, 13].

Dalszy rozwój systemów wizyjnych będzie związany z wykorzystaniem cyfrowych standardów wizyjnych omówionych w podrozdziale 1.1. Stworzenie spójnego systemu wizyjnego do akwizycji, przetwarzania i wizualizacji obrazu wysokiej rozdzielczości wymaga zaproponowania środowiska umożliwiającego współpracę urządzeń zgodnych z różnymi standardami i współpracującymi pomiędzy sobą zarówno na płaszczyźnie programowej, jak i sprzętowej. Po dokonaniu szeregu analiz i weryfikacji różnorodnych parametrów opracowano i wykonano środowisko programowo-sprzętowe, spełniające wysokie wymagania stawiane przez standardy wizyjne wysokiej rozdzielczości. Schemat blokowy stanowiska aparaturowego przedstawia rysunek 2.



Rys. 2. Architektura systemu do akwizycji, przetwarzania i wizualizacji obrazu cyfrowego wysokiej rozdzielczości wyposażonego w platformę rekonfigurowalną

3.1. Akwizycja obrazu

W proponowanym systemie wizyjnym elementem odpowiedzialnym za akwizycję obrazu jest kamera Silicon Imaging SI-1920HD z przetwornikiem CMOS dostarczająca obraz cyfrowy, kolorowy o rozdzielczości 1920×1080 pikseli. Kamera wyposażona jest w łącze komunikacyjne *Camera Link*, transmitujące strumień danych wizyjnych z prędkością maksymalną 150 milionów próbek 12-bitowych na sekundę. Możliwa jest akwizycja i transmisja większej liczby klatek na sekundę, lecz o mniejszej rozdzielczości przestrzennej – przykładowo dla obrazu 320×240 jest to 430 klatek na sekundę. Sterowanie kamerą, w szczególności transmisja ustawień realizowana jest przez zwrotny kanał szeregowy *Camera Link*. Kamera jest dostosowana do obiektywów przemysłowych z gwintem typu „C” (*C-mount*).

3.2. Cyfrowa karta akwizycji obrazu

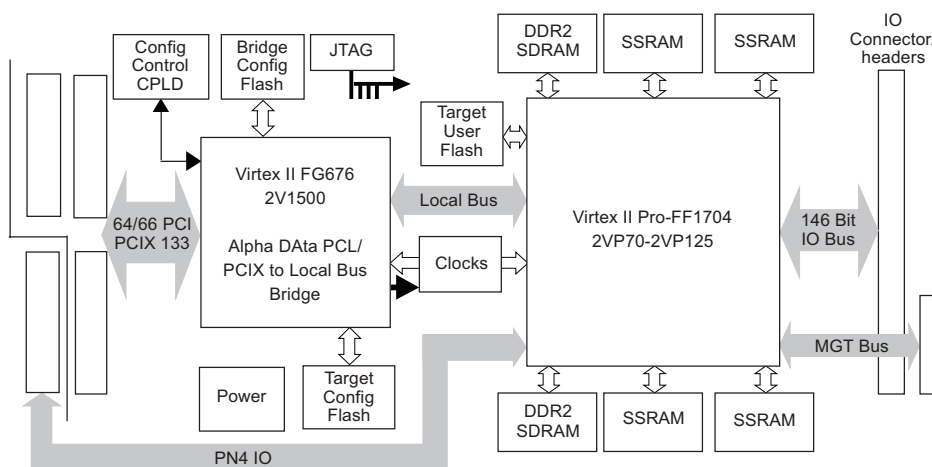
Użycie cyfrowej kamery eliminuje potrzebę instalowania karty akwizycji obrazu z przetwornikiem A/C, tym niemniej konieczne jest użycie urządzenia umożliwiającego pobranie danych z łącza *Camera Link* i przekazanie ich na magistralę komputera. Urządzenie to zwane cyfrową kartą akwizycji obrazu (*digital framegrabber*) może stanowić również bufor dla danych wizyjnych. Wielkość tego bufora zależy od ilości pamięci zainstalowanej na karcie akwizycji. Pamięć bufora musi charakteryzować się w pierwszej kolejności bardzo krótkim czasem dostępu. Ponadto organizacja, sposób zapisu i odczytu pamięci powinny

umożliwiać elastyczny dostęp do zapisanych danych wizyjnych. Dla strumieni obrazu o większym przepływie danych niż na magistralach sprzężonego z kartą komputera można stosować karty akwizycji obrazu z pamięciami umożliwiającymi zapis możliwie długiej sekwencji wideo. Pozwala to na przetwarzanie i analizę tych sekwencji w trybie *off-line*, co jest niezwykle przydatne w fazie modelowania, implementacji i testowania algorytmów wizyjnych.

W stworzonym systemie zastosowano cyfrową kartę akwizycji obrazu X64-CL iPro firmy Coreco Imaging wyposażoną w podwójne łącze *Camera Link* o wydajności do 255 MB/s każde i buforową pamięć obrazu 32 MB. Karta dostosowana jest do pracy z komputerem wyposażonym w magistralę PCI-X.

3.3. Platforma FPGA

Elementem odpowiedzialnym za przetwarzanie obrazów jest platforma RC2000-Pro produkcji firmy Celoxica. Platforma wyposażona jest w nowoczesny układ FPGA Virtex II Pro XC2VP100-6FF1704C, produkcji firmy Xilinx. Architektura karty RC2000-Pro pokazano na rysunku 3. Karta RC2000-Pro wykonana jest w standardzie *PMC (PCI Mezzanine Card)* i posiada możliwość współpracy poprzez płyty pośredniczące (*carriers*) z szeroką gamą magistral komputerowych. W omawianym systemie zastosowano płytę pośredniczącą do magistrali PCI-X.



Rys. 3. Architektura karty RC2000-Pro

Karta RC2000-Pro, poprzez gniazda rozszerzeń sprzętowych 146 BIT IO Bus (rys. 3), umożliwia między innymi bezpośrednio wprowadzenie sygnału z łącza *Camera Link* do układu Virtex II Pro, z pominięciem cyfrowej karty akwizycji obrazu oraz magistrali komputera. Dzięki możliwości regulacji natężenia strumienia informacji obrazowej (poprzez konfigurację trybu pracy kamery) system przygotowany jest do testowania granicznej wydajności systemu przetwarzania obrazu wykorzystującego układy FPGA. Wspomniane łącze 146 BIT IO Bus umożliwia również połączenie wysokowydajnych rozszerzeń sprzęto-

wych do akwizycji sygnałów analogowych (14 bitów/próbkę, 105 Mpróbek/s). Pozwala to wykorzystać stanowisko obliczeniowe do przetwarzania i analizy typowych sygnałów jednowymiarowych, np. sygnałów akustycznych czy biomedycznych, przy wykorzystaniu układu FPGA lub procesora ogólnego przeznaczenia w stacji roboczej.

3.4. Stacja robocza

Trzonem systemu jest komputer – robocza stacja graficzna wykorzystująca wysoko-wydajną magistralę PCI-X. Komputer został wyposażony w kartę graficzną i monitor umożliwiający wizualizację obrazów wysokiej rozdzielczości. Istnieje możliwość pracy z dwoma monitorami LCD. Komputer stanowi również platformę uruchomieniową dla oprogramowania, zarówno do implementacji układów reprogramowalnych, systemu sterowania akwizycją i wizualizacją, jak i programowania wspomagającego testowanie i weryfikację sprzętowego przetwarzania obrazów.

3.5. Oprogramowanie

Przedstawiony system programowo-sprzętowy wyposażony jest w zestaw narzędzi programowych do projektowania układów FPGA Foundation firmy Xilinx. Istotnym elementem jest pakiet programów DK firmy Celoxica, zawierający język wysokiego poziomu Handel-C, służący do projektowania układów reprogramowalnych.

Odmienność interfejsu języka Handel-C w stosunku do typowych języków programowania sprzętu (VHDL, Verilog) polega na wykorzystaniu składni podobnej do języka programowania ANSI-C. Umożliwia to projektowanie układów sprzętowych w sposób podobny do typowego pisania programów. Narzędzia DK zawierają kompilator kodu Handel-C do formatu RTL (*Register Transfer Level*) jak również możliwość generacji kodu VHDL.

Ponadto komputer posiada zainstalowane programy sterujące kamerą i kartą akwizycji obrazu oraz został wyposażony w szereg użytkowych pakietów do edycji grafiki komputerowej i przetwarzania obrazów.

4. Wnioski

W pracy przedstawiono opis stanowiska programowo-sprzętowego do akwizycji, przetwarzania i analizy obrazu wykorzystującego cyfrowe standardy wizyjne wysokiej rozdzielczości. Zaproponowano spójne rozwiązanie umożliwiające pracę z sygnałem wizyjnym o rozdzielczości 1920×1080 dla 60 klatek na sekundę. Dla zapewnienia wysokiej mocy obliczeniowej stanowisko wyposażono w platformę reprogramowalną RC2000-Pro zawierającą układ Virtex II Pro produkcji Xilinx. Transmisja sygnału wysokiej rozdzielczości pomiędzy wszystkimi elementami systemu odbywa się bez konieczności stosowania kompresji.

Zastosowanie opcjonalnych rozszerzeń sprzętowych do karty RC2000-Pro daje możliwość wykorzystania stanowiska do akwizycji, przetwarzania i analizy sygnałów analogowych, np. sygnałów akustycznych i biomedycznych.

Literatura

- [1] Dhir A.: *IEEE 1394 and HAVi Are the Leading Technologies for Wired Home Networking*. Xcell Journal, No. 43, 2002, 48–51
- [2] Fairchild M.D.: *Color Appearance Models*. Wiley-IS&T, 2nd Ed., Chichester, UK., 2005
- [3] Guccione S.: *List of FPGA-based Computing Machine*. On line: http://www.io.com/~guccione/HW_list.html, 1992
- [4] IEC 1998: *Recording - Helical-scan digital video cassette recording system using 6.3 mm magnetic tape for consumer use (525-60, 62550, 1125-60 and 1250-50 systems)*, IEC 61834-2 (1998–08)
- [5] IEEE 1995: *IEEE Std 1394-1995 Standard for a High Performance Serial Bus*
- [6] Lee Hsien-Che: *Introduction to Color Imaging Science*. Cambridge University Press, Cambridge, UK., 2005
- [7] Leeper S., et al.: *FPGA-based Signal Acquisition System*. HPEC 2005 Proceedings, On line: http://www.ll.mit.edu/HPEC/agendas/proc05/Day_3/Abstracts/1125_Leeper_A.pdf, 2005
- [8] Richardson I.E.G.: *Video Codec Design*. John Willey&Sons, Chichester, UK., 2002
- [9] PULNiX America Inc.: *Specifications of the Camera Link Interface Standard for Digital Cameras and Frame Grabbers*. On-line: <http://www.pulnix.com/CameraLink/CameraLink5.pdf>, 2000
- [10] Tadeusiewicz R.: *The Multiprocessor Architectures for Image Processing*. Lecture Notes on Computer Vision and Artificial Intelligence, Ossolineum, Wrocław 1990
- [11] *Universal Serial Bus*. On-line: www.usb.org
- [12] Wiatr K.: *Akceleracja obliczeń w systemach wizyjnych*. Warszawa, WNT 2003
- [13] Wong S.C., Jasiunas M., Kearney D.: *Towards a reconfigurable tracking system*. Proc. of FPL'05, Tampere, Finland, 2005, 456–462