

ZDALNE LABORATORIUM ELEKTRONIKI Z PROGRAMEM LTSPICE

Piotr J. CHRZAN

Politechnika Gdańska, Wydział Elektrotechniki i Automatyki
tel.: 58 347 1719, e-mail: pchrzan@pg.edu.pl

Streszczenie: Celem artykułu jest przedstawienie programu LTspice w otwartym dostępie, jako skutecznego narzędzia do nauczania elektroniki oraz symulacji układów elektronicznych na potrzeby zdalnego laboratorium. Na wybranych przykładach, realizowanych przez studentów: obwodów rezonansowych, stabilizatorów napięcia, wzmacniaczy operacyjnych w układach całkujących, filtrach, wzmacniaczy mocy wyjaśnione są metody analizy w dziedzinie czasu i częstotliwości, metody weryfikacji poprawnego działania układów, oraz podstawy projektowania. Opisane laboratorium było z powodzeniem uruchomione na platformie dydaktycznej enauczanie Politechniki Gdańskiej.

Słowa kluczowe: laboratorium elektroniki, ćwiczenia symulacyjne, modelowanie obwodowe, LTspice.

1. WSTĘP

Zdalne nauczanie wymuszone rozwojem pandemii objęło w minionym roku akademickim również laboratoria. Mając na uwadze główne założenia zajęć laboratoryjnych, którymi są dobre zrozumienie podstaw poprzez bezpośrednie eksperymentowanie, zapoznanie się z aparaturą oraz praca zespołowa, - to organizacja takich zajęć w trybie zdalnym wymaga szczególnego przygotowania.

Dla zdalnego laboratorium elektroniki, niezależnie od uruchamiania fizycznych zestawów układów i elementów przeznaczonych do sterowania i pomiarów poprzez Internet, alternatywną metodą są badania symulacyjne. Jednym z wysokiej jakości pakietów symulacyjnych do analizy układów elektronicznych jest program *LTspice*[®] [1]. Jest to symulator obwodowy w otwartym dostępie - należący do rodziny programów *SPICE* (Simulation Program with Integrated Circuit Emphasis) [2-6]. Prócz oprogramowania do symulacji program *LTspice* zawiera edytor schematów (*Schematic Editor*) ze wspomaganym projektowaniem umożliwiającym szybki do nauczenia, intuicyjny tryb edycji schematu układu elektronicznego. Cechą wyróżniającą program są też makromodele regulatorów, wzmacniaczy *Analog Devices*[™] oraz obszerne biblioteki modeli elementów elektronicznych opracowanych przez ich producentów. Wyniki symulacji dostępne są do wyświetlenia w edytorze graficznym (*Waveform Viewer*) poprzez wybór, w oknie edytora, prądów w gałęziach i napięć węzłowych (w odniesieniu do masy albo napięć między węzłami).

Na podstawie doświadczeń zebranych z kilku semestrów zdalnego laboratorium elektroniki w artykule opisano najciekawsze przykłady ćwiczeń, realizowane samodzielnie przez studentów, za pomocą programu *LTspice*.

2. SZEREGOWY OBWÓD REZONANSOWY RLC

2.1. Człon oscylacyjny drugiego rzędu

W pierwszej części ćwiczenia, badanie szeregowego obwodu rezonansowym RLC ma na celu weryfikację dynamiczną w symulacji podstawowych parametrów członu oscylacyjnego II rzędu. Na rysunku 1 w konwencji schematu połączeń czwórnik: źródło napięcia impulsowego V1 stanowi sygnał wejściowy, natomiast napięcie V(n003) na kondensatorze C₁ jest sygnałem wyjściowym. Dobór rezystora R₁ umożliwi określenie współczynnika tłumienia

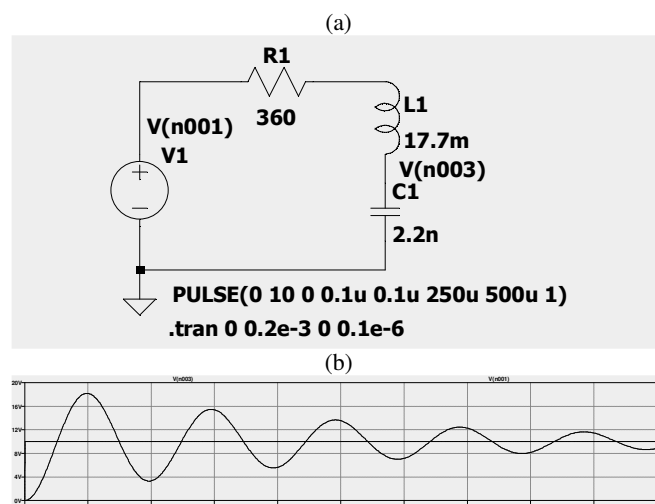
$$\zeta = \frac{1}{2} \frac{R_1}{\sqrt{L_1/C_1}} \quad (1)$$

Dla $\zeta < 1$ - odpowiedź skokowa (stan przejściowy) napięcia V(n003) ma charakter tłumionych oscylacji

$$V(n003) = V1 \left[1 - \frac{\exp(-\zeta \omega_n t)}{\sqrt{1-\zeta^2}} \sin(\sqrt{1-\zeta^2} \omega_n t + \varphi) \right] \quad (2)$$

gdzie: ω_n - częstotliwość rezonansowa [rad/s] jest pulsacją drgań własnych nietłumionych

$$\omega_n = 2\pi f_n = \frac{1}{\sqrt{L_1 C_1}} \quad (3)$$



Rys. 1. Szeregowy obwód rezonansowy; a) układ symulacji, b) odpowiedź skokowa V(n003) dla $\zeta=0.063$

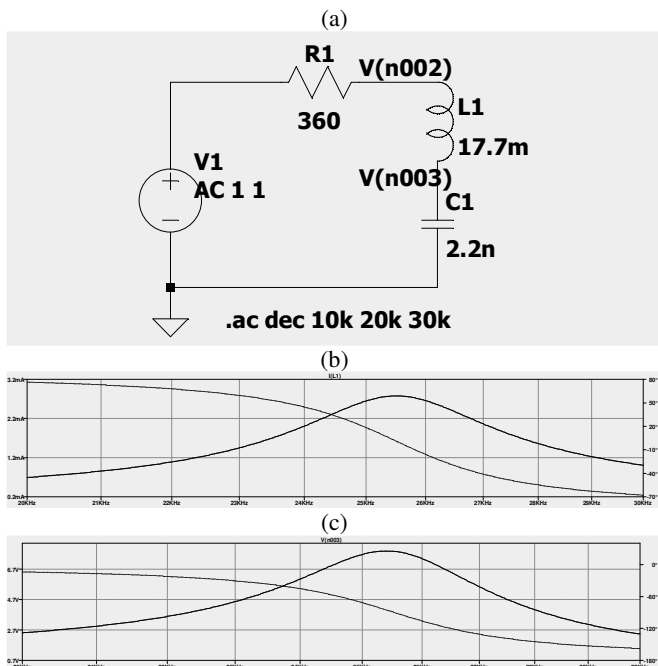
W układzie symulacji źródło V1 (PULSE) generuje impulsy napięcia o amplitudzie 10 V, szerokości 250 μ s i okresie powtarzania 500 μ s. W dyrektywie **.tran** (*Transient*) ustalono czas symulacji stanu przejściowego: od t=0 do 200 μ s. W tym ćwiczeniu studenci badają odpowiedzi skokowe dla różnych współczynników tłumienia. Następnie, na podstawie otrzymanych przebiegów, wyznaczają okresy drgań własnych i odpowiadające im pulsacje drgań własnych tłumionych.

2.2. Analiza małosygnałowa AC

W drugiej części ćwiczenia przeprowadzana jest analiza małosygnałowa obwodu RLC w dziedzinie częstotliwości. Za pomocą dyrektywy **.ac** (*AC Analysis*) (rys. 2a) obliczane są zespolone prądy gałęziowe i napięcia węzłowe w przedziale częstotliwości <10;30> kHz obejmującym częstotliwość rezonansową ($f_n=25.5$ kHz). Obliczenia wykonywane są z rozdzielczością: 10^4 punktów na dekadę częstotliwości. Źródło napięcia przemiennego V1 pobudza układ sygnałami o jednostkowej amplitudzie $V(j\omega)=\exp(j\omega t)$. Wówczas moduł i argument prądu $I(j\omega)$ gałęzi $R_1L_1C_1$ (rys. 2b) odpowiada admitancji $Y(j\omega)$ tego obwodu:

$$I(j\omega) = Y(j\omega)V(j\omega) \quad (4)$$

W ekstremum prądu dla $\arg\{I(j\omega)\}=0$ studenci odczytują częstotliwość rezonansową f_n , a następnie weryfikują jej wartość w oparciu o wzór analityczny (3). Dla tego punktu w stanie rezonansu można wyjaśnić, iż cała moc pobierana przez obwód rezonansowy ze źródła V1 jest mocą czynną przekształcaną w ciepło, w rezystorze R_1 . Oznacza to stan kompensacji napięć na cewce L_1 i kondensatorze C_1 oraz charakterystyczny dla tego obwodu rezonans napięć (rys. 2c). Dla porównania, ekstremum napięcia na kondensatorze C_1 :



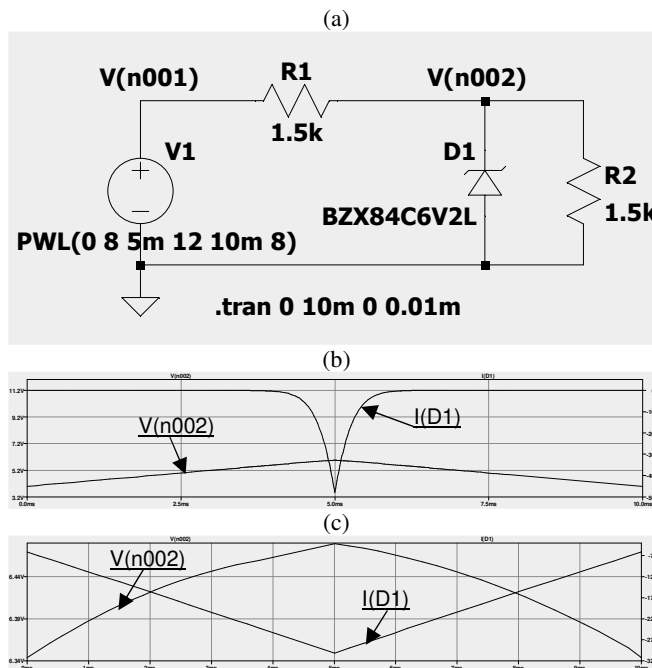
Rys. 2. Szeregowy obwód rezonansowy; a) układ symulacji, b) prąd gałęzi $R_1L_1C_1$, c) napięcie na kondensatorze C_1

$$u_{C1max} = \frac{Q}{\sqrt{1-\frac{1}{4Q^2}}} \quad \text{dla} \quad f = f_n \sqrt{1-\frac{1}{2Q^2}} \quad (5)$$

gdzie: współczynnik dobroci $Q = \frac{1}{2\zeta}$.

3. RÓWNOLEGLY STABILIZATOR NAPIĘCIA

Typowe zastosowanie diody Zenera w równoległym stabilizatorze napięcia jest zadaniem projektowym. Za pomocą symulacji można w dogodny sposób zweryfikować poprawność projektu, tj.: dobór rezystora zabezpieczającego oraz diody dla zadanych zakresów stabilizacji. Przykładowy schemat stabilizatora na bazie diody Zenera BZX84C6V2L przedstawiony jest na rys. 3a). W układzie tym przyjęto, że napięcie wejściowe V1 jest wolnozmiennym przebiegiem trójkątnym w przedziale <8 V;12 V>. Obciążenie stanowi stały rezystor $R_2=1.5$ k Ω , również rezystor zabezpieczający wynosi $R_1=1.5$ k Ω . Jednak przebiegi symulacji przy zadanych parametrach (rys. 3b) nie potwierdzają stabilizacji napięcia na obciążeniu. Napięcie węzła V(n002) zmienia się zgodnie z dzielnikiem rezystancyjnym R_1/R_2 a prąd diody $I(D_1) < 50$ μ A jest zbyt mały aby dioda Zenera pracowała w liniowym zakresie przebicia.



Rys. 3. Równoległy stabilizator napięcia; a) schemat układu, wyniki symulacji: b) $R_1=1.5$ k Ω , c) $R_1=160$ Ω

Zadaniem studentów jest przeliczenie i dobranie R_1 ze znormalizowanego szeregu rezystancji: E24 ($\pm 5\%$) aby uzyskać poprawną stabilizację napięcia V(n002) dla zadanych zmian napięcia wejściowego V1 oraz przy wykorzystaniu następujących wzorów projektowych

$$R_1 \geq \frac{V1_{max}-U_Z}{I_{Zmax}} \quad (6)$$

i

$$R_1 \leq \frac{V1_{min}-U_Z}{I_{Zmin}-U_Z/R_2} \quad (7)$$

gdzie: U_Z – napięcie Zenera, I_{Zmax}/I_{Zmin} – wartości graniczne prądów diody w stanie przebicia

Obliczony zakres rezystancji pozwala na dobór $R_1 = 160 \Omega$. Wówczas na podstawie symulacji (rys. 3c), napięcie $V(n002)$ jest stabilizowane w przedziale: $<6.3 \text{ V}; 6.5 \text{ V}>$, a prąd diody Zenera $-5 \text{ mA} > I(D1) > -32 \text{ mA}$. spełnia warunki stanu przebiecia.

4. UKŁAD CAŁKUJĄCY

Tematem tego ćwiczenia jest wyjaśnienie działania układu całkującego opartego na wzmacniaczu operacyjnym (WO) i jego pracy w pętli ujemnego sprzężenia zwrotnego (rys. 4a). Z uwagi na bardzo duże wzmocnienie WO dla napięcia różnicowego, jego wartość może być przyjęta jako równa zero. Ponadto, WO ma bardzo dużą rezystancję wejściową, co oznacza prąd rezystora R_1 w przybliżeniu równy prądowi kondensatora C_1 . Wtedy z zależności dla obwodu napięcia wejściowego $U_i = V(n001)$

$$U_i = -R_1 C_1 \frac{dU_o}{dt} \quad (8)$$

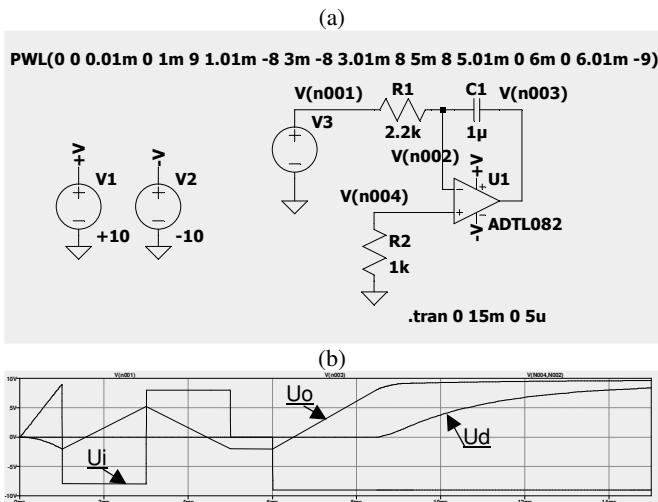
gdzie: $U_o = V(n003)$ jest napięciem wyjściowym.

Całkując obustronnie równanie (8) otrzymujemy napięcie wyjściowe U_o , które jest istotnie całką przebiegu napięcia wejściowego $U_i(t)$ z ujemnym współczynnikiem $(-1/R_1 C_1)$

$$U_o = -\frac{1}{R_1 C_1} \int_0^t U_i(\tau) d\tau + U_o(0) \quad (9)$$

Gdy w wyniku całkowania, WO osiągnie stan ograniczenia napięcia wyjściowego $U_o = \pm U_{sat}$ (stan nasycenia) wtedy pętla sprzężenia ujemnego staje się nieaktywna i układ traci właściwości całkujące. Po zaniku prądu w gałęzi $R_1 C_1$ napięcie różnicowe $U_d = V(n004) - V(n002)$ osiąga wartość napięcia wejściowego U_i

$$U_i + U_d = 0 \quad (10)$$



Rys. 4. Układ całkujący; a) schemat symulacji, b) przebiegi: $U_i - V(n001)$, $U_o - V(n003)$, $U_d - V(n004) - V(n002)$

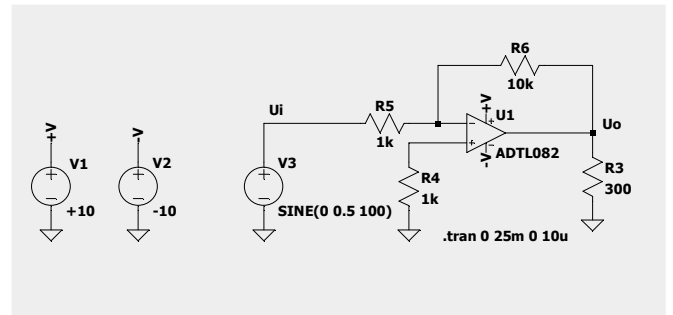
Zastosowany w symulacji model wzmacniacza operacyjnego: ADTL082 przy zasilaniu $\pm 10V$ odpowiada WO i warunkom pracy w rzeczywistych zestawach laboratorium elektroniki. W celu weryfikacji działania układu całkującego - źródło V_3 (PWL - Piece-wise linear voltage source) zostało zaprogramowane do wytworzenia określonej sekwencji zmian napięcia (rys. 4b). Początkowo napięcie narasta liniowo do $+9 \text{ V}$, następnie przyjmuje formę

przebiegu prostokątnego o amplitudzie $-/+8V$, dalej przyjmuje wartość zerową, po czym ustala się na poziomie: $-9V$. Po $8,5 \text{ ms}$ czasu symulacji, WO całkując stałe napięcie ujemne - dochodzi do stanu ograniczenia napięcia wyjściowego: $U_o = +U_{sat}$. Wtedy układ traci właściwości całkujące. Prąd w gałęzi $R_1 C_1$ zanika. Zgodnie z równaniem (10), U_d osiąga wartość $-U_i$.

5. WZMACNIACZ DWUSTOPNIOWY

Ćwiczenie ma na celu zbadanie linearyzujących właściwości, jakie wnosi ujemne sprzężenie zwrotne do układu dwustopniowego wzmacniacza mocy. Pierwszy stopień wzmacniacza stanowi WO w układzie odwracającym, którego zadaniem jest wzmocnienie napięcia. Na rys. 5 źródło V_3 podaje na wejście wzmacniacza napięcie sinusoidalne o amplitudzie 0.5 V i częstotliwości 100 Hz . Wyjście połączone jest z obciążeniem $R_3 = 300 \Omega$. Studenci badają w symulacji wzmocnienie napięcia K_u i przesunięcie fazy napięcia wyjściowego U_o , w zgodności ze wzorem

$$K_u = \frac{U_o}{U_i} = -\frac{R_6}{R_5} \quad (11)$$



Rys. 5. Schemat symulacji WO w układzie odwracającym

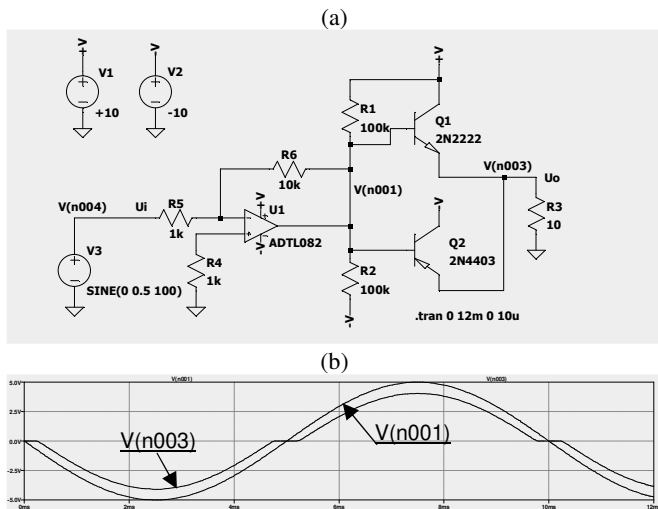
W kolejnych eksperymentach zmniejsza się wartość rezystora R_3 , aż do wartości, poniżej której układ przestaje poprawnie funkcjonować. Z uwagi na ograniczoną wydajność prądową WO (do kilkudziesięciu mA) - dostarczenie odpowiedniej mocy do obciążenia jest funkcją II stopnia wzmocnienia, w którym zastosowano wzmacniacz przeciwobny połączony kaskadowo z I stopniem przedwzmacniacza jak na rys. 6a). Ponieważ wzmacniacz przeciwobny nie wzmacnia napięcia, to całkowite wzmocnienie napięciowe K_u układu można opisać w przybliżeniu równaniem (11), z którego wynika wtedy całkowite wzmocnienie prądowe K_i

$$K_i = \frac{I_o}{I_i} = -\frac{R_6}{R_3} \quad (12)$$

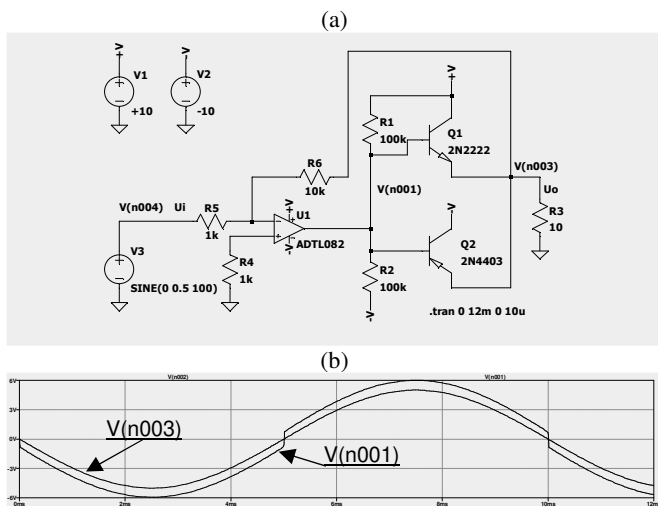
Pomimo dobrych parametrów wzmocnienia poważną wadą badanego układu wzmacniacza dwustopniowego są zniekształcenia skrośne stopnia mocy, które powstają przy przejściu napięcia wejściowego $V(n001)$ przez zero, przez utratę części sygnału o małej wartości (rys. 6b).

W trzeciej części ćwiczenia studenci analizują poprawę liniowości charakterystyki przenoszenia wzmacniacza dzięki powiększeniu pętli ujemnego napięciowego sprzężenia zwrotnego od wyjścia II stopnia wzmacniacza (rys. 7a). Dla takiej modyfikacji wyznaczone wcześniej współczynniki wzmocnienia napięcia, prądu i mocy nie ulegają zmianie, natomiast zdecydowanie maleją zniekształcenia skrośne. Analiza napięcia wejściowego II stopnia mocy $V(n001)$ na

rys. 7b. wyjaśnia kompensację zniekształceń skrośnych poprzez oddziaływanie ujemnej pętli sprzężenia zwrotnego.



Rys. 6. Dwustopniowy wzmacniacz mocy; a) schemat symulacji, b) napięcie wejściowe II stopnia - V(n001), napięcie wyjściowe U_o ze zniekształceniami skrośnymi - V(n003),



Rys. 7. Wpływ ujemnego sprzężenia zwrotnego; a) schemat, b) napięcie wejściowe II stopnia - V(n001), napięcie wyjściowe U_o bez zniekształceń - V(n003)

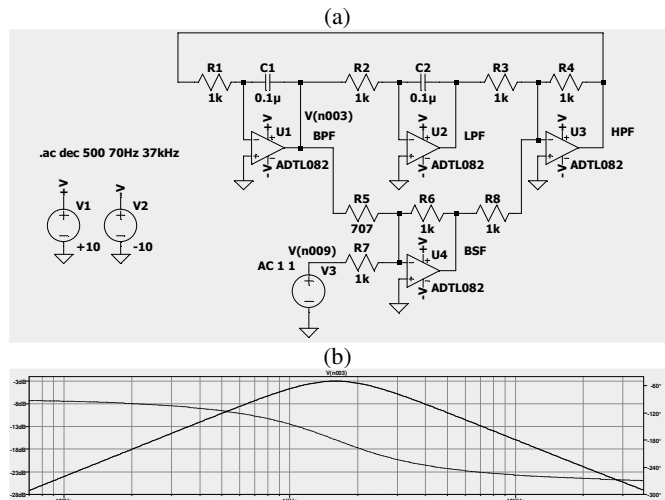
4. FILTRY AKTYWNE

W tym przykładzie, symulacja i analiza charakterystyk częstotliwościowych uniwersalnego filtra aktywnego II rzędu jest uzupełnieniem ćwiczenia sprzętowego w laboratorium elektroniki. Badany układ (rys. 8a) w zależności od zaczeju wyjściowego realizuje filtr: środkowoprzepustowy (BPF), środkowozaporowy (BSF), dolnoprzepustowy (LPF) lub górnoprzepustowy (HPF). Za pomocą dyrektywy analizy małosygnalowej **.ac** - studenci badają transmitancje widmowe $K(j\omega)$ poszczególnych filtrów aktywnych. Źródło napięcia przemiennego V3 pobudza układ sygnałami o jednostkowej amplitudzie i częstotliwościach z określonego przedziału i przy zadanej rozdzielczości. Po wykonaniu obliczeń, w zależności od wyboru zaczeju węzła potencjału wyjściowego – wyświetlana jest jego charakterystyka amplitudowo-fazowa odpowiadająca danemu typowi filtra

$$U_o(j\omega) = K(\omega)e^{j\varphi(\omega)}U_i(j\omega) \quad (13)$$

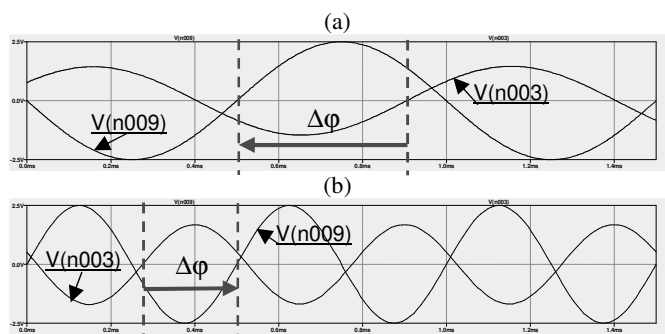
gdzie: napięcie wejściowe $U_i(j\omega) = \exp(j\omega t)$.

Na podstawie analizy otrzymanych charakterystyk studenci określają: pasmo przenoszenia B, zakres zmian przesunięcia fazowego w paśmie przepustowym, oraz asymptotyczne nachylenie charakterystyki amplitudowej w zakresie tłumienia [dB/dek]. Przykład charakterystyki amplitudowo-fazowej dla filtra BPF ilustruje rys. 8b).



Rys. 8. Uniwersalny filtr aktywny II rzędu; a) schemat symulacji, b) V(n003) – BPF: charakterystyka amplitudowo-fazowa

Charakterystyka fazowa BPF w paśmie przenoszenia zmienia się w przedziale kątowym: $\langle -134^\circ ; -224^\circ \rangle$, dla częstotliwości środkowej pasma przechodząc przez kąt fazowy: -180° . W dalszych eksperymentach studenci weryfikują zmiany fazy w symulacji czasowej filtra dla dwóch częstotliwości napięcia wejściowego: poniżej i powyżej częstotliwości środkowej ($f_n \approx 1.6$ kHz) filtra. Wyniki tych symulacji przedstawione na rys. 9. uczą właściwej interpretacji zależności fazowych napięcia wyjściowego filtra BPF-V(n003) względem napięcia wejściowego V(n009) ze źródła V3 w stanie ustalonym.



Rys. 9. Przebiegi napięcia wejściowego V(n009) i wyjściowego V(n003) filtra BPF; a) $f=1$ kHz, przesunięcie fazy $\Delta\varphi \approx -146^\circ$, b) $f=2$ kHz, $\Delta\varphi \approx +160^\circ = -200^\circ$

4. WNIOSKI KOŃCOWE

Na podstawie przedstawionych wybranych przykładów ćwiczeń zdalnego laboratorium elektroniki z programem LTspice studenci, poprzez samodzielne wykonanie ćwiczeń, mają możliwość poznać i zrozumieć podstawowe narzędzia, elementy elektroniki. Są to przede wszystkim:

- analiza w dziedzinie czasu i częstotliwości,

- weryfikacja poprawnego działania układu,
- wprowadzenie do projektowania,
- przykłady zastosowania diody Zenera, wzmacniaczy operacyjnych, wzmacniaczy mocy, filtrów, itp.

LTspice jest efektywnym symulatorem obwodowym, w otwartym dostępie, do nauczania elektroniki. Realizacja laboratorium symulacyjnego poprzez platformę kontaktu ze studentami, np.: „nauczanie Politechniki Gdańskiej” stanowi wartościowe uzupełnienie w nauczaniu elektroniki.

5. BIBLIOGRAFIA

1. <https://web.mit.edu/6.101/www/s2020/handouts/LTSpiceIntro.pdf>

2. Zimny P., Karwowski K.: SPICE Klucz do elektrotechniki, Politechnika Gdańska, Gdańsk 1993.
3. Szczęsny R.: Komputerowa symulacja układów energoelektronicznych, Wydaw. PG Gdańsk 1999.
4. Zachara Z., Wojtuszkiewicz K.: PSpice. Przykłady praktyczne, Wydawnictwo MIKOM, Warszawa 2000.
5. Rashid M.H., Rashid H. M.: SPICE for power electronics and electric power, 2nd ed. CRC Press Taylor & Francis Group 2006.
6. Sabah N.H.: Electronics basic, analog and digital with PSpice, CRC Press Taylor & Francis Group 2009.

REMOTE ELECTRONICS LABORATORY WITH LTSPICE PROGRAM

This paper describes the LTspice open access program, as an efficient tool for electronics teaching and simulation of electronic circuits for remote laboratory exercises. Based on performed by students selected examples: of resonant circuits, voltage stabilizers, operational amplifiers used in integrating circuits, filters, power amplifiers are explained methods of analysis in time and frequency domain, verification methods of circuit operation and fundamental design issues. Presented remote laboratory was effectively carried out using e-learning platform of the Gdańsk University of Technology.

Keywords: Electronics laboratory, simulation exercises, circuit modeling, LTspice.