



Zastosowanie interpolacyjnej metody pomiaru odcinka czasu do precyzyjnego pomiaru częstotliwości

ZBIGNIEW JACHNA, RYSZARD SZPLET,
KRZYSZTOF RÓŻYC, KAMIL KLEPACKI

Wojskowa Akademia Techniczna, Wydział Elektroniki,
00-908 Warszawa, ul. S. Kaliskiego 2

Streszczenie. Przedstawiono problemy projektowe dotyczące implementacji odwrotnościowej metody pomiaru częstotliwości w układzie FPGA. Analizowane są sposoby osiągnięcia wysokiej dokładności przy relatywnie krótkim czasie trwania pomiaru, minimalizacji wartości czasu martwego, maksymalizacji częstotliwości powtarzania pomiarów oraz efektywnym szacowaniu miar statystycznych. Zaprezentowano wyniki badań karty pomiarowej z układem programowalnym Spartan3 (Xilinx), w którym zintegrowane zostały kompletny licznik czasu, pamięć FIFO i układ sterujący.

Słowa kluczowe: precyzyjny pomiar odcinka czasu, konwerter czas-liczba, odwrotnościowa metoda pomiaru częstotliwości, przyrządy wirtualne

Symbole UKD: 621.396.67

Wstęp

Precyzyjne mierniki częstotliwości wykorzystują metodę odwrotnościową, w której częstotliwość jest wyznaczana jako odwrotność okresu mierzonego sygnału. Wysoka dokładność pomiaru odcinka czasu, rzędu kilkudziesięciu pikosekund, jest zazwyczaj uzyskiwana dzięki zastosowaniu efektywnych metod interpolacyjnych [1, 2]. Do niedawna metody te stosowane były przede wszystkim w dużych, ciężkich i energochłonnych urządzeniach stacjonarnych. Szybki rozwój technologii mikroelektronicznych umożliwił implementację kompletnych interpolacyjnych liczników czasu w układach ASIC [3, 4] oraz układach FPGA [5-7]. Pozwala to zastępować mierniki stacjonarne tańszymi, mniejszymi i łatwiej integrowalnymi z systemem pomiarowym komputerowymi kartami pomiarowymi.

Opisano wybrane metody pomiaru oraz rozwiązania konstrukcyjne, których celem było uzyskanie wysokiej dokładności, krótkiego czasu trwania pomiaru, minimalnego czasu martwego i związanej z nimi maksymalnej szybkości powtarzania pomiarów. Przedstawiono wnioski dotyczące szacowania miar statystycznych w pomiarach częstotliwości wynikające ze sposobu konstruowania próby pomiarowej złożonej ze zmierzonych długości odcinków czasu bądź też z ich odwrotności. Omówiono ponadto zaawansowane metody pomiaru częstotliwości służące do porównania dokładności generatorów częstotliwości, wykrycia i detekcji parametrów modulacji oraz wyznaczania wariancji Allana. Metody te zostały użyte w specjalistycznym oprogramowaniu opracowanego precyzyjnego licznika czasu i częstotliwości.

Odwrotnościowa metoda pomiaru częstotliwości

Pomiar częstotliwości metodą odwrotnościową wymaga użycia bardziej złożonego układu pomiarowego niż ma to miejsce przy stosowaniu metody klasycznej, opartej na zliczaniu impulsów w ustalonym czasie trwania bramki. W metodzie odwrotnościowej wielkością mierzoną bezpośrednio jest czas trwania wielokrotności okresu sygnału badanego, przyjmowany dalej jako dana wejściowa do wyznaczenia częstotliwości wg następującej zależności:

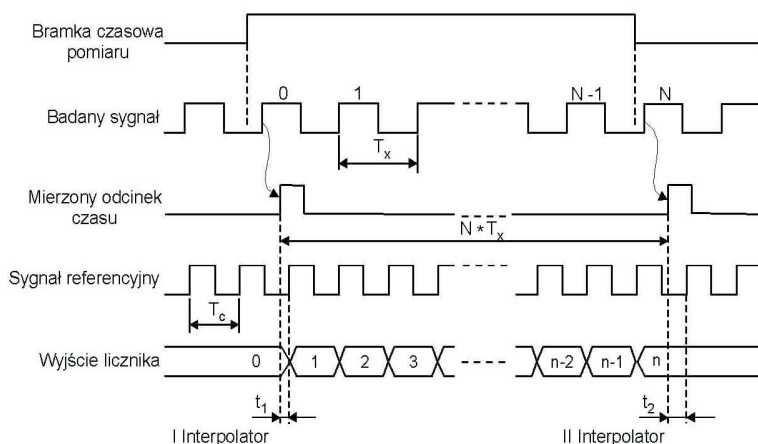
$$f_x = N/T_x = N/(nT_c + t_1 - t_2), \quad (1)$$

gdzie: f_x — częstotliwość sygnału mierzonego;
 T_x — okres sygnału mierzonego;
 N — liczba okresów sygnału mierzonego;
 T_c — okres zegara referencyjnego;
 n — liczba okresów zegara referencyjnego;
 t_1 i t_2 — odcinki czasu pomierzone z użyciem interpolatorów.

Zasadę wykonywania pomiaru ilustruje rysunek 1.

Przewaga metody odwrotnościowej nad klasyczną metodą bramkową polega na tym, że w tej pierwszej, oprócz całkowitej liczby n okresów T_c zegara zliczonej w układzie licznika pomiędzy sygnałami START i STOP, mierzone są również krótsze od okresu T_c odcinki czasu t_1 i t_2 pomiędzy sygnałami odpowiednio START i STOP a najbliższymi aktywnymi zboczami sygnału zegarowego. Odcinki te są mierzone z użyciem dwóch niezależnych interpolatorów.

Można wyróżnić dwa warianty metody odwrotnościowej: 1) z ustalaną liczbą mierzonych okresów; 2) z ustalaną bramką czasową. W pierwszym wariantcie mierzony odcinek czasu jest ściśle skorelowany z okresem sygnału mierzonego,



Rys. 1. Zasada pomiaru częstotliwości metodą odwrotnościową

tzn. że czas trwania bramki dla sygnału o częstotliwości f_1 będzie dwukrotnie dłuższy niż dla częstotliwości $2f_1$. Stąd przy nieznannej częstotliwości sygnału mierzonego nie można oszacować czasu trwania pomiaru. W drugim wariantcie bramka czasowa jest generowana niezależnie względem sygnału mierzonego, umożliwiając zgrubne oszacowanie czasu trwania pomiaru. Zgrubne, gdyż bramka tylko z pewnym przybliżeniem określa czas trwania pomiaru, rozpoczynającego się w chwili pojawienia się pierwszego narastającego zbocza sygnału mierzonego po otwarciu bramki i kończącego się w chwili wystąpienia pierwszego narastającego zbocza tego sygnału po jej zamknięciu.

W celu określenia błędu wyznaczenia estymatora wartości średniej oraz odchylenia standardowego częstotliwości jako funkcji odwrotności zmiennej losowej przeprowadzono badania symulacyjne, w których założono normalny rozkład wyników pomiaru częstotliwości. Następnie, zakładając, że licznosc próby pomiarowej wynosi n , a niestabilność krótkookresowa mierzonej częstotliwości jest równa μ_T , wykazano, iż przy spełnieniu nierówności

$$1 > 10\mu_T\sqrt{n} \quad (2)$$

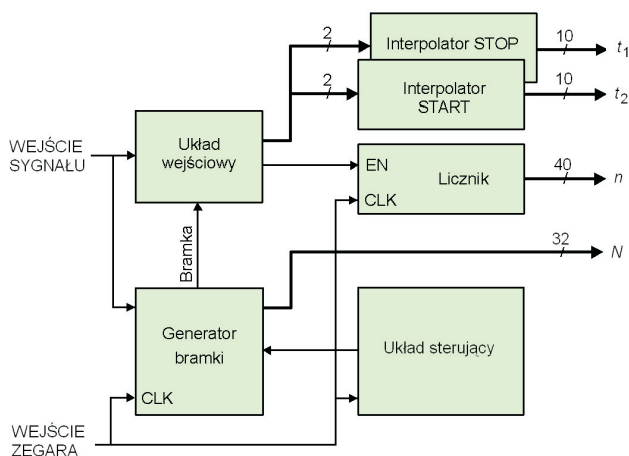
dominującym składnikiem niepewności pomiarowej jest odchylenie standardowe wartości średniej częstotliwości [8].

Uwzględniając ograniczenia na licznosc próby pomiarowej wynikające z parametrów przyrządów pomiarowych i stabilności mierzonej częstotliwości, można stwierdzić, że stosowanie poniższych wzorów nie wprowadza istotnych błędów w wyznaczeniu estymatorów rozkładu częstotliwości i jednocześnie pozwala zmniejszyć złożoność obliczeń.

$$m_f = \frac{1}{m_T} \quad s_f = \frac{s_T}{m_T^2} \quad (3)$$

gdzie: m_f, m_T — estymatory wartości oczekiwanej częstotliwości i okresu;
 s_f, s_T — estymatory wartości odchylenia standardowego częstotliwości
i okresu.

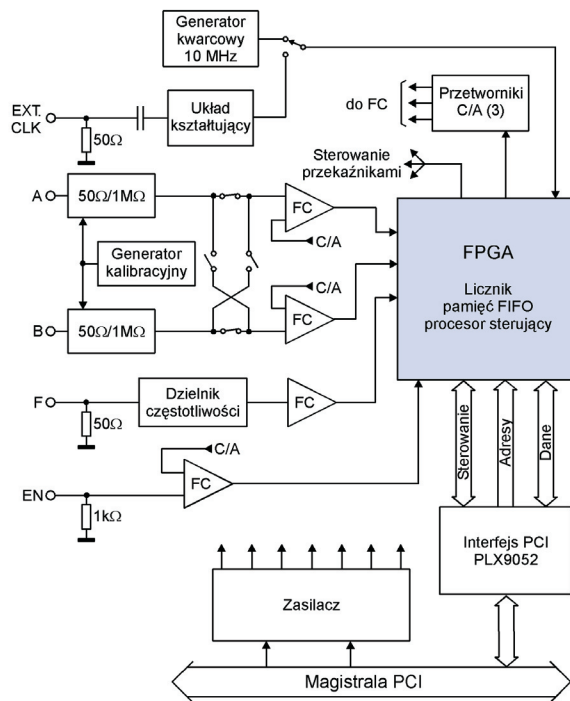
Uproszczony schemat licznika częstotliwości wykorzystującego odwrotnościową metodę pomiaru został przedstawiony na rysunku 2.



Rys. 2. Uproszczony schemat blokowy licznika w trybie pomiaru częstotliwości

Interpolacyjny licznik czasu i częstotliwości

Licznik został zaprojektowany w postaci komputerowej karty PCI, w której do sprzęgnięcia sterownika lokalnego z magistralą komputera wykorzystano standardowy układ scalonego mostka PCI PLX9052 (rys. 3). W matrycy programowalnej FPGA zintegrowane zostały trzy układy: licznik czasu i częstotliwości, pamięć FIFO oraz procesor sterujący. Licznik został szczegółowo opisany w pracy [9]. Umożliwia pomiar czasu z rozdzielczością 45 ps w zakresie od 0 do 4400 s. Wyniki pomiarów, w postaci dwóch lub trzech słów 32-bitowych, są przesyłane z licznika do pamięci FIFO o rozmiarze $8k \times 32b$. Procesor sterujący zapewnia komunikację z komputerem, umożliwiając sterowanie ustawieniami przyrządu i wykonywaniem pomiarów. Nie pośredniczy on przy przesyłaniu danych, które mogą być wysyłane bezpośrednio do komputera w trybie transmisji blokowej. Takie rozwiązanie znacznie przyspiesza transmisję, pozwalając na osiągnięcie maksymalnej szybkości



Rys. 3. Uproszczony schemat ideowy licznika czasu i częstotliwości

5 milionów pomiarów/sek. przy zapisie do wewnętrznej pamięci FIFO oraz 400 tys. pomiarów/sek. w przypadku transmisji z pamięci FIFO do komputera.

W liczniku zastosowano referencyjny generator kwarcowy 10 MHz o stabilności długoczasowej $1 \cdot 10^{-6}$. Możliwe jest również dołączenie do wejścia EXT. CLK sygnału z zewnętrznego, wysokostabilnego generatora referencyjnego 10 MHz.

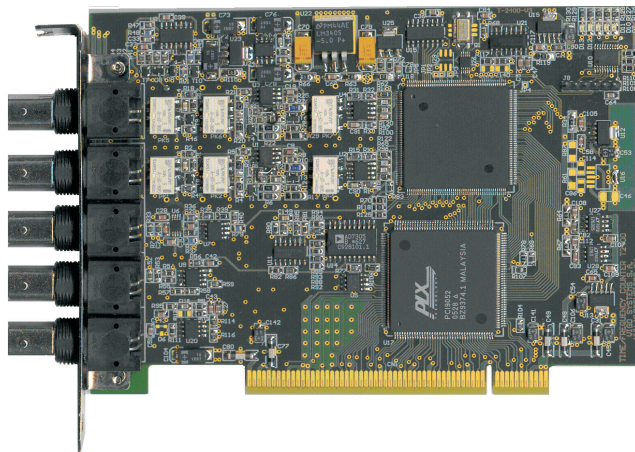
Do pomiarów częstotliwości przewidziano trzy wejścia sygnałowe A, B i F. Tory dla wejść A i B są identyczne i mogą służyć zarówno do pomiaru odcinków czasu, jak i do pomiarów częstotliwości w zakresie do 150 MHz. Można dla nich wybrać wartość impedancji wejściowej (50 Ω lub 1 M Ω) oraz ustawić próg dyskryminacji z użyciem 8-bitowych przetworników cyfrowo-analogowych. Przy odpowiednim doborze progów dyskryminacji można również mierzyć czas narastania i opadania zbocza impulsu na wejściu A lub B. Natomiast wejście F służy wyłącznie do pomiaru wyższych częstotliwości w zakresie od 100 MHz do 3,5 GHz. Wejście zezwalające EN jest stosowane do selektywnego uaktywniania toru pomiarowego START.

Na karcie pomiarowej został umieszczony generator kalibracyjny, którego sygnał jest wykorzystywany przez procedury kalibracyjne do wyznaczania wartości opóźnienia pomiędzy kanałami A i B oraz do identyfikacji nieliniowości obydwu interpolatorów zawartych w układzie FPGA. Uzyskane dane są przetwarzane przez procesor sterujący

w celu identyfikacji rzeczywistych charakterystyk przetwarzania interpolatorów i ich odzwierciedlenia w tablicach przeglądowych LUT. Właściwie przygotowane tablice LUT umożliwiają później automatyczną korekcję wyników pomiarów, zwiększając ich dokładność bez konieczności stosowania złożonej korekcji programowej.

Procesor sterujący umożliwia również wytwarzanie bramki czasowej, blokującej na określony czas sygnały STOP (na wejściu A lub B) po zaakceptowaniu sygnału START. Czas trwania sygnału blokującego może być wybierany w zakresie od 20 ns do 2 s z krokiem 20 ns. W ten sposób można wyeliminować impulsy zakłócające STOP, pojawiające się bezpośrednio po sygnale START.

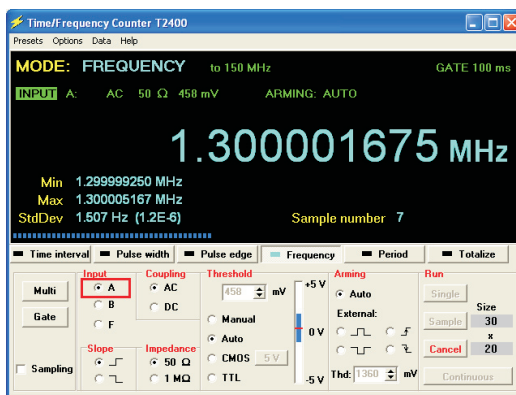
Wygląd karty licznikowej ilustruje rysunek 4.



Rys. 4. Wygląd karty licznika czasu i częstotliwości

Oprogramowanie sterujące

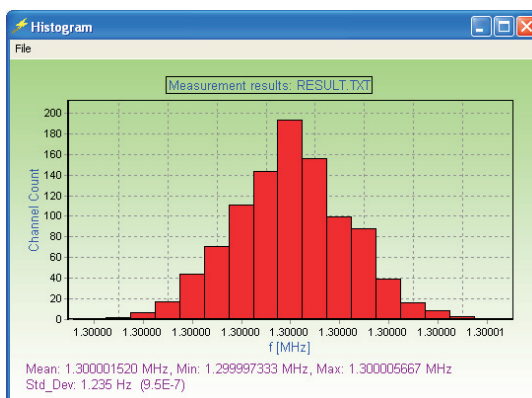
Do sterowania licznikiem czasu i częstotliwości opracowano w środowisku Delphi program z graficznym interfejsem użytkownika. Okno główne interfejsu (rys. 5) jest podzielone na trzy części: wyświetlacz informujący o stanie urządzenia i wynikach pomiarów, panel sterujący oraz rozwijalne menu zawierające opcje dodatkowe. Program sterujący pozwala na wykonywanie pomiarów bezpośrednio po uruchomieniu licznika. Trwająca dwie sekundy kalibracja przyrządu wykonuje się automatycznie przy starcie oprogramowania. Możliwe do wyboru tryby pomiarowe oraz potrzebne nastawy do konfiguracji torów wejściowych są w większości wybierane z użyciem myszki w sposób intuicyjny. Dostępnych jest sześć podstawowych trybów pomiarowych, z których trzy: *Time interval*, *Pulse width* i *Pulse edge* służą do pomiaru czasu, *Frequency* służy do pomiaru częstotliwości, *Period* — do pomiaru okresu i *Totalize* — do zliczania impulsów. Każdy z tych trybów ma szereg indywidualnych nastaw



Rys. 5. Okno główne interfejsu użytkownika

umożliwiających optymalne dostosowanie przyrządu do warunków pomiaru. Pomiar można wykonywać pojedynczo lub w seriach, przy czym istnieje możliwość definiowania liczności próby oraz liczby jej powtórzeń. Domyślnie pomiary wykonywane są z maksymalną szybkością, ale możliwe jest również programowe ustalenie odstępu czasu między kolejnymi pomiarami. W trakcie pomiarów w oknie wyświetlacza prezentowane są informacje o przebiegu procesu pomiarowego, np. w trybie *Totalize* są to: aktualny czas trwania pomiaru, numer próbki, średnia częstota impulsów wejściowych. W każdym trybie mogą być wyświetlane wyniki obliczeń wartości średniej i odchylenia standardowego dla każdej serii wykonanych pomiarów, a po zakończeniu pomiarów składających się z dwu i więcej serii, wyświetlane są również statystyki z próby złożonej z kolejnych wartości średnich.

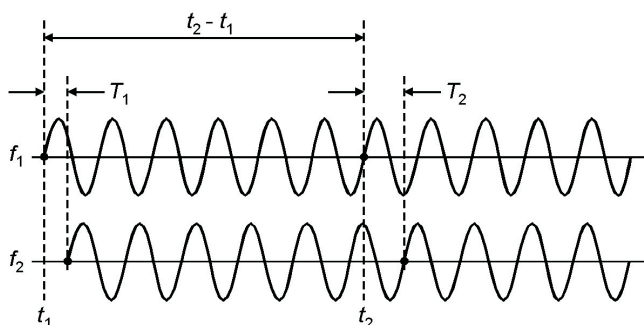
Zgromadzone wyniki pomiarów i obliczeń mogą zostać zapisane w pliku tekstowym lub wyświetlone w postaci histogramu (rys. 6).



Rys. 6. Przykład histogramu wyników pomiaru częstotliwości

Pomiar dokładności i stabilności częstotliwości generatorów wzorcowych

Pomiar ten polega na porównaniu częstotliwości z badanego źródła z częstotliwością sygnału ze źródła o większej stabilności, np. wzorca atomowego. Częstotliwości nominalne porównywanych sygnałów muszą być takie same (np. 10 MHz). Wartości błędu są wyznaczone przez wielokrotny pomiar różnicy czasu pomiędzy chwilami inicjującymi sąsiednie okresy obu generatorów w sposób przedstawiony na rysunku 7.

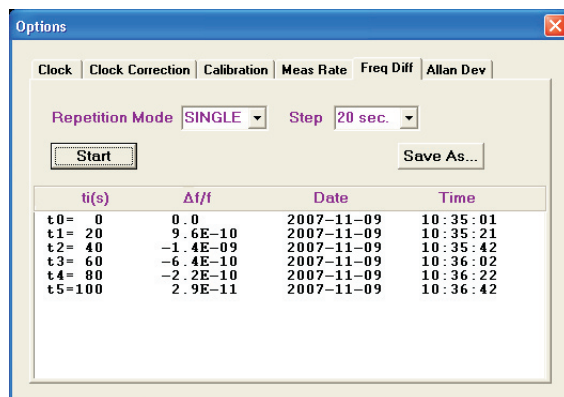


Rys. 7. Ilustracja wyznaczania błędu częstotliwości dla sygnałów wzorcowych

Unormowaną wartość błędu częstotliwości otrzymujemy po podstawieniu zmierzonych wartości T_1 i T_2 oraz zadanej wartości $t_2 - t_1$ do wzoru:

$$\frac{\Delta f}{f} = \frac{T_2 - T_1}{t_2 - t_1} \quad (4)$$

Oprogramowanie sterujące umożliwia porównanie dokładności częstotliwości sygnałów wzorcowych, nominalnie takich samych z użyciem zakładki *Freq Diff* umieszczonej w oknie *Options* (rys. 8). Przed rozpoczęciem pomiarów należy sprawdzić obecność badanych sygnałów na wejściach pomiarowych A i B i ustawić dla nich optymalne warunki pracy. Cykl pomiarowy składający się z sześciu pomiarów może być wykonywany pojedynczo lub może być powtarzany, zależnie od ustawienia co 10 minut, 1 godzinę, 6 godzin lub co 24 godziny. Wyniki pomiarów można zapisywać w postaci plików tekstowych z użyciem opcji *Save As...*

Rys. 8. Pomiar dokładności częstotliwości sygnałów wzorcowych z użyciem zakładki *Freq Diff*

Pomiary dewiacji Allana

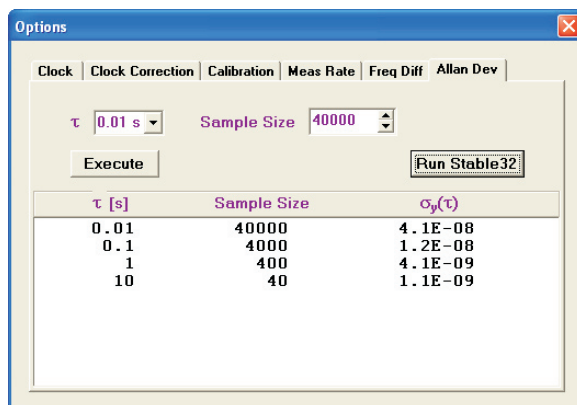
Licznik umożliwia także pomiar dewiacji Allana. Danymi wejściowymi są próbki zawierające kolejne wyniki pomiaru częstotliwości f_k ($k = 1, \dots, n - 1$)

$$\sigma_y(\tau) = \frac{1}{f} \sqrt{\frac{1}{2(n-1)} \sum_{k=1}^{n-1} (f_{k+1} - f_k)^2}, \quad (5)$$

gdzie: n — liczba pomiarów.

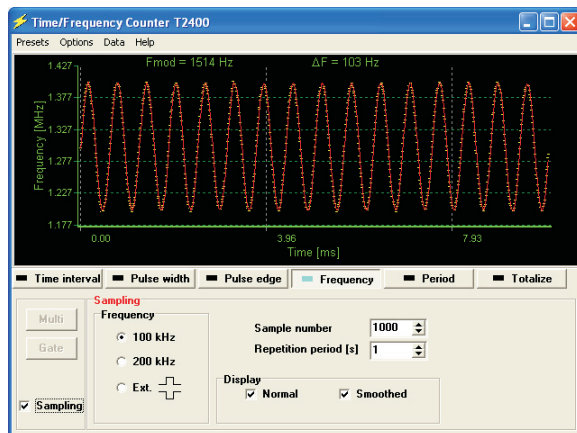
Przy pomiarze dewiacji Allana zakłada się stałą wartość czasu trwania τ każdego pomiaru z próby oraz zerowy czas martwy między pomiarami.

Chociaż licznik T2400 nie zapewnia zerowego czasu między kolejnymi pomiarami, to jednak czas martwy jest stosunkowo krótki i wynosi 200 ns. Przy typowych wartościach τ , np. 1 s, można tak krótki czas martwy uznać za nieistotny. Obliczanie dewiacji Allana odbywa się z użyciem zakładki *Allan Dev* umieszczonej w oknie *Options* (rys. 9). Parametr τ może przyjmować wartości 0,01 s, 0,1 s, 1 s lub 10 s, a liczba pomiarów nie może być mniejsza od 30. Jeśli liczba pomiarów jest wystarczająco duża, to automatycznie obliczane są kolejne wartości dla 10, 100, ... -krotnych wartości czasu τ .

Rys. 9. Obliczanie dewiacji Allana z użyciem zakładki *Allan Dev*

Wykrywanie częstotliwości sygnału modulującego

Funkcja ta może być szczególnie użyteczna przy wykrywaniu pasożytniczych lub celowo wprowadzonych modulacji częstotliwości. Wykonywana jest w specjalnym trybie osiąganym po zaznaczeniu opcji *Sampling* (rys. 10). W trybie tym pomiar częstotliwości odbywa się w sposób ciągły z ustalonym krokiem czasowym co 10 μ s lub 5 μ s, odpowiednio do wybranej opcji *Sampling Frequency* = 100 kHz lub 200 kHz. Pomiar może także być wyzwalany sygnałem zewnętrznym (wejście *EN*). Kolejne próbki zawierające informacje o częstotliwości sygnału są przedstawiane graficznie na ekranie. W trakcie trwania tego procesu jest obliczana i wyświetlana częstotliwość sygnału modulującego oraz dewiacja.



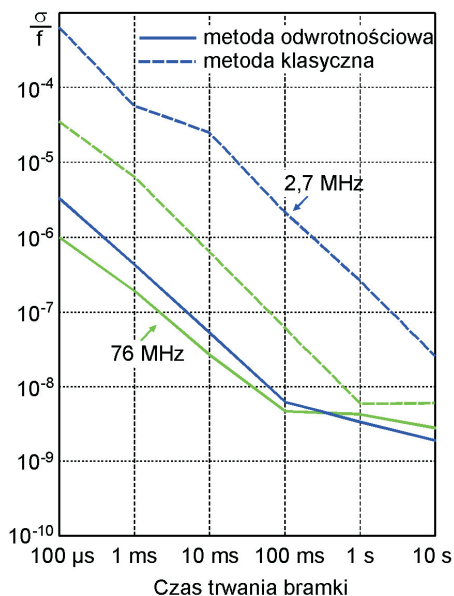
Rys. 10. Przykład obserwacji zmian częstotliwości sygnału wejściowego

Wyniki badań i wnioski

Wykonano testy jakości pomiaru częstotliwości metodą odwrotnościową. Na rysunku 11 przedstawione zostały uzyskane wyniki porównania dokładności pomiarów częstotliwości wykonanych tą metodą i metodą klasyczną. Z charakterystyki wynika, że metoda odwrotnościowa jest znacznie dokładniejsza od metody klasycznej, zwłaszcza przy krótkim czasie trwania bramki i małej częstotliwości sygnału badanego. Na przykład, dla częstotliwości 2,7 MHz metoda odwrotnościowa pozwala uzyskać niemal o 2 rzędy większą dokładność niż metoda klasyczna.

Przeprowadzono także badania eksperymentalne mające na celu oszacowanie wpływu sposobu realizacji obliczeń statystycznych w trybie pomiaru częstotliwości metodą odwrotnościową na szybkość ich wykonywania przez komputer. Użyto w tym celu dwóch komputerów PC o następujących konfiguracjach: 1) Pentium AMD K6/300 MHz, płyta AOPEN, 128 MB RAM, 2) Pentium P4 3,2 GHz, płyta ASUS, 1 GB RAM. Komputery należą więc do różnych generacji. Mimo to przeprowadzone testy nie wykazały istotnych różnic w szybkości działania programu, będących wynikiem zmiany metody obliczania miar statystycznych dla częstotliwości.

Zatem zważywszy, że najistotniejszym ograniczeniem szybkości działania karty pomiarowej jest szybkość transmisji danych z pamięci FIFO do pamięci komputera, użycie jednej bądź drugiej metody szacowania miar statystycznych okazuje się w tym kontekście równie korzystne.



Rys. 11. Dokładność pomiaru częstotliwości

Praca naukowa finansowana ze środków na naukę w latach 2007-2010 jako Projekty Badawcze Nr N N505 2984 33 i R02 04603.

Artykuł wpłynął do redakcji 14.04.2008 r. Zweryfikowaną wersję po recenzji otrzymano w kwietniu 2008 r.

LITERATURA

- [1] J. KALISZ, *Review of methods for time interval measurements with picosecond resolution*, Metrologia, vol. 41, no. 1, 2004, 17-32.
- [2] S. JOHANSSON, *New frequency counting principle improves resolution*, *Proceedings of the IEEE International Frequency Control Symposium and Exposition*, art. no. 1574007, 2005, 628-635.
- [3] J. JANSSON, A. MANTYNIEMI, J. KOSTAMOVAARA, *A CMOS Time-to-Digital Converter With Better Than 10 ps Single-Shot Precision*, IEEE J. Solid-State Circuits, vol. 41, no. 6, 2006, 1286-1296.
- [4] A. MANTYNIEMI, T. RAHKONEN, J. KOSTAMOVAARA, *A nonlinearity corrected CMOS time digitizer IC with 20 ps single-shot precision*, Proc. IEEE Int. Symp. Circuits and Systems ISCAS vol. 1, 2002, 513-516.
- [5] J. KALISZ, R. SZPLET, R. PEŁKA, *Single-chip interpolating time counter with 200-ps resolution and 43-s range*, Proc. IEEE Instrumentation and Measurement Technology Conference IMTC'96, Brussels, June 4-6, 1996, 676-680.
- [6] J. KALISZ, R. SZPLET, *A PC-based time interval counter with 200 ps resolution*, Proc. PTTI 2003 — Precise Time and Time Interval Measurements Meeting, San Diego, 2-4 December, 2003.
- [7] R. SZPLET, J. KALISZ, Z. JACHNA, K. RÓŻYC, *A 45-ps time-interval counter board with PCI interface*, Proc. 39th Annual Precise Time and Time Interval Systems and Applications Meeting PTTI 2007, Long Beach, California, November 26-29, 2007.
- [8] K. KLEPACKI, *Określenie błędów estymacji wartości średniej częstotliwości przy zastosowaniu uproszczonej metody odwrotnościowej*, XXVIII Krajowa Konferencja Elektroniki i Telekomunikacji Studentów i Młodych Pracowników Nauki, Warszawa, 11-13.03.2008.
- [9] R. SZPLET, Z. JACHNA, J. KALISZ, *Scalony licznik czasu o rozdzielczości 50 ps w reprogramowalnym układzie FPGA*, Elektronika, 9, 2006.

Z. JACHNA, R. SZPLET, K. RÓŻYC, K. KLEPACKI

Application of time-interval measurement interpolation method for precise frequency measurement

Abstract. This paper describes the design problems concerning implementation of the reciprocal method of a frequency measurement in an FPGA device. The following problems are examined: ways of reaching the high accuracy with a relatively short measurement time, minimization of the dead time, maximization of the frequency of measurement repetition, and effective calculation of statistics. Test results of a computer card for frequency measurement are presented. The card is equipped with the precise time counter integrated together with FIFO memory and a control system in the Spartan3 device (Xilinx).

Keywords: precise time-interval measurement, time-to-digital converter, reciprocal method for frequency measurement, virtual instruments

Universal Decimal Classification: 621.396.67