

**Romuald ZIELONKO, Bogdan BARTOSIŃSKI, Jerzy HOJA,  
Grzegorz LENTKA, Wojciech TOCZEK**

KATEDRA MIERNICTWA ELEKTRONICZNEGO  
POLITECHNIKA GDAŃSKA

## System pomiarowo-diagnostyczny pakietów elektronicznych z biblioteką analitycznych metod diagnostycznych

### Streszczenie

Na tle tendencji rozwojowych w dziedzinie testowania pakietów elektronicznych przedstawiono system pomiarowo-diagnostyczny kolejnej generacji, opracowany w Politechnice Gdańskiej w ramach projektu badawczego KBN. Charakterystyczną cechą systemu, stanowiącą nowość w odniesieniu do współczesnych systemów tego typu, jest wyposażenie w bibliotekę analitycznych metod diagnostycznych, umożliwiających lokalizację uszkodzonych elementów niedostępnych zaciskowo. Nową cechą jest też przystosowanie systemu do diagnostyki układów cyfrowych za pomocą magistrali diagnostycznej IEEE 1149.1. Omówiono architekturę systemu, ciekawsze rozwiązania układowe oraz nowe metody analityczne.

### Abstract

A measuring system of new generation for testing and diagnosis of electronic PCBs is presented. The system has been designed in Technical University of Gdansk as research project of KBN. Main feature of the system is library of analytical diagnostic methods making possible testing and fault location of the circuits with limited accessibility to internal nodes. The paper describes system architecture and some solution of measuring modules. Then, two diagnostic methods: the complementary signals method and the circuit-analytical approach method, based on verification concept, are discussed. For nonlinear circuits, association of piecewise linearization of circuit component characteristics and linear verification is used. The system has also ability to test digital circuits using IEEE 1149.1 diagnostic bus.

### WPROWADZENIE

Testowanie diagnostyczne i funkcjonalne układów elektronicznych zmontowanych na płytkach połączeń drukowanych (pakietach) jest integralną, a przy tym kosztowną, częścią ich procesu produkcyjnego. Stąd nieustanne zainteresowanie rozwojem systemów pomiarowo-diagnostycznych pakietów, którego celem jest zaspokojenie potrzeb wynikających ze znacznego wzrostu złożoności układowej i gęstości upakowania, przy jednoczesnym zmniejszaniu się dostępności pomiarowej do wnętrza (obecnie poniżej 60%).

W ostatnich latach wdrożono wiele nowych technik testowania pakietów metodami tzw. inspekcji bezkontaktowej: optycznej, laserowej, rentgenowskiej oraz metodą sondy ruchomej [2], jednak nadal najbardziej użyteczne są systemy testowania we-

wnątrzebnowodowego (in-circuit) z wielostrzową głowicą kontaktową. Systemy takie oferuje wiele renomowanych firm (HP, Marconi Instr., SPEA, Teradyne i in.). Ich ceny są jednak wysokie (w przedziale 50-200 tys. USD), co czyni je niedostępnymi dla średnich i małych firm krajowych. Z tego względu w Katedrze Miernictwa Elektronicznego Polit. Gdańskiej w ramach jednego z zadań grantu KBN nr 8T10C01009 podjęto opracowanie systemu pomiarowo-diagnostycznego nowej generacji o roboczej nazwie Multidiatest CIM, dostępnego cenowo dla małych firm krajowych, a jednocześnie posiadającego szerokie możliwości metrologiczne, charakterystyczne dla drogiego systemu testowania.

Zgodnie ze światowymi trendami rozwojowymi koncepcja systemu została oparta na następujących założeniach:

- uzupełnienie metod testowania wewnątrzobwodowego analitycznymi metodami diagnostyki oraz wejściowo-wyjściowymi metodami testowania;
- przynależność systemu do klasy testerów funkcjonalno-diagnostycznych oraz do niskiej grupy cenowej na poziomie 10 tys. USD w wersji podstawowej. Rozszerzona wersja systemu powinna stanowić narzędzie badawcze nowych metod diagnostycznych;
- zdolność do testowania pakietów w technologii SMT, układów wyposażonych w magistralę diagnostyczną IEEE 1149.1 oraz przystosowanie do pracy w sieci CIM.

### Architektura systemu pomiarowo-diagnostycznego

Architekturę systemu przedstawiono blokowo na rys. 1. Jego cechą charakterystyczną jest:

- moduła struktura złożona z bloków skonstruowanych w Katedrze oraz fabrycznych przyrządów pomiarowych,
- organizacja na bazie trzech magistrali interfejsu: standardu GPIB, szybkiej magistrali wewnętrznej (SMW) i magistrali testującej Boundary Scan 1149.1,

#### Prof. dr inż. Romuald ZIELONKO

jest kierownikiem Katedry Miernictwa Elektronicznego na Wydziale Elektroniki Telekomunikacji i Informatyki Politechniki Gdańskiej. Tytuł profesora otrzymał w 1990 r. Jego specjalnością naukową i dydaktyczną jest komputerowo wspomaganą metrologia oraz diagnostyka elektroniczna. Zainteresowania naukowe koncentrują się ostatnio na systemach pomiarowych i diagnostycznych w bardzo szerokim ujęciu, od mikrosystemów konfigurowanych we wnętrzu pojedynczej kostki układu VLSI, aż do sieci pomiarowych wykorzystujących sieci komputerowe. Od wielu lat jest członkiem Komitetu Metrologii i Aparatury Naukowej PAN, w ostatniej kadencji był wiceprzewodniczącym Komitetu.

#### Dr inż. Bogdan BARTOSIŃSKI

studia magisterskie na Wydziale Elektroniki Politechniki Gdańskiej ukończył w 1974 r., tytuł doktora nauk technicznych o specjalności Aparatura Elektroniczna uzyskał w 1985 r. Od 1977 r. pracuje w Katedrze Miernictwa Elektronicznego Wydziału Elektroniki Telekomunikacji i Informatyki Politechniki Gdańskiej, obecnie na stanowisku adiunkta. Jego główne zainteresowania naukowe związane są z pomiarowym zastosowaniem sygnałów o projektowanych kształtach oraz magistralowym testowaniem układów elektronicznych.

#### Dr inż. Jerzy HOJA

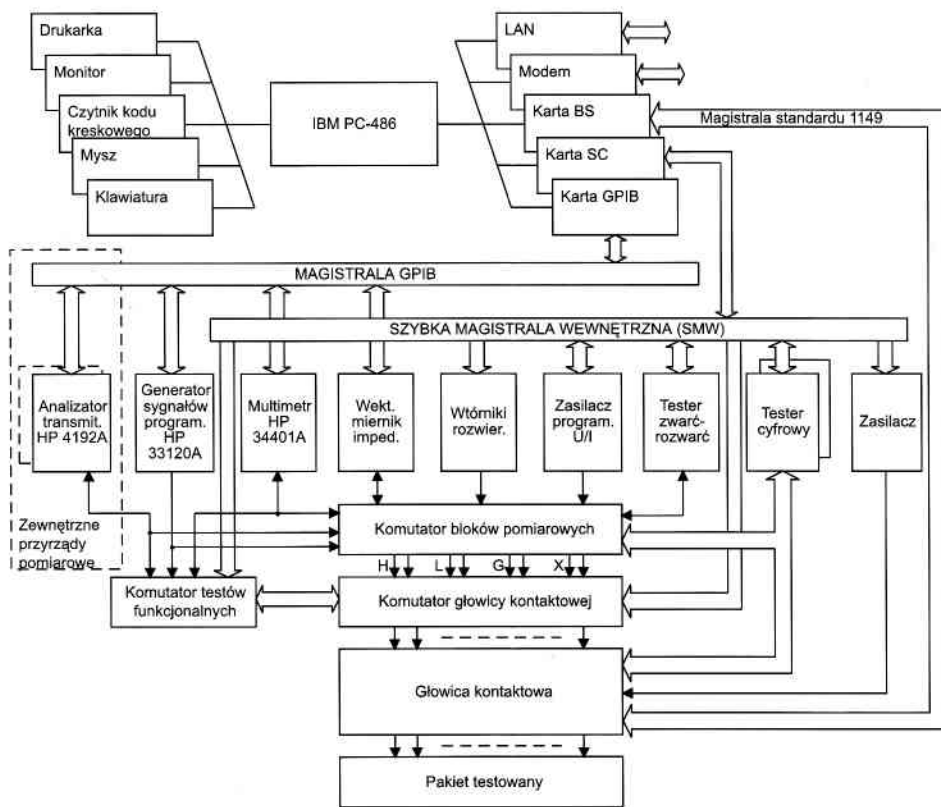
studia magisterskie na Wydziale Elektroniki Politechniki Gdańskiej w zakresie specjalności Miernictwo Elektroniczne ukończył w 1970 r., a stopień dra nauk technicznych uzyskał w 1979 r. Od 1970 roku pracuje w katedrze Miernictwa Elektronicznego Politechniki Gdańskiej. Obszar zainteresowań zawodowych obejmuje zagadnienia z zakresu wektorowych pomiarów impedancji, a także systemów i mikrosystemów pomiarowych.

#### Mgr inż. Grzegorz LENTKA

od ukończenia studiów, w 1996 r., pracuje na stanowisku asystenta w Katedrze Miernictwa Elektronicznego Wydziału Elektroniki Telekomunikacji i Informatyki Politechniki Gdańskiej. Specjalizuje się w zakresie mikrosystemów pomiarowych zorientowanych na zastosowania w fizykochemii, zwłaszcza w spektroskopii impedancyjnej do badania powłok antykorozyjnych.

#### Dr inż. Wojciech TOCZEK

od 1992 roku adiunkt w Katedrze Miernictwa Elektronicznego Wydziału Elektroniki Telekomunikacji i Informatyki Politechniki Gdańskiej. Specjalizuje się w analitycznych metodach diagnostyki analogowych układów elektronicznych. Jest autorem i współautorem ponad 40 artykułów i referatów naukowych.



Rys. 1. Architektura systemu Multidiatest CIM

- otwarta struktura systemu pozwalająca na rozszerzenie o dodatkowe moduły i przyrządy zewnętrzne (np. analizator transmitancji HP4192A),
- wyposażenie w środki testowania wewnątrzobwodowego z wtórnikiem wyizolowaniem z otaczających obwodów elementów mierzonych oraz bibliotekę metod analitycznych.

Komputer sterujący PC jest sprzęgnięty z magistralami systemu za pomocą fabrycznych kart GPIB, SC i BS. Karty LAN i MODEM umożliwiają sprzęgnięcie systemu z lokalną siecią komputerową w celu jego integracji z CIM oraz sprzęgnięcie z siecią telefoniczną dla zdalnego monitorowania pracy systemu i telediagnostyki jego uszkodzeń.

Organizacja pomiarowa systemu jest realizowana za pomocą trzech komutatorów:

- komutatora ostrzy, który służy do wybierania węzłów pomiarowych w głowicy kontaktowej,
- komutatora bloków, do konfigurowania zaprogramowanych obwodów pomiarowych,
- komutatora testów funkcjonalnych o rozproszonej strukturze, konfigurującego obwody pomiarowe w kolejnych testach funkcjonalnych.

Pełną elastyczność tworzenia sieci pomiarowej uzyskano stosując w pierwszym stopniu komutatora (komutator głowicy) strukturę multipleksera, natomiast w drugim stopniu (komutator przyrządów) strukturę matrycową.

Komutator przyrządów pomiarowych został zaprojektowany tak, aby umożliwić dołączenie każdego punktu pomiarowego do dowolnego bloku funkcjonalnego lub ich kombinacji, na przykład zasilacza programowanego i multimetru w celu testowania charakterystyk elementów nieliniowych. W pojedynczym teście

jest możliwe dołączenie 4 zacisków *we/wy* bloków pomiarowych czterema podwójnymi liniami.

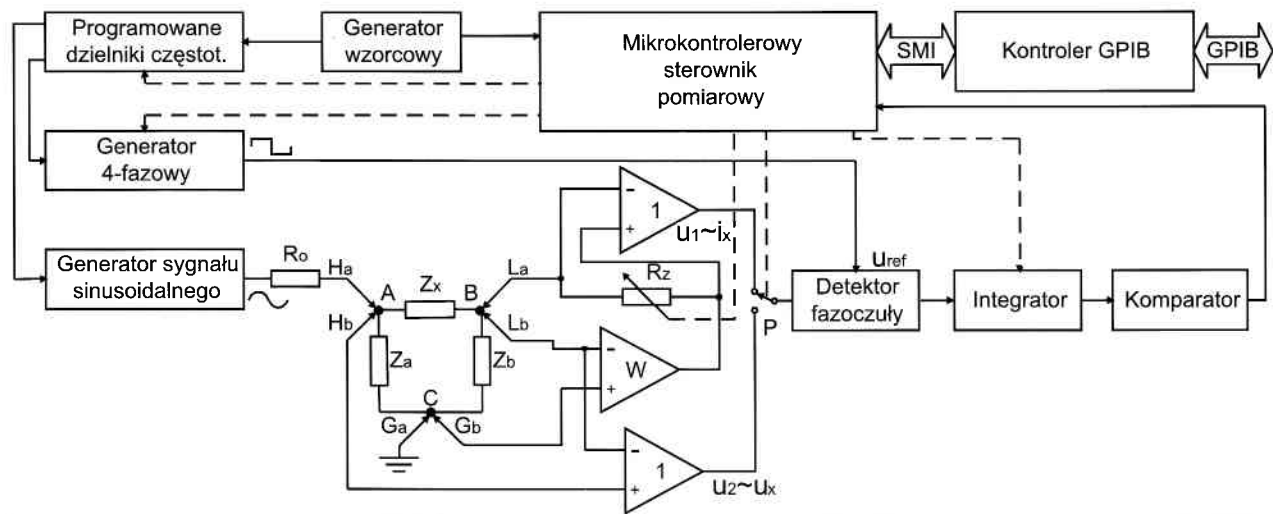
Przedstawiona organizacja implikuje elastyczną strukturę systemu otwartą na rozszerzanie o dodatkowe bloki i przyrządy oraz na implementację analitycznych metod diagnostycznych, umożliwiając realizację koncepcji uniwersalnego urządzenia diagnostycznego GDE (General Diagnosis Engine) [1].

Do sterowania systemu zastosowano komputer PC pracujący w systemie operacyjnym Windows 95, który zapewnia standaryzację interfejsu graficznego, komunikacji z użytkownikiem oraz oferuje własne mechanizmy obsługi taniej sieci komputerowej. Do napisania programu użyto pakietu narzędziowego „Lab Windows CVI” przystosowanego do tworzenia aplikacji dla środowiska Windows i jednocześnie posiadającego mechanizmy obsługi urządzeń pomiarowych. Szczegółowy opis oprogramowania systemu zamieszczony jest w raporcie [5].

## WEKTOROWY MIERNIK IMPEDANCJI

Najbardziej złożonym blokiem pomiarowym, skonstruowanym w Katedrze, jest wektorowy miernik impedancji przeznaczony do pomiarów pojemności i indukcyjności elementów modelowanych równoległym lub szeregowym układem zastępczym. Zastosowano w nim czterowektorową metodę pomiaru składowych impedancji [4]. Metoda ta identyfikuje mierzone parametry na drodze softwerowego przetwarzania wyników pomiarów czterech składowych wektorów  $u_1$  i  $u_2$  ( $Reu_1$ ,  $Imu_1$ ,  $Reu_2$ ,  $Imu_2$ ) wydzielonych, w detektorze fazo-czułym, z sygnałów proporcjonalnych do prądu ( $i_x$ ) i napięcia ( $u_x$ ) na elemencie mierzonym.

Miernik impedancji (rys. 2) zrealizowano w formie „przyrządu wirtualnego”.



Rys. 2. Schemat blokowy wektorowego miernika impedancji

Mikrokontrolerowy sterownik pomiarowy realizuje algorytm przetwarzania kolejno wydzielonych składowych na wartość cyfrową, natomiast wyznaczanie wartości parametrów elementów mierzonych jest dokonywane w komputerze sterującym wg odrębnych zależności dla każdego mierzonego parametru z uwzględnieniem konfiguracji schematów zastępczych. Blok umożliwia pomiar pojemności w zakresie 0,01pF-19,99mF i indukcyjności 0,01μH-199,9H na częstotliwościach: 100Hz, 1kHz, 10kHz, 100kHz.

Kluczowym problemem do rozwiązania była realizacja szybkich pomiarów elementów RLC w trudnych warunkach połączenia ich z otaczającymi obwodami, a więc często przy bardzo silnym z bocznikowaniu. Zagadnienie to można sprowadzić do identyfikacji modelu dwuparametrowego, a ściślej do wyznaczenia 2 składowych impedancji dwójnika  $Z_x$ . Model jest wprawdzie strukturalnie prosty, trudność wynika jednak z faktu, iż składowa mierzona może być o kilka rzędów mniejsza od składowej bocznikującej. Trudności zmniejsza się stosując odpowiednio dobraną częstotliwość pomiarową, która zmienia niekorzystną dysproporcję między składowymi dwójnika. Odporność na bocznikujące działanie sieci uzyskuje się za pomocą obwodu wejściowego bloku pomiarowego opartego o konfigurację wzmacniacza operacyjnego, w powiązaniu z zabiegiem połączenia w jeden punkt węzłów każdej ze ścieżek bocznikujących element mierzony, co pozwala sprowadzić sieć testowaną do trójkąta impedancji (ABC na rys. 2). Trójkąt ten łączy się w konfigurację obwodu wejściowego tak, aby jedna z pomiarowo niepożądaných impedancji ( $Z_b$ ) nie przewodziła prądu, a prąd płynący przez drugą impedancję ( $Z_a$ ) nie miał wpływu na wynik pomiaru (dodatkowe obciążenie generatora pomiarowego).

W celu wyeliminowania wpływu pasożytniczych impedancji doprowadzeń i styków kluczy komutatorów stosuje się 6-przewodowe ( $H_a, H_b, L_a, L_b, G_a, G_b$ ) połączenie trójkąta impedancji do obwodu wejściowego miernika. Pojemność montażowa komutatora jest eliminowana przez dołączenie ścieżki ekranującej do węzła C.

## KANAŁ TESTOWANIA CYFROWEGO

Tester cyfrowy jest przeznaczony do testowania konwencjonalnych pakietów cyfrowych, pakietów mieszanych sygnałowo

(analogowo-cyfrowych) zawierających układy TTL oraz układy 5V CMOS, jak również pakietów zawierających układy scalone wyposażone w magistralę ułatwionego testowania IEEE 1149,1.

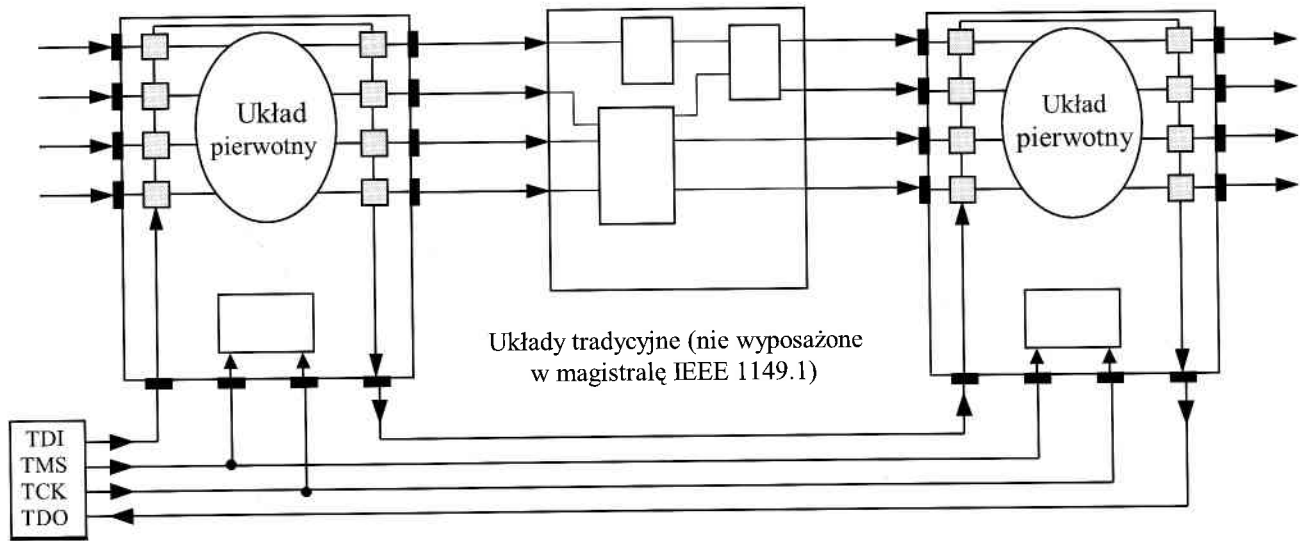
Tester jest elastycznie konfigurowany z 16-kanalowych kart i sterowany komputerem PC przez szybką magistralę wewnętrzną zrealizowaną na bazie karty SC. Tester komunikuje się z badanym pakietem poprzez komutator lub bezpośrednio przez głowicę kontaktową. Pierwszych 8 kanałów testowych dołączonych jest do komutatora bloków pomiarowych, skąd przez komutator ostrzy i dodatkowe linie mogą się one łączyć z 288 punktami testowanego pakietu. Pozostałe kanały łączą się z testowanym pakietem bezpośrednio przez głowicę kontaktową za pomocą indywidualnych ostrzy kontaktowych lub naturalnych złącz pakietu.

Obok konwencjonalnych metod testowania cyfrowego tester umożliwia testowanie pakietów wyposażonych w cyfrowe układy scalone posiadające magistralę testującą IEEE 1149,1. W testerze wykorzystano kontroler tej magistrali firmy JTAG Technologies B.V. typu PM 3705. Kontroler wyposażony jest w dwa porty TAP i umożliwia testowanie dwóch niezależnych łańcuchów układów wyposażonych w magistralę testującą.

Magistrala IEEE 1149,1 łączy się z badanym pakietem bezpośrednio przez głowicę kontaktową. Zastosowanie w testerze metod opartych o tę magistralę umożliwia testowanie układów typu BIST, a także wielopakietowych bloków, do których nie jest możliwy dostęp za pomocą głowicy ostrzowej. Pakiety te mogą również zawierać konwencjonalne układy cyfrowe, nie wyposażone w magistralę IEEE 1149,1. Przykład testowania takich układów pokazany jest na rys. 3, gdzie do generacji pobudeń i odczytywania odpowiedzi z układów tradycyjnych wykorzystane są układy wyposażone w magistralę IEEE 1149,1.

## ANALITYCZNE METODY TESTOWANIA I DIAGNOSTYKI

Istotną nowością systemu Multidiatest jest biblioteka analitycznych metod testujących i diagnostycznych opartych na analizie lub weryfikacji równań diagnostycznych. Metody te umożliwiają lokalizację uszkodzeń w warunkach ograniczonego dostępu pomiarowego do węzłów wewnętrznych, bądź też zwiększenie szybkości testowania.



Rys. 3. Przykład testowania pakietów posiadających układy wyposażone w ścieżkę sterująco-obszerną oraz układy tradycyjne

### Metoda testowania sygnałami komplementarnymi

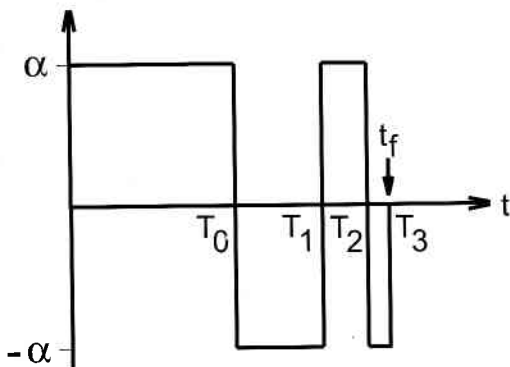
Metoda należy do klasy metod pomiarowych za pomocą sygnałów o projektowanych kształtach, pozwalających przetrzącać ciężar procesu pomiarowego z analizy sygnału wyjściowego na syntezę sygnału wejściowego o specyficznym kształcie. Metody takie były szeroko rozwijane w Katedrze [8], [9] w związku z pojawieniem się i komercyjną dostępnością generatorów sygnałów o dowolnych kształtach (np. Arbitrary Waveform Generator HP 33120A). Z klasy tej najbardziej aplikacyjne okazały się  $T$ -parametrowe sygnały komplementarne, które można dopasować do nominalnych parametrów układów testowanych [9].

$T$ -parametrowy sygnał komplementarny (rys. 4) jest ciągiem impulsów o stałej amplitudzie, przemiennych znakach i zmien-

przejściowy, natomiast kolejne impulsy kompensują ten stan, tak iż w momencie końca pobudzenia  $t_f$  odpowiedź jest równa zero i pozostaje w zerze dla  $t > t_f$  [3]. Brak zerowania się odpowiedzi układu  $y(t) \neq 0$  dla  $t \geq t_f$  świadczy o odchyleniu charakterystyki układu od przebiegu nominalnego, a próbka  $y(t_f)$  może być miarą tego odchylenia.

Metoda została zaimplementowana w systemie Multidiatest w oparciu o wbudowane w nim fabryczne przyrządy: generator HP33120A i multimetr HP34401A oraz wykorzystana do szybkiego testowania charakterystyk częstotliwościowych filtrów dolno- i środkowoprzepustowych.

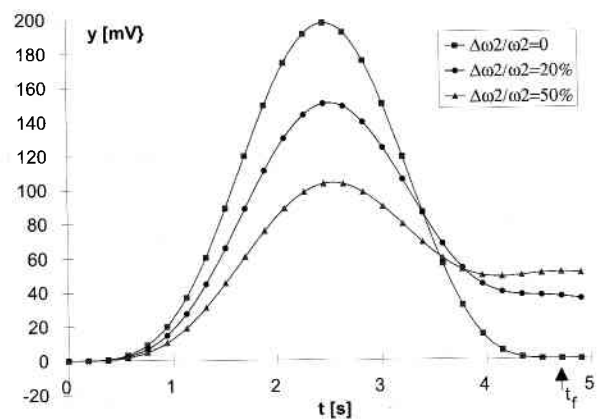
Na rys. 5 pokazany jest przykład odpowiedzi dolnoprzepustowego filtra Butterwortha 4 rzędu na pobudzenie dopasowanym sygna-



Rys. 4.  $T$ -parametrowy sygnał komplementarny trzeciego rzędu

nych czasach trwania, stanowiących parametry sygnału. Opracowano reguły projektowe [8] i programy komputerowe [9] pozwalające automatycznie obliczać parametry sygnałów dopasowane do biegunów (a więc do charakterystyki częstotliwościowej) układu testowanego.

Pierwszy z ciągu impulsów dopasowanego sygnału komplementarnego wprowadza układ pobudzany w określony stan



Rys. 5. Odpowiedzi dolnoprzepustowego filtra Butterwortha 4 rzędu o biegunach  $s_{12} = -0,9239 \pm j0,3826$ ;  $s_{34} = -0,3826 \pm j0,9239$  na dopasowany sygnał o parametrach:  $T_0 = 1s$ ,  $T_1 = 2,349s$ ,  $T_2 = 3,593s$ ,  $T_3 = 4,423s$ ,  $T_4 = 4,714s$

tem komplementarnym, przy założeniu zerowych, 20% i 50% odchylenia pulsacji charakterystycznej filtru  $\omega_n$  od wartości nominalnej.

Jak widać, odpowiedź filtru w momencie  $t_f$  i prawym sąsiedztwie znacząco zależy od odchylenia charakterystyki częstotliwościowej układu od jej nominalnego przebiegu.

W systemie Multidiatest pobiera się od 3 do 5 próbek odpowiedzi układu testowanego w momencie  $t_f$  i prawym sąsiedztwie, przy czym próbka  $y(t_f)$  służy do oceny odchylenia charakterystyki testowanej od nominalnej, a pozostałe próbki do sprawdzenia warunku zerowania się odpowiedzi dla  $t \geq t_f$ . Metoda okazała się przydatna do testowania układów o dużej inercji, ponieważ posiada ona zalety metod typu „one shoot” i pozwala testować charakterystyki częstotliwościowe jednym testem. Szczegóły metody i wyniki jej badań przedstawiono w pracy [9].

### Weryfikacyjna metoda diagnostyki układów liniowych

Weryfikacyjne podejście do diagnostyki układów elektronicznych stosuje się wówczas, gdy nie można ułożyć oznaczonego układu równań na podstawie dostępnych danych pomiarowych. Polega ono na odejściu od rozwiązywania układu równań na rzecz weryfikacji podukładów równań odpowiadających założonym hipotezom o uszkodzeniach, poprzez badanie zgodności tych równań z danymi pomiarowymi. Wymaga to, po pierwsze – skonstruowania modelu matematycznego układu, dającego możliwość wyznaczenia odpowiedzi układu w stanie poprawnym i porównania ich z wynikami pomiarów w układzie uszkodzonym, po drugie – sformułowania układów równań odpowiadających założonym hipotezom. Dla układów liniowych, do formułowania równań diagnostycznych w sposób automatyczny najdogodniejsze jest zastosowanie metody potencjałów węzłowych. Wtedy, układ równań wiążących wynik pomiaru, wyrażony za pomocą wektora różnic potencjałów węzłowych w stanie nominalnym i uszkodzonym  $\Delta \mathbf{e}$ , z wydajnościami źródeł prądowych  $\Delta \mathbf{i}_n$  modelujących uszkodzenia, ma postać

$$\Delta \mathbf{e} = \mathbf{Z}_{mn} \Delta \mathbf{i}_n \quad (1)$$

gdzie:  $\mathbf{Z}_{mn}$  jest macierzą impedancyjną układu diagnozowanego, utworzoną na podstawie znajomości nominalnych wartości parametrów elementów.

Dla układu o  $b$  gałęziach i  $n$  węzłach, z których  $m$  jest dostępnych pomiarowo, w przypadku gdy liczba uszkodzonych gałęzi jest nie większa od  $k$ , gdzie  $k < m < b$  macierzowe równanie (1) można przedstawić w uporządkowanej postaci

$$\begin{bmatrix} \Delta \mathbf{e}_m \\ \Delta \mathbf{e}_{n-m} \end{bmatrix} = \begin{bmatrix} \mathbf{Z}_{m,k} & \mathbf{Z}_{m,b-k} \\ \mathbf{Z}_{n-m,k} & \mathbf{Z}_{n-m,b-k} \end{bmatrix} \begin{bmatrix} \Delta \mathbf{i}_k \\ \mathbf{0} \end{bmatrix} \quad (2)$$

odpowiadającej hipotezie o uszkodzeniu pewnego zbioru gałęzi o liczności  $k$ , przy założeniu, że pozostałe gałęzie nie są uszkodzone. Do weryfikacji tej hipotezy wystarcza badanie zgodności równania diagnostycznego wyłonionego z (2)

$$\Delta \mathbf{e}_m = \mathbf{Z}_{mk} \Delta \mathbf{i}_k \quad (3)$$

Jeżeli hipoteza nie zostanie potwierdzona, wybierany jest inny zbiór gałęzi i weryfikacja jest kontynuowana dla kolejnego równania. Istnienie tolerancji elementów utrudnia weryfikację

równań. Z tego względu zbadano kilka metod weryfikacji, m. in.: metodę dekompozycji macierzy impedancyjnej według wartości szczególnych, metodę błędów reszutowego oraz metodę wykorzystującą współczynnik korelacji. Najbardziej efektywnym w obecności tolerancji od lokalizacji uszkodzeń pojedynczych okazał się współczynnik korelacji

$$r = \frac{\sum_{i=1}^m (\Delta e_i - \Delta \bar{e})(z_i - \bar{z})}{\sqrt{\sum_{i=1}^m (\Delta e_i - \Delta \bar{e})^2 \sum_{i=1}^m (z_i - \bar{z})^2}} \quad (4)$$

gdzie:  $\Delta e_i, z_i$  są elementami danych wektorów  $\Delta \mathbf{e}_m, \mathbf{z}_m$  (dla  $k=1$  macierz  $\mathbf{Z}_{mk}$  przechodzi w wektor) a  $\Delta \bar{e}$  i  $\bar{z}$  oznaczają wartości średnie tych elementów.

Moduł współczynnika  $r$  przyjmuje wartości z przedziału [0,1]. Dopasowanie równania diagnostycznego do danych pomiarowych jest tym lepsze, im współczynnik  $r$ , obliczony dla tego równania, jest bliższy jedności. Uszkodzenie jest wskazywane przez numer gałęzi zaangażowanej w test dający najlepszy wynik weryfikacji.

System Multidiatest CIM wyposażono w program komputerowy [5], napisany w języku Borland C++ 5,0, stanowiący uniwersalne narzędzie do wdrażania analitycznych metod diagnostyki analogowych układów elektronicznych. Program zawiera aparat obliczeniowy, w postaci biblioteki algorytmów algebry liniowej, oraz algorytmy stało- i zmiennie-prądowej analizy węzłowej układów elektronicznych, udostępniające macierze występujące w równaniach analizowanych układów. Umożliwia wykorzystanie większości ogólnie dostępnych bibliotek modeli elementów i układów półprzewodnikowych, rozpowszechnianych przez producentów w formacie SPICE'a. Wyniki implementacji metody szerzej przedstawiono w [7].

### Diagnostyka układów nieliniowych

Do diagnostyki układów nieliniowych zastosowano odcinkowo-liniowy model układu diagnozowanego. Ponieważ dziedzina funkcji odcinkowo-liniowej opisującej diagnozowany układ jest podzielona na wielościenne regiony, w których funkcja jest liniowa, a nieliniowości są zlokalizowane na granicach, „liniowa” metoda weryfikacyjna może być zastosowana wewnątrz regionów.

Dla przeprowadzania pomiarów zastosowano pobudzenie stałoprądowe, a model diagnozowanego układu konstruuje się dwugranową metodą tableau, w której wszystkie równania opisujące układ zebrane są w jedno duże równanie macierzowe obejmujące równania wynikające z napięciowego i prądowego prawa Kirchhoffa, oraz równania elementów. Zastosowano zredukowane równanie tableau z wyeliminowanymi napięciami gałęziowymi, które dla i tego segmentu charakterystyki odcinkowo-liniowej ma postać

$$\begin{bmatrix} \mathbf{K}_i^{(j)} & \mathbf{K}_v^{(j)} \mathbf{A}_v^T \\ \mathbf{A}_i & \mathbf{0} \end{bmatrix} \begin{bmatrix} \mathbf{i} \\ \mathbf{e} \end{bmatrix} = \begin{bmatrix} \mathbf{w}^{(j)} \\ \mathbf{0} \end{bmatrix} + \begin{bmatrix} \mathbf{w} \\ \mathbf{0} \end{bmatrix} \quad (5)$$

gdzie:  $\mathbf{i}, \mathbf{e}$  są zmiennymi niezależnymi (odpowiednio, wektorem prądów gałęziowych i wektorem potencjałów węzłowych), macierze  $\mathbf{K}_v$  i  $\mathbf{K}_i$ , reprezentują konduktancję  $g$  i rezystancję  $r$ , oraz stałe bezwymiarowe innych typów elementów, indeksy  $i, v$  odnoszą się do macierzy incydencji  $\mathbf{A}$  grafu prądowego i napięciowego diagnozowanego układu, wektor  $\mathbf{w}^{(j)}$  złożony jest z wydajności źródeł linearyzujących elementy nieliniowe, wektor  $\mathbf{w}$  z wydajności źródeł pobudzających układ.

Globalna aproksymacja odcinkowo-liniowa charakterystyk elementów nieliniowych w układzie jest możliwa tylko dla niewielkich układów, ponieważ liczba regionów drastycznie rośnie

wraz ze wzrostem liczby elementów nieliniowych. Dla układów średniej wielkości, w celu zmniejszenia czasu obliczeń, wprowadzono dwa etapy procedury diagnostycznej.

W pierwszym etapie, spełniającym zadanie zgrubnej lokalizacji obszaru (makrobloku), w którym może znajdować się uszkodzony element, stosuje się dokładne modele elementów (z zastosowaniem funkcji nieliniowych) i przez weryfikację wyłania się tzw. zbiór uszkodzeń ekwiwalentnych, zawierający elementy uszkodzone i „wyglądające jak uszkodzone” na skutek przesunięcia punktów pracy elementów nieliniowych.

W drugim etapie, charakterystyki niedostępnych pomiarowo elementów nieliniowych (tylko z wyłonionego zbioru uszkodzeń ekwiwalentnych) są aproksymowane funkcjami odcinkowo-liniowymi i proces weryfikacji hipotez o uszkodzeniach jest powtarzany tyle razy, ile wynosi liczba regionów. W rezultacie, fałszywe uszkodzenia są usuwane ze zbioru elementów podejrzanych o uszkodzenie.

Diagnostyka układów nieliniowych, za pomocą metody weryfikacyjnej, wymaga zaangażowania zasilacza pakietów, zasilacza programowanego, woltomierza napięcia stałego i komutatora. Wyniki implementacji metody przedstawiono w pracy [6].

## Podsumowanie

System pomiarowo-diagnostyczny Multidiatest wraz z mechaniczną głowicą ostrzową dorównuje parametrami testerom diagnostyczno-funkcyjnym średniej klasy oferowanym przez renomowane firmy, konkurując z nimi znacznie niższą ceną (w wersji podstawowej ok. 10 tys. USD łącznie z głowicą). Nadaje się do małoseryjnej produkcji. Stwarza to możliwość zaspokojenia potrzeb małych i średnich firm krajowych. Nowator-

ską cechą systemu jest biblioteka analitycznych metod testowania i diagnostyki oraz możliwość testowania układów cyfrowych za pomocą magistrali diagnostycznej IEEE 1149,1.

## Literatura

1. S. AHMED, P.Y.K. CHEUNG: Analog fault diagnosis - A Practical Approach, 1994 IEEE International Symposium on Circuits and Systems ISCAS '94, London 30 May - 21 June, Vol.1, pp. 351-354.
2. P. DRAKE: Strategic options in test, A.TE, Seminar 1995, Marconi Instruments.
3. S. L. FARLOW: Driving Linear Systems to Zero in a Given Time, Int. J. Systems Sci., Vol 13, No 11, 1982, pp 1281-1287.
4. J. HOJA: Mikrosystem pomiarowy do diagnostyki obiektów modelowanych obwodami impedancyjnymi, Konferencja: Systemy Pomiarowe w Badaniach Naukowych i w Przemysle, WSI - Zielona Góra, 1996, s. 89-98.
5. W. RYDZKOWSKI: Oprogramowanie podstawowe systemu Multidiatest CIM97, Raport II/2 wykonany w ramach grantu KBN Nr 8T10C01009, Gdańsk 1997.
6. W. TOCZEK, R. ZIELONKO, A. ADAMCZYK: Weryfikacyjna metoda lokalizacji uszkodzeń w nieliniowych układach elektronicznych, Metrologia i Systemy Pomiarowe, t. IV, 3-4/97.
7. W. TOCZEK: Weryfikacyjne metody pomiarowo-diagnostyczne układów analogowych z ograniczonym dostępem, Metrologia i Systemy Pomiarowe, t. III, zeszyt 1/1996.
8. R. ZIELONKO: Some theoretical foundations of analog signal shape design for measurement and testing, Measurement, Vol 17, No 1, 1996, pp 29-37.
9. R. ZIELONKO, B. BARTOSIŃSKI: Measuring system based on non-conventional-shape signals, XIV IMEKO World Congress, Tampere, Finland, 1997, Vol V, pp 44-49.