

## Sławomir MICHALAK

POLITECHNIKA POZNAŃSKA, WYDZIAŁ ELEKTRONIKI I TELEKOMUNIKACJI,  
ul. Polanka 3, 60-965 Poznań

# Pomiar czasu propagacji inwerterów implementowanych w układach programowalnych w temperaturze ciekłego azotu

Dr inż. Sławomir MICHALAK

Pracuje jako adiunkt w Katedrze Systemów Telekomunikacyjnych i Optoelektroniki na Wydziale Elektroniki i Telekomunikacji Politechniki Poznańskiej. W pracy naukowo-dydaktycznej zajmuje się zagadnieniami komputerowego wspomaganie projektowania, symulacji układów elektronicznych, programowaniem układów mikroprocesorowych i układów programowalnych. Zajmuje się tematyką pozyskiwania informacji z inteligentnych czujników pomiarowych.



e-mail: [michalak@et.put.poznan.pl](mailto:michalak@et.put.poznan.pl)

### Streszczenie

W artykule przedstawiono wyniki eksperymentów, w których sprawdzono zdolność pracy wybranych układów reprogramowalnych w warunkach niskich temperatur, w szczególności w temperaturze ciekłego azotu 77 K (-196°C). Zaprezentowano wyniki pomiarów uśrednionego czasu propagacji inwerterów zrealizowanych w testowanych układach reprogramowalnych. Do badań wybrano struktury PLD oraz CPLD. Badano układy ATF16V8 (Atmel), GAL16V8 (Lattice) i XC2C32 (Xilinx). Przedstawiono wyniki pomiarów uzyskane w temperaturze pokojowej (300 K) oraz w warunkach niskich temperatur – w temperaturze ciekłego azotu (77 K).

**Słowa kluczowe:** PLD, CPLD, ciekły azot, czas propagacji.

## Measurement of propagation delay of inverters implemented in programmable devices at liquid nitrogen temperature

### Abstract

In this paper the results of experiments with programmable devices in low temperatures are presented. For most CMOS devices, including programmable devices, low temperature, in particular the temperature of liquid nitrogen 77 K, is far below the typical range. The producers usually guarantee the proper work for their devices at 0°C for commercial devices or -40°C for industrial ones. Even for special military devices the lowest temperature used is -55°C. In the experiments performed by the authors the ability of proper working at the liquid nitrogen temperature (77 K) for some chosen PLD and CPLD devices were examined. The examined devices were immersed in a Dewar flask (Fig. 1). There was found that some of them worked properly in such low temperature, and also could be programmed. According to the theory of silicon semiconductors, in low temperatures the activity of carriers increases, so decrease in the propagation delay of the measured gates was expected. There was measured the average propagation time of the inverters implemented in programmable devices (Fig. 2 and Fig. 3). The results for GAL16V8, ATF16V8 and XC2C32 are given in Tabs. 1 and 3. The obtained results of the average propagation delay and the estimated maximum system frequency were compared with the datasheet information (Tabs. 2 and 4).

**Keywords:** PLD, CPLD, liquid nitrogen, propagation delay.

## 1. Układy CMOS w niskich temperaturach

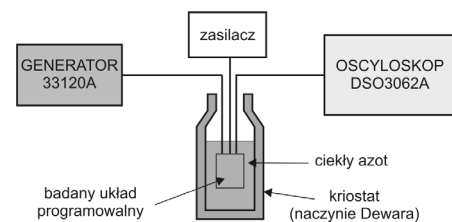
W strukturze półprzewodnikowej krzemu ruchliwość nośników (dziur i elektronów) jest wypadkową wielu zależności - przede wszystkim jest wynikiem rozpraszania (na fononach i na domieszkach). Wraz z obniżaniem temperatury rośnie ruchliwość nośników (w zależności od koncentracji domieszek), co w efekcie może prowadzić do zwiększenia szybkości działania struktur półprzewodnikowych, w tym układów CMOS [1].

Zakres niskich temperatur (temperatur kriogenicznych) nie jest typowym zakresem pracy przewidzianym przez producentów układów scalonych, w tym układów reprogramowalnych CMOS. Zazwyczaj dolna granica temperatury, przy której producent

gwarantuje poprawną pracę układów wynosi 0°C – dla układów przeznaczonych do zastosowań w urządzeniach powszechnego użytku (*commercial devices*), -40°C – dla układów przeznaczonych do zastosowań przemysłowych (*industrial devices*), oraz -55°C – dla układów w wykonaniu do zastosowań specjalnych (*military devices*). Badania układów przeprowadzono w temperaturze ciekłego azotu 77 K (-196°C), znacznie poniżej dolnej granicy temperatur zalecanej przez producentów.

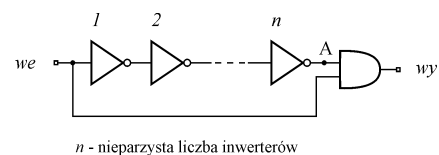
## 2. Układ pomiarowy

Schemat blokowy układu pomiarowego przedstawiono na rysunku 1. Generator sygnału prostokątnego wytwarza sygnał wymuszenia podawany na wejście układu pomiarowego. Badany układ zanurzony jest w naczyniu Dewara (dla pomiarów w ciekłym azocie). Na oscyloskopie obserwowano i rejestrowano odpowiedź układu, wykorzystując funkcje pomiarowe oscyloskopu wyznaczono parametry czasowe sygnału.



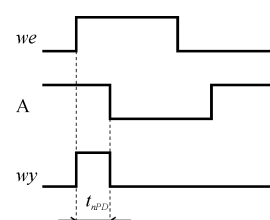
Rys. 1. Schemat blokowy układu pomiarowego  
Fig. 1. Block diagram of the experimental circuit

Układ do wyznaczenia czasu propagacji testowanych bramek (inwerterów) przedstawiono na rysunku 2. Bramki zostały zaprogramowane tak, aby wejście i wyjście każdej bramki były dostępne na wyprowadzeniach układu programowalnego. Połączenia między bramkami wykonano na płytce testowej.



Rys. 2. Układ do pomiaru czasu propagacji  $n$  inwerterów  
Fig. 2. The propagation delay measurement circuit for  $n$  inverters

W układzie testowym sygnał wejściowy  $w_e$  i sygnał opóźniony przez łańcuch  $n$  inwerterów (punkt A), zostały podane na wejście bramki AND. Na wyjściu otrzymano sygnał będący iloczynem logicznym obu sygnałów, którego czas trwania  $t_{nPD}$  jest łącznym czasem propagacji łańcucha  $n$  inwerterów. Teoretyczne przebiegi czasowe przedstawiono na rysunku 3.



Rys. 3. Zasada wyznaczenia czasu propagacji  $t_{nPD}$  dla  $n$  inwerterów  
Fig. 3. The principle of determination the propagation delay  $t_{nPD}$  for  $n$  inverters

### 3. Wyniki pomiarów

Do badań eksperymentalnych wybrano struktury programowalne PLD oraz CPLD. Testowano układy GAL16V8-25 LVC (Lattice) w obudowie PLCC20 i ATF16V8BQL-15PU (Atmel) w obudowie DIP20 oraz XC2C32-6C (Xilinx) w obudowie PLCC44. Pomiaru uśrednionego czasu propagacji przeprowadzono dla dwóch temperatur: temperatury otoczenia (300 K) i temperatury wrzenia ciekłego azotu (77 K).

Ze wstępnie przeprowadzonych testów ustalono, że wybrane do badań układy zachowują zdolność działania w temperaturze wrzenia ciekłego azotu. W testowanych układach PLD zaprogramowano 7 inwerterów i bramkę AND, tworząc układ pomiarowy zgodnie z rysunkiem 2. Program został utworzony w języku CUPL, układy programowano w programatorze EasyPro L+. W badaniach przetestowano działanie 8 różnych układów obu typów. Układy były zasilane napięciem 5 V. Układ testowy i sygnały wymuszające dobrane zostały zgodnie z zaleceniami producenta w notach katalogowych [2, 3].

Na podstawie uzyskanych wyników pomiarów, uwzględniając liczbę zastosowanych inwerterów, wyznaczono uśrednioną wartość czasu propagacji  $t_{PD}$  dla pojedynczego inwertera:

$$t_{PD} = \frac{t_{nPD}}{n}, \quad (1)$$

a następnie obliczono wartość średnią uwzględniając liczbę przebadanych układów danego typu.

W tabeli 1 przedstawiono wyniki pomiarów układów PLD – przeliczone uśrednione czasy propagacji dla jednej bramki oraz wartość średnią z pomiarów 8 układów - dla 300 K i 77 K.

Tab. 1. Wyniki uśrednionego czasu propagacji dla układów GAL16V8 i ATF16V8  
Tab. 1. The average propagation delay results for GAL16V8 and ATF16V8 devices

	1	2	3	4	5	6	7	8	średnia
<i>t<sub>PD</sub></i> (ns) dla GAL16V8									
300 K	6,06	5,60	6,17	5,49	5,94	5,37	6,03	6,00	<b>5,83</b>
77 K	4,00	3,44	4,07	3,74	3,74	4,07	3,33	3,90	<b>3,79</b>
<i>t<sub>PD</sub></i> (ns) dla ATF16V8BQL									
300 K	4,91	4,91	4,46	5,03	4,80	4,91	4,91	4,91	<b>4,86</b>
77 K	3,06	3,11	3,16	2,97	3,19	2,99	3,09	3,11	<b>3,08</b>

Dla układu GAL16V8 średnia wartość  $t_{PD}$  wyznaczona dla 8 badanych układów wyniosła 5,83 ns (300 K) i 3,79 ns (77 K), a procentowa zmiana szybkości 35,0%. Dla układu ATF16V8 średnia wartość  $t_{PD}$  wyniosła 4,86 (300 K) i 3,08 ns (77 K), a zmiana procentowa 36,6%. Wyznaczone wartości czasu  $t_{PD}$  zostały porównane z danymi katalogowymi (tab. 2).

Tab. 2. Porównanie danych katalogowych i wyników pomiarów dla układów PLD  
Tab. 2. The data sheet values compared to experimental results the for PLD devices

	dane katalogowe		wyniki pomiarów	
	<i>t<sub>PD</sub></i> (min..max)	<i>f<sub>SYSTEM</sub></i>	<i>t<sub>PD</sub></i>	<i>f<sub>SYSTEM</sub></i>
GAL16V8				
300 K	3..25 ns	333...40 MHz	5,83 ns	172 MHz
77 K	-	-	3,79 ns	264 MHz
ATF16V8BQL				
300 K	3..15 ns	333...67 MHz	4,86 ns	206 MHz
77 K	-	-	3,08 ns	325 MHz

W strukturze układu XC2C32 umieszczono 11 inwerterów oraz bramkę AND. Program napisano w języku VHDL w środowisku Xilinx ISE 11 [4]. Układy programowano poprzez złącze JTAG. Badane układy zasilano napięciem 1,8 V. Układ testowy i sygnały wymuszające zostały dobrane zgodnie z zaleceniami podanymi w nocie katalogowej producenta [5]. W badaniach przetestowano 10 różnych układów w obudowie PLCC44. W tabeli 3 przedstawiono uzyskane wyniki pomiarów.

Tab. 3. Wyniki pomiarów uśrednionego czasu  $t_{DP}$  (ns) dla układów XC2C32  
Tab. 3. The average time delay  $t_{DP}$  (ns) results for XC2C32 devices

	1	2	3	4	5	6	7	9	9	10	średnia
300 K	2,88	2,95	2,94	2,98	3,17	3,07	3,15	3,09	3,13	3,07	<b>3,04</b>
77 K	2,50	2,56	2,56	2,64	2,77	2,71	2,77	2,72	2,73	2,67	<b>2,66</b>

Uzyskane wyniki pomiarów odniesiono do danych katalogowych (tab. 4).

Tab. 4. Porównanie danych katalogowych i wyników pomiarów dla XC2C32  
Tab. 4. The data sheet values compared to the experimental results for XC2C32

	dane katalogowe		wyniki pomiarów	
	<i>t<sub>PD</sub></i> (max)	<i>f<sub>SYSTEM</sub></i>	<i>t<sub>PD</sub></i>	<i>f<sub>SYSTEM</sub></i>
300 K	5,5 ns	182 MHz	3,04 ns	329 MHz
77 K	-	-	2,66 ns	376 MHz

Średnia wartość uśrednionego czasu  $t_{PD}$  dla 10 badanych układów wyniosła 3,04 ns (300 K) i 2,66 ns (77 K). Procentowa zmiana szybkości wyniosła 12,5%.

### 4. Podsumowanie

Dla temperatury 300K wyniki pomiarów uśrednionego czasu propagacji testowanych układów mieszczą się w zakresach podawanych w danych katalogowych. Osiągnięto stosunkowo dużą szybkość działania układów, co wynika między innymi z faktu, że zaprogramowano i badano proste bramki NOT, nie wykorzystywano struktur taktowanych sygnałem zegarowym (układów przrutnikowych).

W przeprowadzonych badaniach niskotemperaturowych uzyskano wyniki, które potwierdziły cechę zwiększania szybkości działania układów programowalnych wraz z obniżaniem temperatury. Zachowanie takie jest zgodne ze ogólnymi właściwościami układów CMOS w niskich temperaturach. Właściwość tę potwierdzają również podawane przez producentów w notach katalogowych, zależności temperaturowe zmian wartości czasu  $t_{PD}$  w funkcji zmian temperatur (w zakresie 55..125°C) [2, 3, 5].

W wykonanych badaniach testowano zachowanie układów w temperaturze wrzenia ciekłego azotu 77 K (-196°C), a więc znacznie poniżej dopuszczalnego zakresu pracy podawanego przez producentów. Wybrane do badań układy PLD i CPLD oraz zaprogramowane w ich strukturze inwertery, zachowały zdolność do poprawnej pracy w warunkach kriogenicznych. W temperaturze wrzenia ciekłego azotu uzyskano oczekiwane przyspieszenie szybkości działania układów. W zależności od typu układu uzyskano wzrost szybkości o około 35-36% dla struktur PLD i 12,5% dla struktur CPLD.

W temperaturze ciekłego azotu testowane układy działały poprawnie - możliwość pracy w tak niskich temperaturach zwiększa zatem zakres zastosowań układów reprogramowalnych. Jednak tego stwierdzenia nie można jednoznacznie rozszerzyć na szerszą grupę układów. Przykładowo w badaniach wstępnych okazało się, że np. układ GAL20V8A (Lattice) w obudowie DIP24 przestawał działać w temperaturze około -140°C (133 K).

### 5. Literatura

- [1] Gutierrez-D E.A., Jamal Deen M., Claeys C. L.: Low Temperature Electronics - Physics, Devices, Circuits, and Applications. Academic Press, San Diego, 2001.
- [2] ATF16V8 – nota katalogowa, www.atmel.com.
- [3] GAL16V8 – nota katalogowa, www.latticesemi.com.
- [4] Grout I.: Digital Systems Design with FPGAs and CPLDs. Elsevier Ltd. (Newnes), Oxford, 2008.
- [5] XC2C32 – nota katalogowa, www.xilinx.com.