

Marcin SZAFERSKI, Piotr KMIECIŃSKI, Bogdan OLECH
POLITECHNIKA SZCZECIŃSKA, WYDZIAŁ INFORMATYKI

Koncepcja smartcamery dedykowanej do inspekcji obiektów połyskliwych

Marcin SZAFERSKI

Student czwartego roku na Wydziale Informatyki Politechniki Szczecińskiej. Jego zainteresowania naukowe to systemy wizji maszynowej oraz konstruowanie systemów wbudowanych w oparciu o układy reprogramowalne



e-mail: mszaferski@wi.ps.pl

Piotr KMIECIŃSKI

Student czwartego roku informatyki na Wydziale Informatyki Politechniki Szczecińskiej. Jego zainteresowania naukowe to projektowanie wbudowanych systemów w oparciu o układy reprogramowalne oraz sprzętowe wspomaganie obliczeń.



e-mail: pkmiecinski@wi.ps.pl

Dr inż. Bogdan OLECH

Ukończył studia na Wydziale Elektrycznym Politechniki Szczecińskiej, obronił pracę doktorską w 1999r na Wydziale Elektroniki i Technik Informatycznych Politechniki Warszawskiej. Jest adiunktem w Instytucie Architektury Komputerów i Telekomunikacji Politechniki Szczecińskiej. Jego zainteresowania naukowe to metodyka konstruowania systemów rozproszonego zbierania i przetwarzania danych w powiązaniu z techniką radiową, systemy rekonfigurowalne, zagadnienia modelowania warstwy fizycznej systemu.



e-mail: bolech@wi.ps.pl

Streszczenie

W niniejszym artykule zostanie przedstawiony kompletny system wizji maszynowej umożliwiający analizę obiektów silnie odbijających światło takich jak frezowane metalowe powierzchnie. Uwzględniając narzucone na tor wizyjny ograniczenia brzegowe determinujące bardzo krótki czas odpowiedzi oraz odporność na zakłócenia ze świata zewnętrznego celem będzie oparcie rozwiązania o układ fpga oraz analogowe sprzężenie zwrotne. Dobrze zaprojektowany układ sprzężenia zwrotnego pozwoli na zredukowanie ilości pracy poświęconej na przetwarzanie obrazu oraz na stabilizację parametrów obrazu w zmieniającym się otoczeniu.

Słowa kluczowe: wizja maszynowa, FPGA, przetwarzanie obrazów.

Conception of smartcamera dedicated to specular objects inspection

Abstract

In the following paper complete machine vision system dedicated to specular objects such as metal milled surfaces analysis will be presented. Considering border limits which determine very short answer time and tolerance on surround distortions using fpga and analog feedback loop will be reasonable. Well designed system of feedback loop will allow to reduce amount of work spent on image processing and stabilizing picture parameters in a shifting surrounding.

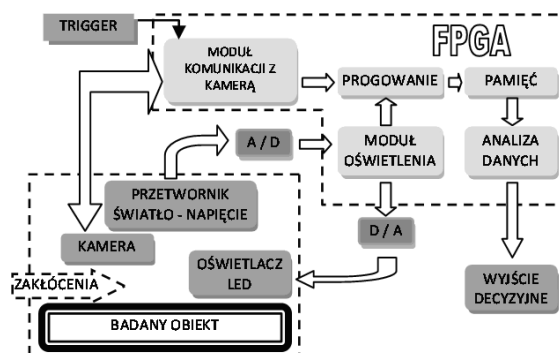
Keywords: machine vision, FPGA, image processing.

1. Wstęp

W nowoczesnych procesach produkcyjnych dużą rolę odgrywają systemy wizji maszynowej zarówno czynną jak dostarczanie danych potrzebnych do przeprowadzenia danego procesu jak i inspekcyjną. Klasycznym podejściem w konstrukcji systemów wizyjnych jest oparcie ich o komputer klasy PC wyposażony we framegrabber, gdzie cały algorytm przetwarzania i wnioskowania jest zrealizowany w domenie software'owej. Rosnące wymagania dotyczące ilości przetwarzanych danych, skomplikowanie procedur przetwarzania i analizy obrazu oraz czasu odpowiedzi systemu determinują zastosowania najnowszych konfiguracji komputerów.

Alternatywnym podejściem może być zastosowanie smartcamery będącej połączeniem kamery oraz części odpowiedzialnej za przetwarzanie obrazu oraz wnioskowanie. Atutem tego rozwiązania jest możliwość silnego powiązania go z innymi elementami sprzętowymi systemu, takimi jak sensory czy oświetlacze bez dodatkowych narzutów związanych z komunikacją. Smartcamery charakteryzują się ponadto dużą autonomicznością decyzyjną, w wielu wypadkach nie zachodzi potrzeba wyprowadzania obrazu ze smartcamery, istotną informacją staje się natomiast wynik analizy klatki obrazu oraz związana z nią decyzja.

Jednym z głównych elementów każdego toru wizyjnego jest moduł oświetlenia zapewniający odpowiednią widoczność i rozdzielność badanych obiektów. Ponadto w wielu aplikacjach wizji maszynowej na moduł sterujący oświetleniem można nałożyć dodatkowe wymagania takie jak niwelowanie zakłóceń otoczenia czy odporność na starzenie się elementów świecących. Zaproponowanym rozwiązaniem będzie dołączenie do tego modułu interakcyjnej z otoczeniem analogowej pętli zwrotnej oraz włączenie go w funkcjonalność smartcamery [3, 4, 5]. Aby zapewnić krótki czas odpowiedzi układu postawiono nacisk na wstępne przygotowanie obrazu przez ustawienie odpowiedniego oświetlenia oraz pobranie informacji z otoczenia.



Rys. 1. Schemat systemu
Fig. 1. System outline

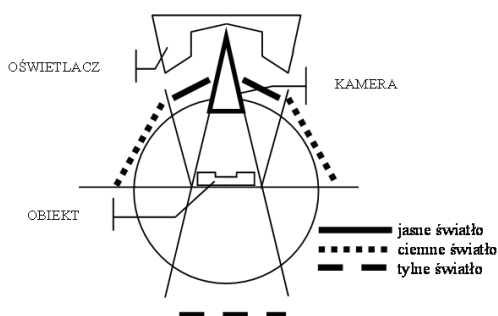
2. Koncepcja modułu oświetlenia

Zadaniem tego modułu jest regulacja oświetlenia oraz określenie jego poprawności. Decydującą rolę odgrywa tutaj aktualna wartość poziomu jasności mierzona za pomocą przetwornika światło-napięcie TSL250 firmy Texas Instruments [9]. Na podstawie tej informacji, za pomocą regulatora typu P, dokonywana jest korekta natężenia jasności oświetlacza. Zredukowanie regulatora do takiej postaci pozwala na zmniejszenie dynamicznych aspektów całego procesu. Podstawowymi danymi, które dostarcza

moduł oświetlenia, są: aktualna wartość natężenia światła, średnia wartość natężenia światła oraz odchyłka aktualnego natężenia od wartości zadanej. Pozwala to na rozpoznawanie stanów skrajnych wartości co czyni układ odpornym na silne zaburzenia pochodzące z zewnątrz. Na tej podstawie możliwe jest wygenerowanie warunków determinującego poprawność obrazu oraz regulacja nastawy modułu progowania.

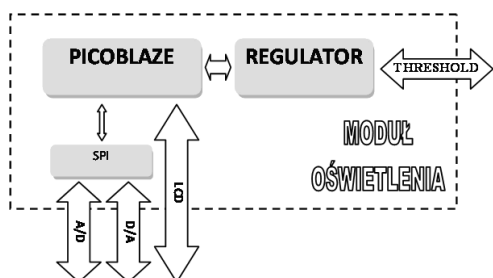
Ponieważ próbkowanie poziomu oświetlenia odbywa się z częstotliwością 1 kHz możliwa staje się eliminacja przydźwięków sieci elektrycznej, która objawia się w postaci niejednorodnej intensywności świecenia zewnętrznych świetlówek. Powoduje to drganie światła z częstotliwością 100 Hz, co w konsekwencji prowadzi do niejednoznaczności jasności pikseli w różnych momentach czasu, a także zmniejsza dynamikę obrazu.

W tej aplikacji bardzo istotnym aspektem jest odpowiednie ustawienia oświetlacza, którego zadaniem jest wyeksponowanie powierzchni, które mają być rozpoznawane na obrazie jako jasne oraz brak oświetlenia rejonów pożądaných jako ciemne. Zastosowano w tym wypadku oświetlenie typu bright-light (rys. 2) co spowoduje skierowanie promieni świetlnych od naświetlacza do obiektu kamery odbitych o płaskie powierzchnie lustrzane. W takim podejściu otrzymano wysoki kontrast między powierzchnią płaską a zagłębieniem.



Rys. 2. Pozycja oświetlacza
Fig. 2. Light source position

Do obsługi komunikacji z przetwornikami oraz wyświetlaczem LCD został użyty darmowy ipcore mikrokontrolera PicoBlaze [10]. Jego atutem jest mała komplikacja w budowie i małe rozmiary w strukturze FPGA. Takie rozwiązanie skutkuje dużą elastycznością w komunikacji z różnymi zestawami przetworników A/D i D/A.



Rys. 3. Moduł oświetlenia
Fig. 3. Light module

3. Akwizycja i przetwarzanie danych

Dane pozyskiwane są za pomocą miniaturowej kamery [8] o rozdzielczości 640x480 z wbudowanym przetwornikiem analogowo-cyfrowym [2]. Po podaniu sygnału zegarowego na kamerę, rozpoczyna ona generację sygnałów synchronizacyjnych oraz akwizycję danych na osmiobitowej szynie danych wysyłając je w postaci chrominancja-luminancja z czego do analizy wykorzystywana jest tylko luminancja [6]. Jedynym procesem

w tym systemie przygotowującym ramkę obrazu do analizy jest operacja progowania binarnego przekształcająca obraz wielopoziomowy w obraz binarny zgodnie ze wzorem:

$$p(x, y) = \begin{cases} 0, & f(x, y) \leq t \\ 1, & f(x, y) > t \end{cases}$$

gdzie t jest wartością progową.

Poprawne określenie tej wartości determinuje jakość działania operacji. Istnieje wiele sprawdzonych metod jej znajdowania opartych o analizę histogramu, diagramu dyspersyjnego, entropii lub wariancji obrazu [1]. Wszystkie te podejścia zakładają wyznaczenie pewnych cech z całego obrazu lub z jego fragmentu czego przykładem może być podejście Chow i Kaneko [7]. Wynikiem takich założeń jest konieczność buforowania pewnej liczby jasności pikseli oraz wykonywania na nich skończonej ilości dodawań i mnożeń. Komplikuje to układ oraz wprowadza dodatkowe opóźnienia.

W zaproponowanym systemie wartość progową ustala moduł oświetlenia na podstawie informacji z przetwornika światłonaipięcie. Pozwala to na natychmiastową operację progowania odebranego pikseli i umieszczenia go w zszyntezowanej wewnątrz układu pamięci 640x480. Na tak przygotowanej ramce dokonywane są następnie badania polegające na analizie geometrycznej zadanych punktów krawędziowych, których położenie po poprawnym progowaniu można znaleźć prostymi metodami. Wynik analizy jest następnie kodowany i podawany na wyjście.

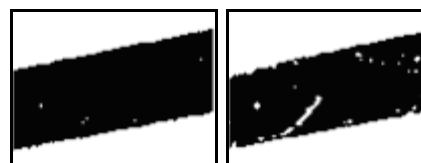
4. Badania

Wstępne założenia projektu poparte zostały badaniami oświetlenia i jego roli w operacji progowania. Jak wynika z doświadczeń, poprawne oświetlenie przyczynia się do zapewnienia bardzo wysokiej dynamiki obrazu. Łącząc te zalety z odpowiednim doborem nastawy operacji progowania oraz prędkością przetwarzania danych przy zastosowaniu logiki reprogramowalnej łatwo można zaimplementować szybkie algorytmy do detekcji obiektów oraz inspekcji ich położenia.



Rys. 4. Wpływ oświetlenia na widoczność obiektu
Fig. 4. Influence of illumination on object visibility

Rys. 4. Wpływ oświetlenia na widoczność obiektu
Fig. 4. Influence of illumination on object visibility



Rys. 5. Wpływ parametru progowania na jakość procesu
Fig. 5. Influence of threshold parameter on process quality

Rys. 5. Wpływ parametru progowania na jakość procesu
Fig. 5. Influence of threshold parameter on process quality

Dodatkowe zabezpieczenia przed zakłóceniami zewnętrznymi pozwalają na eliminację błędnej odpowiedzi systemu pracującego w zmieniającym się środowisku, podnosząc jednocześnie jego dokładność.

5. Podsumowanie

Zaproponowane podejście potwierdza sens budowy dedykowanych konstrukcji systemów wizji maszynowej. Za cenę dłuższego czasu rozwoju i wdrożenia można uzyskać tańsze rozwiązanie o niskim poborze prądu. Ścisła integracja z analogową pętlą zwrotną pozwala przesunąć ciężar przygotowań obrazu do analizy na szybką część sprzętowa.

6. Literatura

- [1] E.R. Davis, „Machine Vision, Theory, Algorithms, Practicalities”, Elsevier, 2005
- [2] P.Kmieciński, P. Wiśniewski, B. Olech, „Integracja toru wizyjnego w systemach mechatronicznych z użyciem fpga”, RUC, Szczecin, 2007
- [3] C. C., Wells, E. Duncan, D. Renshaw, “An FPGA based prototyping platform for imager-on-chip applications, Field-Programmable Technology”, 2004. Proceedings. 2004 IEEE International Conference on, 6-8 Dec. 2004, pp: 307 – 310.
- [4] T. H. Drayer, J. G. Tront, R. W. Conners, P. A. Araman, “A development system for creating real-time machine vision hardware using field programmable gate arrays”, System Sciences, 1999. HICSS-32. Proceedings of the 32nd Annual Hawaii International Conference on, Volume Track3, Date: 1999, pp: 5.
- [5] T. H. Drayer, W. E.IV King, J. G. Tront, R. W. Conners, P. A. Araman, “Using multiple FPGA architectures for real-time processing of low-level machine vision functions”, Industrial Electronics, Control, and Instrumentation, 1995., Proceedings of the 1995 IEEE IECON 21st International Conference on, Volume 2, Date: 6-10 Nov 1995, pp: 1284 – 1289.
- [6] K.Jack, “Video Demystified”, Elsevier Inc. , 2005.
- [7] C.K. Chow, T. Kaneko “Automatic Boundary Detection of the Left Ventricle from Cineangiograms”, Comp. Biomed. Res.(5), 1972
- [8] Pixelplus co., PO3030K Datasheet Rev 1.6, 12 May 2006.
- [9] TSL250 Texas Instruments datasheet, Light-to-Voltage Optical Sensors (Rev. C), 01 Nov 1995,
- [10] PicoBlaze 8-Bit Embedded Microcontroller for Spartan-3, Virtex-II, and Virtex-II Pro FPGAs, UG129(v.1.1.1) November 21, 2005

Artykuł recenzowany

INFORMACJE

Studia Podyplomowe

Wydział Elektryczny Politechniki Śląskiej w Gliwicach, Instytut Metrologii, Elektroniki i Automatyki ogłasza nabór na Dwusemestralne Zaoczne Studia Podyplomowe

Sieci Komputerowe i Systemy Telekomunikacyjne (SKST)

Cel Studiów

Celem studiów jest przekazanie wiedzy teoretycznej i umiejętności praktycznych w zakresie: budowy bezpiecznych i wydajnych sieci komputerowych, konfiguracji i eksploatacji sieci komputerowych ze szczególnym uwzględnieniem sieci korporacyjnych, diagnostyki i pomiarów w sieciach komputerowych.

Zajęcia prowadzone są na Wydziale Elektrycznym Politechniki Śląskiej w Gliwicach, w systemie zaocznym w każdą sobotę lub co drugi weekend (opcja do wyboru), przez dwa semestry. Zajęcia prowadzone są przez nauczycieli akademickich ze stopniem co najmniej doktora oraz przez zaproszonych Gości o uznanym dorobku i autorytecie. Studia obejmują 200 godzin dydaktycznych. Rozpoczęcie Studiów nastąpi po skompletowaniu odpowiedniej liczby kandydatów na dany rodzaj studiów.

Organizator studiów:

Instytut Metrologii, Elektroniki i Automatyki Politechniki Śląskiej, 44-100 Gliwice, ul. Akademicka 10, tel. 032 237 12 41, fax: 032 237 20 34, e-mail: re2@polsl.pl lub agnieszka.skorkowska@polsl.pl, http://imeia.elekt.polsl.pl

Kierownik studiów:

Dr hab. inż. Lesław TOPÓR-KAMIŃSKI, prof. Pol. Śl.

Profil uczestnika studiów

Studia przeznaczone są dla pracowników o różnych specjalnościach z wyższym wykształceniem o kierunku elektrycznym, elektronicznym, telekomunikacyjnym lub pokrewnym, zajmujących się bądź potencjalnie zainteresowanych administracją i eksploatacją komputerowych sieci telekomunikacyjnych.