

Bernard WYRWOŁ

POLITECHNIKA ŚLĄSKA, INSTYTUT ELEKTRONIKI

Sprzętowa realizacja procesu dekompozycji lingwistycznej bazy wiedzy systemu wnioskowania przybliżonego

Dr inż. Bernard WYRWOŁ

Ukończył studia na Wydziale Automatyki, Elektroniki i Informatyki Politechniki Śląskiej. Pracę doktorską obronił w 2004 roku. Jest adiunktem w Instytucie Elektroniki Politechniki Śląskiej. Jego zainteresowania naukowe obejmują zagadnienia związane z zastosowaniem i sprzętową realizacją systemów wnioskowania przybliżonego, układami logiki programowalnej, językami opisu sprzętu oraz systemami wieloprocessorowymi.



e-mail: Bernard.Wyrwol@polsl.pl

Streszczenie

Metoda dekompozycji relacji rozmytych M. M. Gupty pozwala ograniczyć nakłady sprzętowe niezbędne w realizacji układowej systemów relacyjnych, jednak charakteryzuje się wysokim nakładem obliczeniowym. Tę niekorzystną własność można wyeliminować poprzez rozszerzenie metody podstawowej na płaszczyznę lingwistyczną. Podejście to pozwala wykorzystywać uzyskane wyniki w realizacji zarówno systemów regulowych, relacyjnych, jak i mieszanych. W pracy przedstawiono sprzętowy moduł realizujący proces dekompozycji lingwistycznej bazy wiedzy zaimplementowany w systemie wnioskowania przybliżonego FPGA-FIS.

Słowa kluczowe: funkcja przynależności, reguła rozmyta, relacja rozmyta, baza wiedzy, wnioskowanie przybliżone, dekompozycja relacyjna, dekompozycja lingwistyczna, układ reprogramowalny FPGA.

Hardware Implementation of the Knowledge Base Linguistic Decomposition of the Fuzzy Inference System

Abstract

The hardware cost of the FATI relational fuzzy inference system can be reduced using M. M. Gupta's decomposition technique. It is based at projection operation defined for fuzzy relation. A lot of time is required to compute a global relation and a large memory to store it. In the paper has been proposed a modified M. M. Gupta's decomposition method expanded on linguistic level. It allows reducing hardware cost of the implementation of the FITA or FITA/FATI fuzzy inference systems. It can be implemented as a hardware unit in an FPGA structure to decrease an initialization time of the FPGA-FIS system.

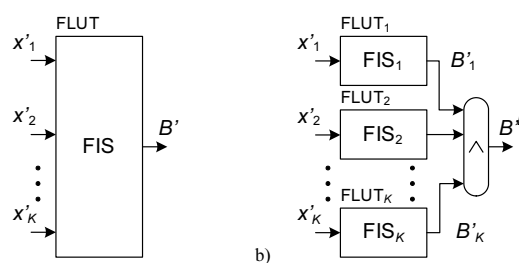
Keywords: membership function, fuzzy rule, fuzzy relation, knowledge base, fuzzy inference, relational decomposition, linguistic decomposition, FPGA.

1. Wprowadzenie

Systemy wnioskowania przybliżonego, ze względu na sposób reprezentacji wiedzy w systemie oraz metodę wyznaczania wyniku, podzielić można na regułowe FITA (ang. *First Inference then Aggregate*) oraz relacyjne FATI (ang. *First Aggregate then Inference*) [1]. W pierwszych wiedza reprezentowana jest przez zbiór reguł rozmytych *Jeżeli-To*, natomiast w drugim reguły te przekształcane są do postaci funkcji, której argumenty zwykle mają charakter nierozmyty, natomiast wartości – rozmyte. Zaletą systemów FITA jest możliwość zmiany parametrów systemu w czasie procesu wnioskowania, a tym samym realizacja systemów adaptacyjnych, wadą natomiast konieczność zastosowania w systemie układów realizujących podstawowe operacje w logice rozmytej, których złożoność zależy od typu funkcji przynależności opisujących zbiory rozmyte oraz przyjętego formatu ich zapisu [2]. Z kolei systemy relacyjne FATI charakteryzują się najmniej-

szym możliwym czasem wyznaczania wyniku wnioskowania danego w postaci rozmytej, wymagają jednak znacznych nakładów związanych z koniecznością implementacji w systemie pamięci o dużej pojemności, w której to przechowywany jest obraz wielowymiarowej relacji rozmytej [3]. Ma ona postać tablicy FLUT (ang. *Fuzzy Lookup Table*), w której wartości mają charakter rozmyty, natomiast indeksy – nierozmyty.

Redukcja nakładów związanych z realizacją układową systemów relacyjnych FATI jest możliwa przy zastosowaniu techniki dekompozycji zaproponowanej przez M. M. Guptę, B. Kiszkę oraz G. M. Trojana [4]. Opiera się ona na przekształceniu globalnej relacji rozmytej \mathcal{R} opisującej zachowanie systemu podstawowego MISO (ang. *Multiple Input Single Output*) o K wejściach do postaci subrelacji $\mathcal{R}_K, \dots, \mathcal{R}_2, \mathcal{R}_1$ przy wykorzystaniu operacji projekcji [1, 4, 5, 6]. W ten sposób struktura logiczna systemu wnioskującego FIS (ang. *Fuzzy Inference System*) przedstawiona może być jako K podsystemów SISO (ang. *Single Input Single Output*), w których to obrazy subrelacji są przechowywane w pamięciach FLUT, oraz dodatkowego komponentu realizującego operację iloczynu na argumentach, wynikach cząstkowych wnioskowania B'_K, \dots, B'_1 , o charakterze rozmytym (rys. 1).



Rys. 1. Logiczna architektura systemu wnioskującego (a) klasyczna, (b) hierarchiczna

Fig. 1. Logical architecture of the classical (a) and hierarchical (b) fuzzy inference systems

Porównując obydwie struktury można pokazać, że sumaryczna pojemność pamięci (główny składnik decydujący o kosztach) zastosowanej w systemie o strukturze hierarchicznej jest znacznie mniejsza. Koszt realizacji systemu relacyjnego o strukturze hierarchicznej nie jest w tym przypadku wykładniczą funkcją liczby wejść K i jest wielokrotnie mniejszy niż realizacja klasyczna [3, 7].

2. Dekompozycja lingwistyczna bazy wiedzy

Relacja rozmyta \mathcal{R} , opisująca zachowanie się systemu wnioskującego FATI, tworzona jest na podstawie zawartości bazy wiedzy systemu FITA $KB[Y, X_K, \dots, X_1]$, gdzie Y, X_K, \dots, X_1 są odpowiednio wyjściową i wejściowymi zmiennymi lingwistycznymi. W oparciu o nią z kolei tworzone są subrelacje $\mathcal{R}_K \dots \mathcal{R}_1$ według techniki zaproponowanej przez M. M. Guptę [4]. Kolejność tych działań przedstawia lewa część diagramu pokazanego na rys. 2.

Prezentowana metoda wymaga znacznych nakładów zarówno czasowych, niezbędnych do obliczenia globalnej relacji rozmytej \mathcal{R} , jak również sprzętowych (pojemność pamięci FLUT), wymaganych do przechowywania jej obrazu. Wad tych pozbawiona jest zaproponowana metoda, w której to procesowi dekompozycji poddawana jest baza wiedzy systemu $KB[Y, X_K, \dots, X_1]$. Poprzez analogię do operacji projekcji relacji rozmytej zdefiniować można

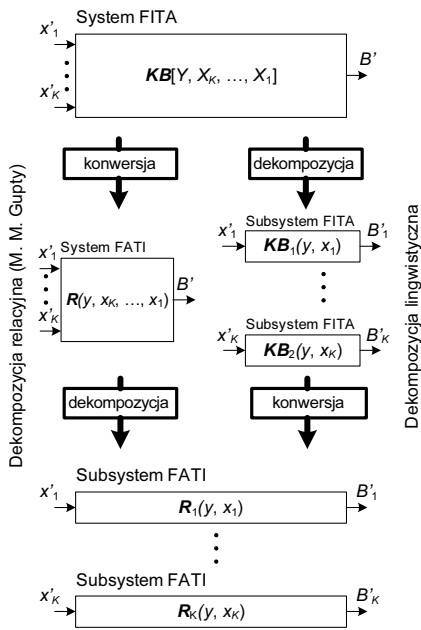
operację projekcji dla bazy wiedzy systemu, którą wyrazić można jako

$$\bigvee_{i=1, \dots, K} \mathbf{KB}_i[Y, X_i] = \text{Proj}_{X_K, \dots, X_{i+1}, X_{i-1}, \dots, X_1} \mathbf{KB}[Y, X_K, \dots, X_1]. \quad (1)$$

Operacja ta tworzy bazy wiedzy podsystemów $\mathbf{KB}_i[Y, X_i]$ ($i=1, \dots, K$), w których to eliminuje się wszystkie zmienne lingwistyczne wejściowe z bazy wiedzy $\mathbf{KB}[Y, X_K, \dots, X_1]$ za wyjątkiem X_i . W wyniku projekcji lingwistycznej nie ulegają zmianie poprzedniki reguł, natomiast wartości lingwistyczne (opisane zbiorami rozmytymi B_{ij}^D) następników reguł nowo tworzonej bazy wiedzy otrzymuje się poprzez kombinację następników (opisanych zbiorami rozmytymi $B_{j_k \dots j_1}$) pierwotnej bazy wiedzy zgodnie z zależnością

$$\bigvee_{\substack{i=1, \dots, K \\ j_1=1, \dots, N_1 \\ \vdots \\ j_k=1, \dots, N_k}} B_{ij_i}^D = \bigvee_{j_k=1}^{N_k} \dots \bigvee_{j_{i+1}=1}^{N_{i+1}} \bigvee_{j_{i-1}=1}^{N_{i-1}} \dots \bigvee_{j_1=1}^{N_1} B_{j_k \dots j_1}, \quad (2)$$

gdzie N_K, \dots, N_1 określają liczbę wartości lingwistycznych jakie może przyjmować każda zmienna lingwistyczna wejściowa X_K, \dots, X_1 , natomiast \bigvee oznacza operator uogólnionej sumy typu MAX [1, 5, 6].



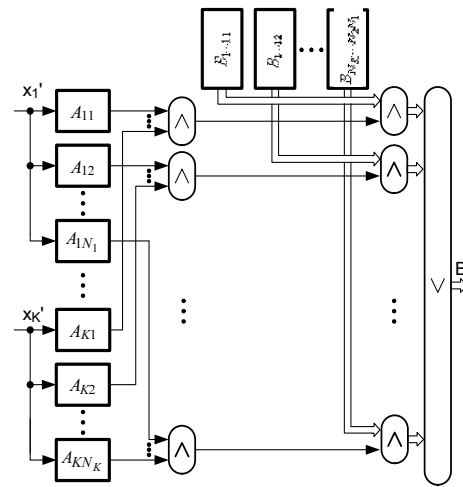
Rys. 2. Diagram przedstawiający sposób tworzenia subrelacji bazujących na relacyjnej i lingwistycznej technice dekompozycji
 Fig. 2. Flow diagram of creating subrelations based on relational and linguistic decomposition technique

Zaproponowana metodologia tworzenia baz wiedzy podsystemów w strukturze hierarchicznej (rys. 1), a w dalszym etapie na ich podstawie także subrelacji, jak to pokazuje prawa część diagramu przedstawionego na rys. 2, ma dwie podstawowe zalety:

1. Nie jest wymagane obliczanie globalnej relacji rozmytej \mathcal{R} , co jest procesem czasochłonnym, a także wymaga znacznej pojemności pamięci do przechowywania jej obrazu (po wyznaczeniu subrelacji staje się ona zbędna);
2. Wyniki uzyskane po przeprowadzeniu dekompozycji lingwistycznej (subsystemy FITA) mogą posłużyć do realizacji regułowego lub regułowo-relacyjnego systemu wnioskującego o strukturze hierarchicznej.

3. Analiza kosztów realizacji systemu regułowego o strukturze hierarchicznej

Struktura logiczna klasycznego regułowego systemu wnioskowania przybliżonego MISO o K wejściach pokazana została na rys. 3 [8]. Komponenty A_{ij_i} oraz $B_{j_k \dots j_1}$ są pamięciami przechowującymi obrazy funkcji przynależności odpowiednio poprzedników oraz następników reguł zawartych w bazie wiedzy $\mathbf{KB}[Y, X_K, \dots, X_1]$ zapisanych w formacie tablicowym pełnym [2], pozostałe elementy realizują operacje iloczynu (\wedge) oraz sumy (\vee). W przypadku realizacji hierarchicznego systemu regułowego zamiast pamięci FLUT_i (rys. 1b) występuje system regułowy SISO o strukturze logicznej jak na rys. 3, przy czym $K=1$.



Rys. 3. Logiczna architektura regułowego systemu wnioskującego MISO
 Fig. 3. Logical architecture of the MISO rule inference system

Złożoność układową systemu wnioskującego, a tym samym koszty jego realizacji, można oszacować na podstawie zależności [7]:

$$H \approx H_{P_{mem}} + H_{L_{conn}} + H_{L_{comp}}, \quad (3)$$

gdzie poszczególne składniki sumy określają odpowiednio całkowity koszt zastosowanych modułów pamięci, połączeń oraz liczby elementów realizujących operacje w logice rozmytej. W celu określenia przydatności proponowanej techniki w realizacji systemów regułowych zdefiniowany został współczynnik redukcji nakładu sprzętowego

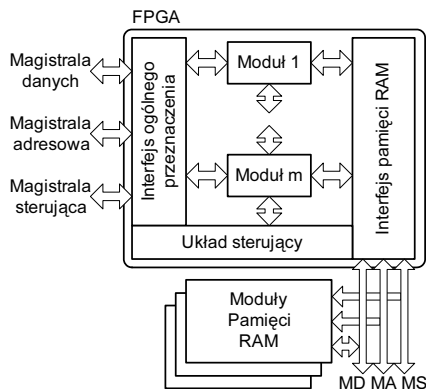
$$v_H[\%] = \frac{H - H^D}{H} \cdot 100, \quad (4)$$

podający, o ile zmniejszone zostaną koszty w porównaniu z realizacją klasyczną (rys. 3). Dla praktycznie realizowanych systemów wartość tego współczynnika waha się w granicach 33%...95% w zależności od liczby wejść K oraz liczby wartości lingwistycznych N .

4. System FPGA-FIS

W ramach prowadzonych prac opracowany został sprzętowy system wnioskowania przybliżonego, zaimplementowany w układzie reprogramowalnym FPGA rodziny Spartan II typu XC2S200 w obudowie PQFP208 [9], posiadający uniwersalną strukturę modułową. W zależności od potrzeb może on realizować dowolny algorytm wnioskujący, pracować jako system regułowy, relacyjny lub regułowo-relacyjny [10, 11]. Ogólny schemat

blokowy układ pokazany jest na rys. 4. Składa się on z dwóch interfejsów, każdy złożony z trzech magistral: danych (MD), adresowej (MA) i sterującej (MS), różniących się szerokością i przeznaczeniem. Jeden pozwala dołączyć moduły pamięci RAM, niezbędne w realizacji systemu relacyjnego oraz służące do przechowywania parametrów systemu regulowego, drugi natomiast pozwala na dołączenie układu umożliwiającego konfigurację systemu wnioskującego oraz sterowanie jego pracą.



Rys. 4. Ogólny schemat blokowy sprzętowego systemu wnioskowania przybliżonego

Fig. 4. General architecture of the hardware fuzzy inference system

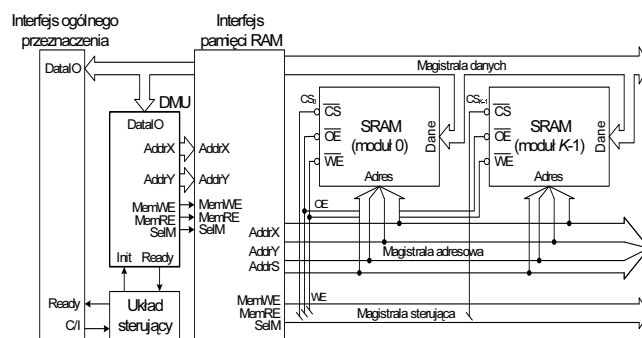
W strukturze wewnętrznej układu FPGA zawarte zostały komponenty składowe systemu wnioskującego (moduły), z których każdy może mieć dostęp do obydwu interfejsów, jak również do wewnętrznych magistral pozwalających wymieniać dane oraz sterować ich pracą. W danej chwili tylko jeden z nich zawsze posiada najwyższy priorytet i pełni rolę układu sterującego pozostałymi. Pozwala to wyeliminować konflikty jakie mogłyby się pojawić na magistralach zewnętrznych i wewnętrznych.

Dla układu FPGA utworzona została biblioteka modułów opisanych w języku Verilog [12], z których w prosty sposób można skonfigurować pożądany system wnioskowania przybliżonego FPGA-FIS: regulowy FITA, relacyjny FATI oraz mieszany regulowo-relacyjny. W jej skład wchodzi m. in. moduł DMU (ang. *Decomposition Management Unit*) odpowiedzialny za przeprowadzenie dekompozycji lingwistycznej podczas procesu inicjalizacji systemu wnioskującego. Realizuje on dwa podstawowe zadania: tworzy bazy reguł podsystemów wnioskujących oraz oblicza następniki reguł w oparciu o informacje zawarte w pierwotnej bazie wiedzy systemu wnioskującego. Wszystkie dane niezbędne do wykonania tych operacji jak i wyniki przechowywane są w pamięciach SRAM. Ogólny schemat systemu wnioskującego podczas etapu realizacji dekompozycji lingwistycznej przedstawia rys. 5. Zaznaczono na nim wyłącznie moduły biorące udział w tym procesie.

5. Podsumowanie

W pracy przedstawiono metodę dekompozycji lingwistycznej bazy wiedzy systemu wnioskującego, która pozwala obniżyć koszt realizacji systemu regulowego FITA. Zastosowana w realizacji systemów relacyjnych FATI pozwala ponadto wyeliminować proces tworzenia globalnej relacji rozmytej, który jest czasochłonny i wymaga znacznych zasobów pamięciowych do przechowywania wyników pośrednich. Opracowana metoda została wykorzystana w praktycznie zrealizowanym i przetestowanym sprzętowym regulowo-relacyjnym systemie wnioskującym FPGA-FIS w postaci

modułu DMU wspomagającego proces inicjalizacji systemu. Dla częstotliwości sygnału zegarowego 24MHz, dla $N=15$ i $K=2$, czas realizacji etapu dekompozycji lingwistycznej dla pojedynczego podsystemu FIS wynosi maksymalnie 3,4ms. Dla porównania czas tworzenia subrelacji, w przypadku realizacji systemu relacyjnego o strukturze hierarchicznej, wynosi ok. 85ms, przy czym czasy te istotne są wyłącznie podczas inicjalizacji systemu i nie mają wpływu na czas wyznaczania wyniku wnioskowania, który jest stały i wynosi ok. 21μs.



Rys. 5. Struktura układowa systemu wnioskującego w trybie konfiguracji – etap dekompozycji lingwistycznej

Fig. 5. Hardware architecture of the inference system in the configuration mode – linguistic decomposition step

6. Literatura

- [1] E. Czogała, W. Pedrycz, „Elementy i metody teorii zbiorów rozmytych”, skrypt uczelniany nr 1160, Gliwice 1983
- [2] B. Wyrwoł, „Moduł konwersji formatu zapisu funkcji przynależności w sprzętowym systemie wnioskowania przybliżonego”, V KKE, Darłówko Wschodnie, 2006
- [3] M. J. Patyra, J. L. Gartner, K. Koster, „Digital Fuzzy Logic Controller: Design and Implementation”, IEEE Transactions on Fuzzy Systems, 1996
- [4] M. M. Gupta, J. B. Kiszka, G. M. Trojan, “Multivariable Structure of Fuzzy Control Systems”, IEEE Transactions on Systems, Man, and Cybernetics, vol. 16, no. 5, 1986
- [5] D. Driankov, H. Hellendoorn, M. Reinfrank, „Wprowadzenie do sterowania rozmytego”, WNT, Warszawa, 1996
- [6] R. R. Yager, D. P. Filev, „Podstawy modelowania i sterowania rozmytego”, WNT, Warszawa, 1995
- [7] B. Wyrwoł, „Sprzętowa realizacja systemu wnioskowania przybliżonego z wykorzystaniem układów logiki programowalnej”, Rozprawa doktorska, Gliwice, 2004
- [8] E. Hryniewicz, B. Wyrwoł, “Hardware Implementation of the FITA Fuzzy Logic Inference Systems”, DDECS Workshop, Smolenice, 2000
- [9] „DS-001 Spartan II – 2,5V FPGA Family”, Technical Documentation, Xilinx
- [10] B. Wyrwoł, „Modułowy system wnioskowania przybliżonego – kompaktowy moduł wyostrzenia”, RUC, Szczecin, 2004
- [11] B. Wyrwoł, „Regulowo-relacyjny system wnioskowania przybliżonego”, IV KKE, Darłówko Wschodnie, 2005
- [12] „FPGA Compiler II/FPGA Express Verilog HDL Reference Manual”, Synopsys, 1999