

Krzysztof SOZAŃSKI

UNIWERSYTET ZIELONOGÓRSKI
INSTYTUT INŻYNIERII ELEKTRYCZNEJ

Realizacja klasycznych i zmodyfikowanych cyfrowych filtrów falowych za pomocą procesorów sygnałowych

Dr inż. Krzysztof Sozański

Pracownik dydaktyczny Instytutu Inżynierii Elektrycznej Uniwersytetu Zielonogórskiego. Studia wyższe o specjalności automatyka i metrologia ukończył w 1981 roku na Wydziale Elektrycznym WSInż. w Zielonej Górze, gdzie pracował do roku 1989. Następnie do roku 2000 pracował w Instytucie Techniki Wyższej Szkoły Pedagogicznej w Zielonej Górze, gdzie zajmował się metodami cyfrowego przetwarzania sygnałów i ich realizacją za pomocą procesorów sygnałowych. Stopień doktora nauk technicznych o specjalności telekomunikacja uzyskał w 1999 roku na Wydziale Elektrycznym Politechniki Poznańskiej. Obecnie zajmuje się tematyką cyfrowego przetwarzania sygnałów i sterowania w układach energoelektronicznych z zastosowaniem procesorów sygnałowych. Autor wielu publikacji krajowych i zagranicznych.

**Streszczenie**

W artykule przedstawione zostały klasyczne i zmodyfikowane mostkowe cyfrowe filtry falowe (WDF). Zmodyfikowane WDF szczególnie się dobrze nadają do implementacji za pomocą współczesnych procesorów sygnałowych ze względu na krótkie ścieżki krytyczne i wyrównanie ilości mnożeń i dodawań. W artykule pokazano przykładową implementację filtru za pomocą procesora sygnałowego ADSP-21061.

Abstract

This paper describes classical and modified lattice wave digital filters (WDF). The modified WDF are very efficient using digital signal processors. Modified wave digital filters are very efficient for implementation by modern floating point signal processors. Especially for applications where big dynamic range of the signal is important. In the paper implementation of modified WDF realized by SHARC digital signal processor (ADSP-21061 from Analog Devices).

1. Wstęp

Do analizy i podziału sygnałów cyfrowych na podpasma są stosowane filtry cyfrowe. Filtry elektroniczne wyróżniają się ostrymi wymaganiami co do precyzji wykonania elementów. W przypadku filtrów cyfrowych wpływ na charakterystykę mają: dokładność wykonywania obliczeń i dokładność współczynników filtru. Poszukiwane są więc filtry, które przy niewygórowanych wymaganiach co do dokładności obliczeń zapewniają dostatecznie dobre właściwości filtracyjne. Jedną

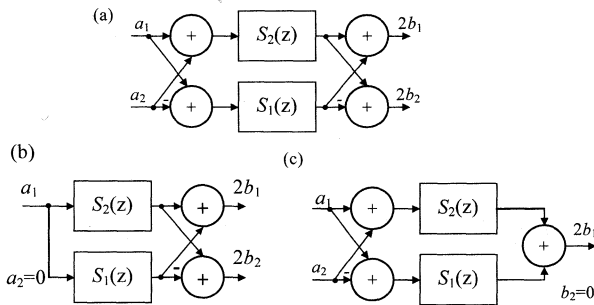
z częściej stosowanych metod projektowania filtrów cyfrowych o nieskończonej odpowiedzi impulsowej (IIR) jest aproksymacja charakterystyk filtrów czasu ciągłego (analogowych), opisana np. w [7].

Dalszym rozszerzeniem powyższych metod aproksymacji jest przeniesienie do filtru cyfrowego nie tylko transmitancji filtru analogowego ale również jego własności strukturalnych. W latach sześćdziesiątych Fettweis i Orchard wykazali, że klasyczne filtry bezstratne np. filtry LC z obustronnym obciążeniem rezystancyjnym są optymalne pod względem wrażliwości w paśmie przepustowym. Dzięki temu zaczęto opracowywać nowe koncepcje układów filtracyjnych, w tym filtry cyfrowe tak, aby symulować filtry klasyczne i to nie tylko pod względem właściwości zewnętrznych ale także struktury. Do klasy takich filtrów należą rozpatrywane cyfrowe filtry falowe, w skrócie WDF (od nazwy ang. *wave digital filters*), zaproponowane przez Fettweisa w 1971 roku [2]. Filtry falowe ze względu na swoje zalety takie jak: prostota realizacji, niska wrażliwość na zaokrąglenia i małe szумы są chętnie stosowane w aplikacjach stałoprzecinkowych, przykładem mogą być prace grupy Wanhammara [8]. Cechy te również istotne są w aplikacjach zmiennoprzecinkowych, gdzie można łatwiej uzyskać duży odstęp sygnału od szumów. Spośród całej rodziny cyfrowych filtrów falowych w artykule zostaną omówione cyfrowe falowe filtry mostkowe [1, 2, 4, 5].

2. Klasyczne mostkowe cyfrowe filtry falowe

Schemat blokowy cyfrowego mostkowego filtru falowego przedstawiono na rysunku 1a, filtr składa z dwóch bloków wszechprzepustowych $S_1(z)$ i $S_2(z)$. Na bazie cyfrowego mostkowego filtru falowego (rys. 1a) można zrealizować bank filtrów analizy (rys. 1b) i bank filtrów syntezy (rys. 1c). Podstawowym elementem realizacyjnym falowych filtrów mostkowych są filtry wszechprzepustowe wykonane za pomocą dwubramowych adaptorów. Filtry te, w przeciwieństwie do typowych filtrów IIR, już w procesie projektowania są podzielone na sekcje wszechprzepustowe pierwszego i drugiego rzędu.

Autor w pracy [6] przeanalizował do tego celu adaptory dwubramowe: z minimalną liczbą mnożeń przedstawione w pracach Fettweisa [2, 4]. W czasie intensywnego rozwoju cyfrowych filtrów falowych (lata siedemdziesiąte i osiemdziesiąte) ich implementacje były wykonywane dla układów z minimalną liczbą mnożeń. Obecnie ze względu na rozwój cyfrowych układów przetwarzania, optymalne jest stosowanie wyrównanej ilości mnożeń i dodawań.



Rys. 1. Schematy blokowe cyfrowych falowych filtrów mostkowych: (a) filtr mostkowy, (b) bank filtrów analizy, (c) bank filtrów syntezy

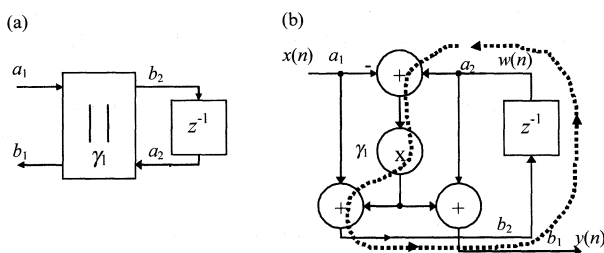
Na rysunku 2a przedstawiono schemat blokowy filtra wszechprzepustowego pierwszego rzędu [4, 5] oraz schemat realizacyjny typowego symetrycznego adaptora dwubramowego z minimalną liczbą mnożeń (rys. 2b). Sygnały odbite b_1 i b_2 takiego adaptora można wyznaczyć z następującej zależności

$$\begin{cases} b_1 = -\gamma_1 a_1 + (1 + \gamma_1) a_2 \\ b_2 = (1 - \gamma_1) a_1 + \gamma_1 a_2 \end{cases} \quad (1)$$

Transmitancję filtra wszechprzepustowego pierwszego rzędu (rys. 2b) można przedstawić za pomocą zależności

$$H(z) = \frac{-\gamma_1 + z^{-1}}{1 - \gamma_1 z^{-1}} \quad (2)$$

O ilości cykli maszynowych procesora, koniecznych do realizacji danego algorytmu filtracji, decyduje tzw. ścieżka krytyczna określająca minimalną ilość operacji koniecznych do jego wykonania, operacje te nie mogą być wykonywane równoległe i muszą być wykonane sekwencyjnie. Na rysunku 2b pokazano schemat blokowy filtra wszechprzepustowego pierwszego rzędu z zaznaczoną ścieżką krytyczną. Do realizacji tego filtra konieczne jest więc co najmniej tyle cykli maszynowych, aby wykonać trzy operacje arytmetyczne i trzy operacje przesłania. Optymalny algorytm realizacji takiego filtra nie powinien być dłuższy niż do wyniku z realizacji operacji zawartych w ścieżce krytycznej. Jest to niezależne od typu procesora, należy więc dążyć do tego, aby algorytmy posiadały jak najkrótszą ścieżkę krytyczną. Rozwiązaniem, które może częściowo złagodzić ten problem dla procesorów z instrukcjami równoległymi jest realizacja dwóch filtrów jednocześnie, jednak wówczas bardzo się komplikuje proces programowania.



Rys. 2. Schemat blokowe: (a) filtra wszechprzepustowego pierwszego rzędu, (b) schemat realizacji symetrycznego adaptora dwubramowego

3. Zmodyfikowane cyfrowe filtry falowe

Omówione powyżej realizacje klasycznych filtrów falowych wykazały, że nie są one optymalne dla współczesnych procesorów sygnałowych, ze względu na brak wyrównania

ilości mnożeń i dodawań oraz długą ścieżkę krytyczną. Analizując adaptor dwubramowy z rysunku 2b, można dodając wejściu sygnału a_1 i na wyjściu b_1 dwie pary wzajemnie kompensujących się dodatkowych układów mnożących, doprowadzić do zależności, w której dwa współczynniki mnożenia w adaptorze są równe jeden. Idea ta została wykorzystana w opracowanych przez Fetweisa i przedstawionych w pracy [3] zmodyfikowanych filtrach falowych, których struktury wewnętrzne są lepiej przystosowane do możliwości współczesnych procesorów sygnałowych (szczególnie zmienoprzecinkowych). W pracy [6] zastosowano tę ideę do realizacji mostkowych filtrów falowych za pomocą procesorów sygnałowych TMS320C40 i ADSP-21060.

Schemat blokowy tak zmodyfikowanego wszechprzepustowego filtra falowego przedstawiono na rysunku 3a. Sygnały jednej bramy adaptora zostały skorygowane o współczynniki k_{w1} i k_{d1} w celu eliminacji dwóch mnożeń w adaptorze.

Sygnał padający i odbity tak zmodyfikowanego adaptora można opisać następującymi równaniami

$$a_1 = k_{w1} a_1', \quad b_1 = k_{w1} b_1' \quad (3)$$

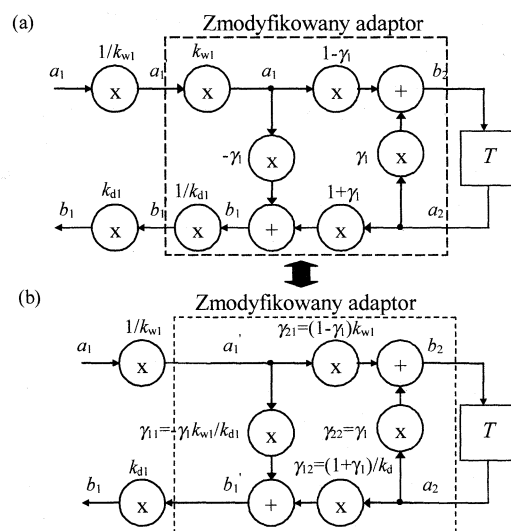
Korzystając z układu równań (1 i 3) dla zmodyfikowanego adaptora (rys. 3) można zapisać następujące równania opisujące sygnały

$$\text{odbite} \begin{cases} b_1' = \gamma_{11} a_1' + \gamma_{12} a_2' \\ b_2' = \gamma_{21} a_1' + \gamma_{22} a_2' \end{cases} \quad (4)$$

gdzie: γ_{lm} - współczynnik sprzężenia,
 l - numer wyjścia,
 m - numer wejścia.

Współczynniki γ określone są przez równania

$$\begin{cases} \gamma_{11} = -\gamma_1 \frac{k_{w1}}{k_{d1}} \\ \gamma_{12} = (1 + \gamma_1) / k_{d1} \\ \gamma_{21} = (1 - \gamma_1) k_{w1} \\ \gamma_{22} = \gamma_1 \end{cases} \quad (5)$$



Rys. 3. Schematy zmodyfikowanego filtra wszechprzepustowego pierwszego rzędu: (a) pierwotny, (b) po uproszczeniu

Dla tak opisanego adaptora można tak dobrać wartości współczynników k_{w1} i k_{d1} , aby dwa współczynniki γ miały wartość równą jeden. To wówczas schematy blokowe adaptorów upraszczają się do postaci jak na rysunku 4. Umieszczone na rysunku układy mnożące na wejściu i wyjściu filtru mogą być uwzględnione w procesie generacji i odbioru sygnału. W takim przypadku filtr wszechprzepustowy można zrealizować za pomocą dwóch mnożeń i dodawań. Spełnienie tego warunku następuje dla trzech przypadków, dla których równania określające przedstawiono w tabelicy 1.

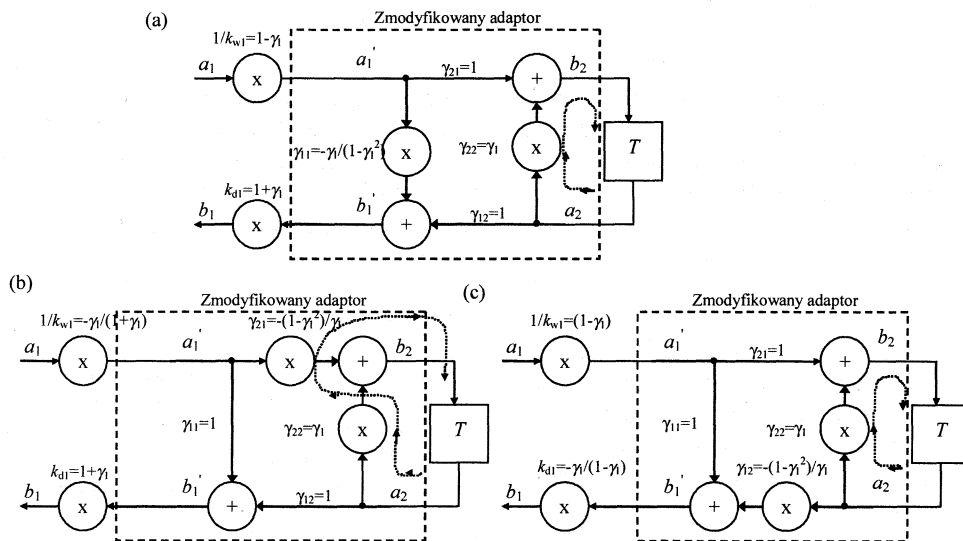
Schematy blokowe dla tych trzech możliwych układów zmodyfikowanego adaptora przedstawiono na rysunku 4. Dla układów z rysunku 4a ścieżka krytyczna zawiera dwa działania arytmetyczne i dwie operacje przesłania. Autor wykonał implementację filtru ze zmodyfikowanym adaptorem (z rys. 4a) dla procesorów TMS320C40 i ADSP-21061 [4].

Implementację zmodyfikowanego filtru falowego z wyeliminowanymi dwoma operacjami mnożenia za pomocą procesora ADSP-21061 przedstawiono na rys. 5. Do wyznaczenia odpowiedzi filtru konieczne są cztery instrukcje równoległe wykonywane przez sześć cykli maszynowych (lub cztery jeśli kody rozkazów są pobierane z pamięci CACHE), jest to o jeden cykl mniej niż dla najlepszej przedstawionej w

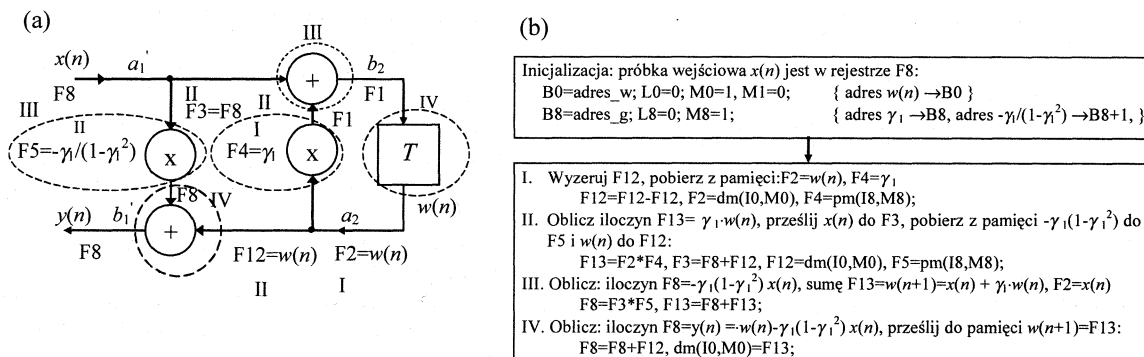
pracy [6] realizacji dla klasycznych filtrów falowych. W porównaniu z rozwiązaniami klasycznymi (rys. 1a) układ jest oszczędny, wymaga bowiem dwóch mnożeń i dwóch dodawań na jeden stopień oraz jednego mnożenia dla całej gałęzi.

Tablica 1. Równania określające współczynniki zmodyfikowanych adaptorów pierwszego rzędu

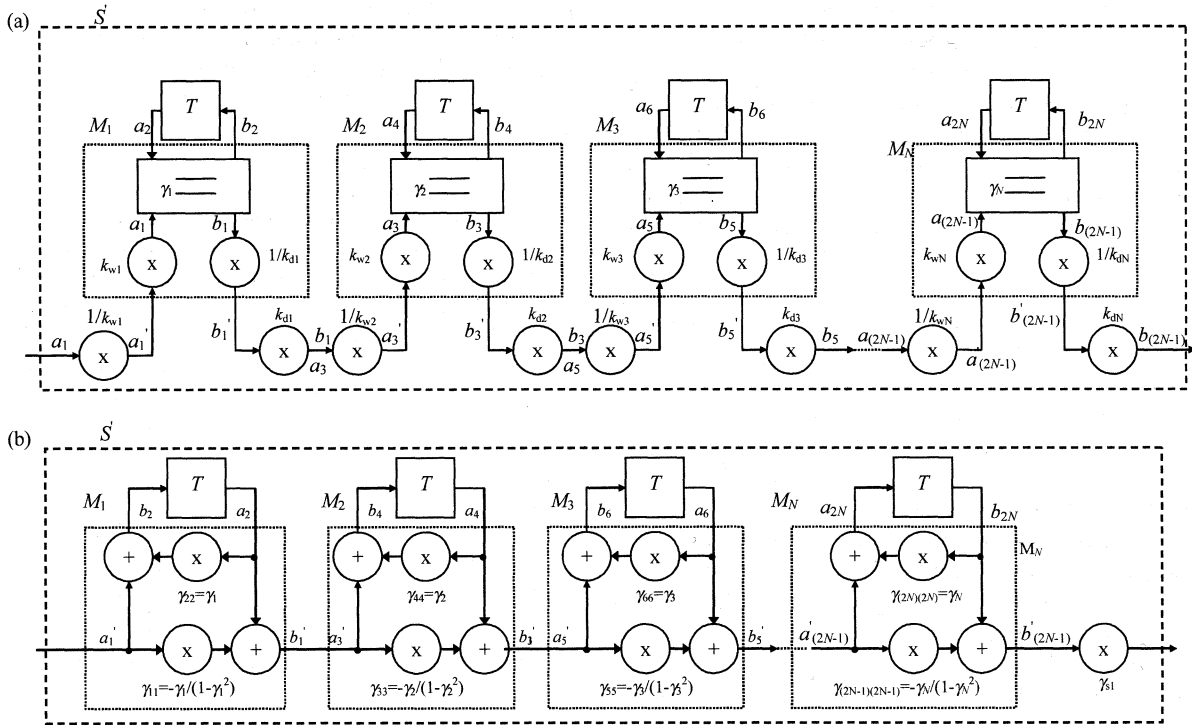
Przypadek 1 dla: $\gamma_{12}=1, \gamma_{21}=1$	Przypadek 2 dla: $\gamma_{11}=1, \gamma_{22}=1$	Przypadek 3 dla: $\gamma_{11}=1, \gamma_{21}=1$
$\begin{cases} k_{w1} = 1/(1-\gamma_1) \\ k_{d1} = 1+\gamma_1 \end{cases}$	$\begin{cases} k_{w1} = -(1+\gamma_1)/\gamma_1 \\ k_{d1} = 1+\gamma_1 \end{cases}$	$\begin{cases} k_{w1} = 1/(1-\gamma_1) \\ k_{d1} = -\gamma_1/(1-\gamma_1) \end{cases}$
$\begin{cases} \gamma_{11} = -\gamma_1/(1-\gamma_1^2) \\ \gamma_{12} = 1 \\ \gamma_{21} = 1 \\ \gamma_{22} = \gamma_1 \end{cases}$	$\begin{cases} \gamma_{11} = 1 \\ \gamma_{12} = 1 \\ \gamma_{21} = -(1-\gamma_1^2)/\gamma_1 \\ \gamma_{22} = \gamma_1 \end{cases}$	$\begin{cases} \gamma_{11} = 1 \\ \gamma_{12} = -(1-\gamma_1^2)/\gamma_1 \\ \gamma_{21} = 1 \\ \gamma_{22} = \gamma_1 \end{cases}$



Rys. 4. Schemat zmodyfikowanych filtrów falowych z wyeliminowanymi dwoma operacjami mnożeniami: (a) przypadek 1, (b) przypadek 2, (c) przypadek 3



Rys. 5. Implementacja zmodyfikowanego falowego filtru wszechprzepustowego z wyeliminowanymi dwoma operacjami mnożeniami za pomocą procesorów ADSP-21061: (a) schemat blokowy, (b) uproszczony program realizacyjny

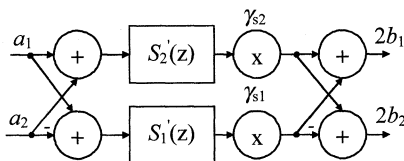


Rys. 6. Schemat blokowy gałęzi N -rzędu cyfrowego mostkowego filtra falowego zrealizowanej za pomocą zmodyfikowanych filtrów wszechprzepustowych

Dodatkowe układy mnożące, zmodyfikowanych filtrów falowych o współczynnikach takich jak $1/k_{wi}$ i k_{di} można przesunąć do jednego układu mnożącego, którego współczynnik γ_s jest wypadkowym wszystkich współczynników N gałęzi, określonym przez równanie

$$\gamma_s = \prod_{i=1}^N \frac{k_{di}}{k_{wi}} \quad (6)$$

Schemat blokowy gałęzi N -rzędu cyfrowego mostkowego filtra falowego zrealizowanej za pomocą zmodyfikowanych filtrów wszechprzepustowych pokazano na rysunku 6. Natomiast schemat blokowy falowego filtra mostkowego wykonanego za pomocą zmodyfikowanych filtrów wszechprzepustowych pokazano na rysunku 7.



Rys. 7 Schemat blokowy mostkowego filtra falowego zbudowanego ze zmodyfikowanych filtrów falowych z dodatkowymi układami mnożącymi

4. Wnioski

Zastosowanie cyfrowych filtrów falowych pozwala na polepszenie własności układów cyfrowej filtracji sygnałów bez zwiększenia ich złożoności i kosztów. Jest to szczególnie istotne w przypadku implementacji filtrów za pomocą arytmetyki stałoprzecinkowej w procesorach sygnałowych lub prostych mikrokontrolerach. Zmodyfikowane cyfrowe filtry falowe szczególnie się nadają do implementacji za pomocą

współczesnych procesorów sygnałowych. Przedstawione zmodyfikowane filtry falowe zostały zastosowane w układzie sterowania energetycznymi filtrami aktywnymi opracowanym w Instytucie Inżynierii Elektrycznej (<http://hook.uz.zgora.pl/~ksozansk/apf.htm>).

Literatura

- [1] Dąbrowski A., Fettweis A., Realization of Multirate Wave Digital Filters, in: Young I. T. (ed.), Signal Processing III: theories and applications, Elsevier Science Publ. (North-Holland), Amsterdam 1986, pp 139-142.
- [2] A. Fettweis: Digital Filter Structures Related to Classical Filter Networks. AEU, Band 25, Heft 2, 1971, pp. 79-89.
- [3] A. Fettweis: Modified Wave Digital Filters for Improved Implementation by Commercial Digital Signal Processors. Signal Processing 16, Elsevier Science Publishers B.V. (North-Holland), 1989.
- [4] A. Fettweis: Wave Digital Filters: Theory and Practice. Proceedings of the IEEE, Vol. 74, NO. 2, February 1986, pp. 270-327.
- [5] Gazi L. Explicit Formulas for Lattice Wave Digital Filters, IEEE Transactions on Circuits and Systems, Vol. CAS-31, No 1, January 1985, pp. 68-88.
- [6] K. Sozański: Projektowanie i badanie banków filtrów cyfrowych zrealizowanych za pomocą procesorów sygnałowych. Rozprawa Doktorska, Politechnika Poznańska, Wydział Elektryczny, Poznań 1999.
- [7] G. C. Temes, S. K. Mitra: Teoria i projektowanie filtrów. WNT, Warszawa 1978.
- [8] M. Vesterbacka, K. Palmkvist, L. Wanhammar: Maximally Fast, Bit-Serial Lattice Wave Digital Filters. IEEE Proc. DSP Workshop '96, Loen, Norway, September 2-4, 1996, pp. 207-210.

Artykuł recenzowany.