

Leszek DĘBOWSKI

MIKROMODUŁY μ DLH Z KONTROLERAMI DSP

STRESZCZENIE *Przedstawiono architekturę rodziny mikro-modułów μ DLH przeznaczonych do współpracy z elastycznym system sterowania DLH oraz prostych aplikacji autonomicznych. Omówiono własności wybranych kontrolerów DSP. Przedstawiono rozwiązania mikro-modułów μ DLH-F241, μ DLH-C331, μ DLH-LF2403A oraz podano przykłady zastosowań.*

1. WSTĘP

Elastyczny system sterowania DLH, opracowany w Oddziale Instytutu Elektrotechniki w Gdańsku złożony jest z kart oraz modułów z szybkimi procesorami DSP i układami programowalnymi CPLD/FPGA. Zastosowanie specjalizowanego koprocatora napędowego ADMC200 lub ADMC201 w strukturze autonomicznej karty sterującej DLH-01 oraz karty bazowej DLH-02 umożliwiło realizację zintegrowanego bloku funkcjonalnego obsługującego interfejs elementów mocy (6 linii sterujących związanych z blokiem PWM sterującym łącznikami półprzewodnikowymi, 6 kanałów pomiarowych prądu lub napięcia – przetwarzanie A/C). Koprocесory ADMC200/201 mają również w swojej strukturze wbudowane sprzętowe bloki transformacji wektorowych (prosta i odwrotna transformacja Clarka i Parka), co pozwala na odciążenie procesora głównego w przypadku implementacji złożonych algorytmów sterowania wymagających tych operacji.

mgr inż. Leszek DĘBOWSKI

e-mail: leszek.debowski@iel.gda.pl

Instytut Elektrotechniki, Oddział w Gdańsku

Analiza tendencji występujących w nowoczesnych układach procesorowych przeznaczonych do sterowania przekształtników energoelektronicznych oraz doświadczenia zebrane podczas prac aplikacyjnych i eksperymentów z wykorzystaniem systemu DLH [1] dały podstawę do poszukiwania nowych rozwiązań układowych. Pozwoliłyby one zastępować stosunkowo mało elastyczne parametryczne układy specjalizowane ADMC200/201 nowymi układami procesorowymi w pełni programowalnymi, o odpowiednio dużej mocy obliczeniowej, bez konieczności wprowadzania ciągłych zmian konstrukcyjnych w kartach DLH-01 i DLH-02.

2. KONTROLERY DSP

W zaproponowanym rozwiązaniu skorzystano z nowoczesnych elementów mikroelektronicznych jakimi są kontrolery DSP, które składają się ze standardowego rdzenia wykorzystywanego w szeroko rozpowszechnionych rodzinach procesorów sygnałowych oraz licznych bloków układów peryferyjnych, które dotychczas były charakterystyczne dla mikrokontrolerów:

- bloki PWM, timery/liczniki,
- przetworniki A/C i C/A,
- różnorodne interfejsy komunikacyjne (SCI, SPI, CAN, porty synchroniczne),
- linie I/O ogólnego przeznaczenia,
- układy monitorujące „watch-dog”.

Zestawienie podstawowych parametrów wybranych kontrolerów DSP firm Analog Devices i Texas Instruments zamieszczone zostało w tab.1 i 2.

TABELA 1

Zestawienie podstawowych parametrów wybranych kontrolerów DSP firmy Analog Devices.

Kontroler DSP	MIPS	Nap. zasil.	PAMIĘĆ PROGRAMU			Pamięć DANYCH	Pamięć ZEWN.	Wy. PWM, we. FAULT, we. I _{sense}	Przetworniki A/C	T _{stenv}	Timery	Interfejs enkodera przyrost.	SCI /SPI /CAN	Monitor (ROM)
			FLASH	ROM	RAM									
ADMC201 (koprocessor)		5V	-	-	-	-	Mag. 12-bit [A ₀ ÷A ₃]	6/1/-	1 7 kanałów 11-bit	3.2μs /kanał	-	-	-	-
ADMC331 (rdzeń ADSP-2171)	26 (38.5ns)	5V	-	2K×24 (f.mat.)	2K×24	1K×16	-	8/1/-	4 7 kanałów 12-bit	159μs (12-bit) /20μs (9-bit)	1	-	1/-/-	+
ADMCF327 (rdzeń ADSP-2171)	20 (50ns)	5V	4K×24	4K×24	512×24	512×16	-	8/1/-	4 6 kanałów 12-bit	205μs (12-bit) /13μs (8-bit)	1	-	1/-/-	+
ADMCF340 (rdzeń ADSP-219x)	20 (50ns)	5V	4K×24	4K×24	512×24	512×16	-	8/1/3	4 10 kanałów 12-bit	205μs (12-bit) /13μs (8-bit)	1	-	1/1/-	+
ADSP-21992 (rdzeń ADSP-219x)	150 (6.67ns) 160 (6.25ns)	3.3V (I/O) 2.5V (rdzeń)	-	4K×24	32K×24	16K×16	Mag. 24-bit [A ₀ ÷A ₁₀]	8/2/-	1 8 kanałów 14-bit	375ns (1 kan.) 725ns (2 kan.)	3	1	1/1/1 CAN 2.0B	JTAG

TABELA 2

Zestawienie podstawowych parametrów kontrolerów DSP firmy Texas Instruments.

Kontroler DSP	MIPS	Nap. zasil.	PAMIĘĆ PROGRAMU I DANYCH		Boot LOADER	Pamięć ZEWN.	Wy. PWM, we. FAULT	Przetworniki A/C	T_{s+cnv}	Timery	Interfejs enkodera przyrost.	SCI/SPI /CAN	JTAG
			FLASH	RAM									
TMS320F240	20 (50ns)	5V	16K×16	DA: 544×16	SCI	P/D/IO /GLOB 224K×16	12/1	2 8 kanałowe 10-bit	6.1 μ s /kanał	3	1	1/1/-	+
TMS320F241	20 (50ns)	5V	8K×16	DA: 544×16	SCI SPI	-	8/1	1 8 kanałowy 10-bit	1700ns (2 we.) 900ns (1 we.) 1 μ max.	2	1	1/1/1 CAN 2.0B	+
TMS320F243	20 (50ns)	5V	8K×16	DA: 544×16	SCI SPI	P/D/IO /GLOB 224K×16	8/1	1 8 kanałowy 10-bit	1700ns (2 we.) 900ns (1 we.) 1 μ max.	2	1	1/1/1 CAN 2.0B	+
TMS320LF2407	30 (33ns)	3.3V	32K×16	DA: 544×16 SA: 2K×16	SCI SPI	P/D/IO 192K×16	16/2	1 16 kanałowy 10-bit	500ns /kanał	4	2	1/1/1 CAN 2.0B	+
TMS320LF2401A	40 (25ns) 40MHz	3.3V	8K×16	DA: 544×16 SA: 512×16	SCI	-	7/1	1 5 kanałowy 10-bit	500ns /kanał	2	-	1/-/-	+
TMS320LF2402A	40 (25ns) 40MHz	3.3V	8K×16	DA: 544×16 SA: 512×16	SCI SPI	-	8/1	1 8 kanałowy 10-bit	500ns /kanał	2	1	1/1/-	+
TMS320LF2403A	40 (25ns) 40MHz	3.3V	16K×16	DA: 544×16 SA: 512×16	SCI SPI	-	8/1	1 8 kanałowy 10-bit	500ns /kanał	2	1	1/1/1 CAN 2.0B	+
TMS320LF2406A	40 (25ns) 40MHz	3.3V	32K×16	DA: 544×16 SA: 2K×16	SCI SPI	-	16/2	1 16 kanałowy 10-bit	500ns /kanał	4	2	1/1/1 CAN 2.0B	+
TMS320F2810	150 (6.67ns) 150MHz	3.3V (I/O) 1.8V (rdzeń)	64K×16 1K×16 OTP ROM	SA: 18K×16	Boot ROM 4K×16 (f. mat.)	-	16/4	1 16 kanałowy (2 układy S/H i multiplexer) 12-bit	120ns 8.33MSPS (2 we.) 80ns 12.5MSPS (1 we.)	3 (CPU) 4 (GPT)	2	2/2/1 (1 McBSP) eCAN 2.0B	+

3. KONCEPCJA ARCHITEKTURY MIKROMODUŁÓW

Koncepcja sprzętowa mikromodułu μ DLH opiera się na standardowym rozwiązaniu płytki drukowanej o wymiarach 45 mm × 45 mm, na której znajduje się kontroler DSP, niezbędne do poprawnego działania elementy zewnętrzne:

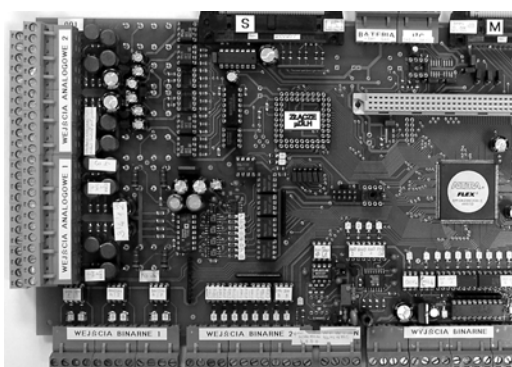
- rezonator/oscylator kwarcowy,
- obwód sygnału RESET,
- pamięć programu Boot-PROM z magistralą szeregową (wymagana do pracy autonomicznej przez niektóre kontrolery DSP np. ADMC300/330/331),

oraz wybrane peryferia, takie jak:

- pamięć E²PROM z magistralą magistralą I²C/SPI,
- zegar czasu rzeczywistego z magistralą I²C i podtrzymaniem baterijnym,
- zewnętrzny układ monitorujący „watch-dog”,
- układy szeregowych magistral komunikacyjnych RS-232/RS-485/CAN,
- zintegrowane czujniki temperatury z wyjściem analogowym lub cyfrowym,
- układy dopasowujące poziom napięcia wejściowego przetworników A/C,

a także elementy pomocnicze: diody LED, przyciski, potencjometry zadające.

Elementami stanowiącymi punkt odniesienia w procesie projektowania mikromodułu serii μ DLH są koprocesory ADMC200/201, które posiadają obudowy PLCC-68. Mikromoduł powinien być wyposażony w złącze o topologii wyprowadzeń zgodnej z podstawką PLCC-68 umieszczone na dolnej warstwie płytki drukowanej. Odpowiednio zaprojektowane złącze, w które wtykany będzie mikromoduł musi również istnieć na karcie autonomicznej DLH-01, bazowej DLH-02 (rys.1) lub w innym systemie przystosowanym do współpracy z rodziną mikromodułów μ DLH. W niektórych przypadkach, związanych w szczególności z aplikacjami dydaktycznymi, możliwa jest również autonomiczna praca mikromodułu – bez płyty bazowej, wymagane jest jedynie podanie z zewnątrz odpowiedniego zasilania.



Rys. 1. Elastyczna karta bazowa DLH-02 ze złączem do mikromodułu serii μ DLH

Zachowanie pełnej zgodności wyprowadzeń na złączu jest niemożliwe, jednak mikromoduły serii μ DLH spełniają kryterium kompatybilności wyprowadzeń obejmujące następujące najważniejsze pozycje:

- 6 linii sterujących PWM i pojedynczy sygnał diagnostyczny ERROR,
- zewnętrzne analogowe sygnały pomiarowe (maksymalnie siedem linii),
- zewnętrzny sygnał RESET,
- linie zasilania i masy.

4. RODZINA MIKROMODUŁÓW μ DLH

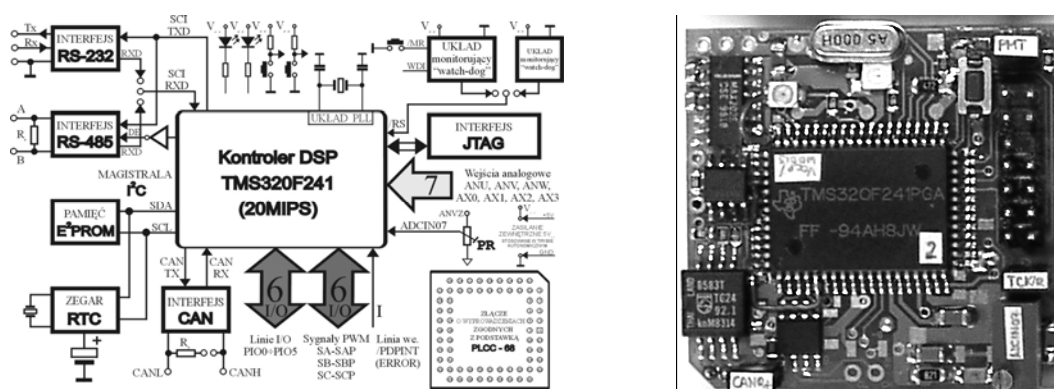
Architektura mikromodułów serii μ DLH ma charakter otwarty, pozwala na wykorzystanie kontrolerów DSP różnych producentów i systematyczne projektowanie nowych rozwiązań w miarę pojawiania się kolejnych generacji procesorów. W kolejnych podrozdziałach przedstawiono szczegółowo trzy dotychczas wykonane mikromoduły.

4.1. Mikromoduł μ DLH-F241

Mikromoduł μ DLH-F241 zaprojektowany został z wykorzystaniem szybkiego 16-bitowego kontrolera DSP TMS320F241 (rodzina TMS320C2000) firmy Texas Instruments. Układ ten jest kompatybilny pod względem kodu źródłowego z najstarszym przedstawicielem tej rodziny – procesorem TMS320C25. Moc obliczeniowa kontrolera TMS320F241 wynosi 20MIPS (czas cyklu instrukcji – 50 ns). Jego architektura wewnętrzna składa się z następujących elementów:

- 544×16-bitów pamięci wewnętrznej RAM (dual access RAM),
- 8 K×16-bitów pamięci wewnętrznej programuj (FLASH),
- 8 kanałów PWM z generatorem „czasu martwego”,
- 2 liczniki 16-bitowe ogólnego przeznaczenia,
- 3 bloki porównujące 16-bitowe współpracujące z modułem PWM,
- 3 bloki zatraskowe (2 współpracujące z enkoderem przyrostowym),
- pojedynczy 10-bitowy przetwornik A/C z 8-mio kanałowym multiplexerem (czas przetwarzania pojedynczego kanału –1 μ s),
- obsługiwany sprzętowo interfejs CAN,
- moduł monitorujący (watch-dog Timer),
- asynchroniczny interfejs komunikacyjny (SCI),
- 16-bitowy interfejs SPI (dostępne opcje Master i Slave),
- 5 przerwań zewnętrznych,
- 3 tryby obniżonego poboru mocy,
- interfejs emulatora JTAG.

Kontroler TMS320F241 zasilany jest napięciem 5 V. Rysunek 2 przedstawia schemat blokowy mikromodułu μ DLH-F241 i zmontowaną płytkę mikromodułu.



Rys. 2. Schemat blokowy i płytkę mikromodułu μ DLH-F241

W skład μ DLH-F241 wchodzi następujące elementy funkcjonalne:

- kontroler DSP TMS320F241,
- blok sygnałów PWM wraz z linią /PDPINT (ERROR),
- blok wejść analogowych oraz wejście zadające z potencjometrem,
- linie I/O ogólnego przeznaczenia,
- interfejsy RS-232/RS-485, CAN, JTAG.
- zewnętrzny układ monitorujący “watch-dog” prosty lub złożony,
- układ pamięci E²PROM oraz zegar czasu rzeczywistego z magistralą I²C,
- diody LED, zwory przyciski,
- złącze o wyprowadzeniach zgodnych z podstawką PLCC-68.

Komunikacja mikromodułu μ DLH-F241 z urządzeniami zewnętrznymi może odbywać się przez asynchroniczny interfejs szeregowy SCI, magistralę sieciową CAN oraz interfejs synchroniczny SPI.

Do prowadzenia prac uruchomieniowych z mikromodułem μ DLH-F241 wymagane jest posiadanie oprogramowania narzędziowego starszej (assembler, kompilator C, HLL Debugger), nowszej (Code Composer), lub najnowszej generacji (Code Composer Studio) przeznaczonego dla rodziny TMS320C2000. Ładowanie kodu i monitoring pracy oprogramowania zapewniają emulatory JTAG: XDS510, XDS510PP, XDS510PP+ i inne przystosowane do współpracy z procesorami serii TMS320 zasilanymi napięciem 5 V. Możliwe jest również załadowanie programu do wewnętrznej pamięci FLASH poprzez interfejs SCI lub SPI dzięki rezydującemu w niej programowi ładującemu (Boot-Loader).

4.2. Mikromoduł μ DLH-C331

W projekcie mikromodułu μ DLH-C331 wykorzystano kontroler DSP ADMC331 firmy Analog Devices. Jest on kompatybilny pod względem kodu

źródłowego z przedstawicielami licznej rodziny stałoprzecinkowych procesorów sygnałowych ADSP-2100 (ADSP-21xx). Moc obliczeniowa kontrolera ADMC331 wynosi 26MIPS (czas cyklu instrukcji – 38.5 ns). Jego architektura wewnętrzna składa się z następujących elementów:

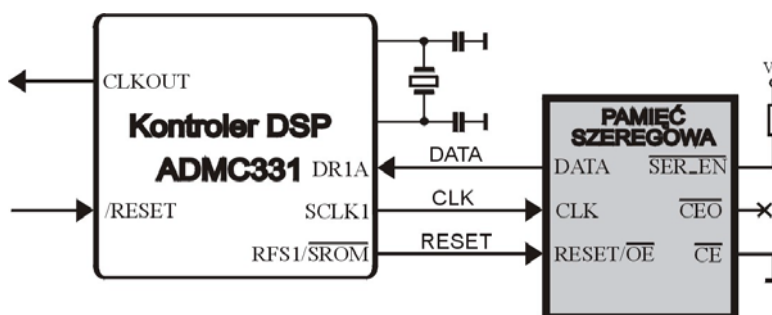
- 2 K × 24-bity pamięci wewnętrznej programu typu RAM,
- 2 K × 24-bity pamięci wewnętrznej programu typu ROM,
- 1 K × 16-bitów pamięci wewnętrznej danych typu RAM,
- sześć kanałów PWM z 16-bitowym generatorem trójfazowych sygnałów PWM wyposażonym funkcje programowalne związane ze sterowaniem silnikami indukcyjnymi, synchronicznymi i reluktancyjnymi oraz generator „czasu martwego”,
- jeden licznik 16-bitowy ogólnego przeznaczenia,
- dwa pomocnicze kanały PWM z licznikami 8-bitowym, które mogą zostać wykorzystane do realizacji przetwarzania C/A,
- blok przetwarzania A/C złożony z siedmiu kanałów wyposażony w 4-kanałowy multiplekser (jednoczesne przetwarzanie zachodzi w czterech kanałach). Rozdzielczość/częstotliwość przetwarzania (zsynchronizowana z częstotliwością pracy głównego bloku PWM) może być programowo zmieniana w zakresie od 12-bitów/2.5 kHz do 9-bitów/24 kHz,
- dwa synchroniczne porty szeregowy SPORT0 i SPORT1. Elastyczny SPORT1 umożliwia współpracę układu ADMC331 z zewnętrzną pamięcią Boot PROM, może również pracować w trybie asynchronicznym pozwalającym na ładowanie wewnętrznej pamięci RAM i prowadzenie prac uruchomieniowych z wykorzystaniem komputera PC,
- moduł monitorujący (Watch-dog Timer) z licznikiem 16-bitowym,
- dwadzieścia cztery linie wejścia/wyjścia ogólnego przeznaczenia,
- system przerwań zewnętrznych (związanych z linią /PWMTRIP=ERROR, blokiem linii I/O oraz portami szeregowymi SPORT0 i SPORT1) i wewnętrznych (timer, przerwania programowe).

Kontroler ADMC331 posiada wewnętrzną pamięć programu typu ROM, która została zaprogramowana przez producenta. Zawiera ona program monitora oraz szereg predefiniowanych funkcji matematycznych (np. dzielenie, pierwiastkowanie, sin, cos, arctg, 1/x, log, ln, podstawowe zmiennoprzecinkowe operacje arytmetyczne, proste i odwrotne transformacje Clarka i Parka) które mogą być wywoływane i wykorzystywane w algorytmach sterujących użytkownika. Wewnętrzna pamięć programu i danych typu RAM może zostać załadowana (proces bootowania) z wykorzystaniem portu szeregowego SPORT1 pracującego w jednym z trzech trybów pracy:

- z szeregowej pamięci SROM (Serial ROM), która może być typu PROM, E²PROM lub FLASH,

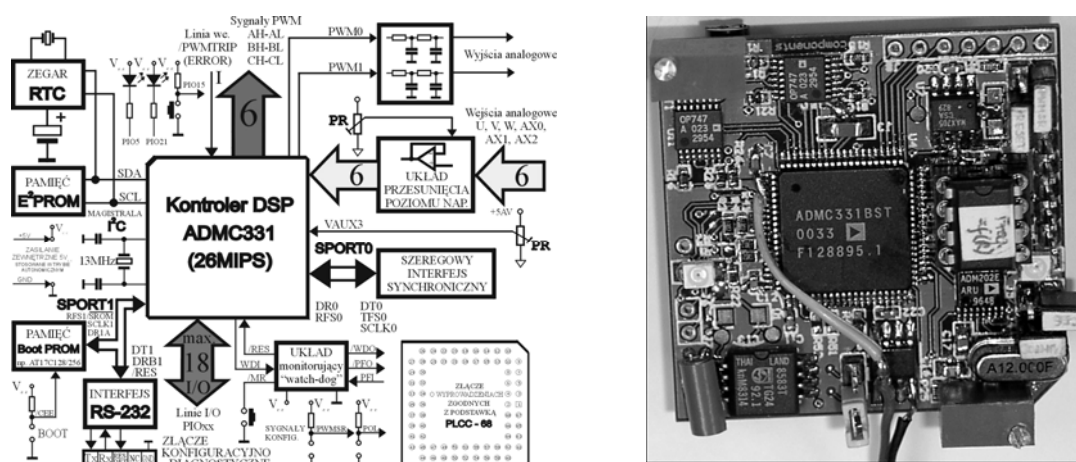
- z urządzenia zewnętrznego pracującego w trybie asynchronicznym wyposażonego w układ UART (np. port szeregowy komputera PC) z wykorzystaniem wbudowanej funkcji automatycznej detekcji prędkości transmisji (Autobaud),
- z urządzenia zewnętrznego pracującego w trybie synchronicznym (dostępne opcje Master i Slave z funkcją Autobaud).

Proces ładowania z zewnętrznej szeregowej pamięci SROM wykonywany jest zazwyczaj w trybie pracy autonomicznej, w prostych systemach sterowania z kontrolerem ADMC331. Wówczas współpraca układu ADMC331 z pamięcią zewnętrzną przebiega zgodnie z konfiguracją przedstawioną na rys. 3.



Rys. 3. Podstawowa konfiguracja systemu z kontrolerem ADMC331

Program monitora umożliwia ładowanie programu użytkownika do wewnętrznej pamięci RAM, jego weryfikowanie, sterowanie i monitoring pracy programu użytkownika (praca krokowa, pułapki, podgląd i modyfikowanie zawartości rejestrów) a także obserwację i zmianę zawartości pamięci danych. Komunikacja realizowana jest poprzez port szeregowy SPORT1 pracujący w trybie UART lub synchronicznym. Najczęściej spotykanym rozwiązaniem jest wykorzystanie opcji UART i połączenie kontrolera ADMC331 z komputerem PC poprzez łącze szeregowe w standardzie RS-232. Odpowiednie oprogramowanie narzędziowe (Motion Control Development Tools/Motion Control Debugger) komunikuje się z programem monitora i pozwala na wykorzystanie jego własności w trakcie testów części sprzętowej i uruchamiania oprogramowania aplikacyjnego. Rysunek 4 przedstawia schemat blokowy i zmontowaną płytę mikromodułu μ DLH-C331.



Rys. 4. Schemat blokowy i płytka mikromodułu μ DLH-C331

W jego skład wchodzi następujące elementy funkcjonalne:

- kontroler DSP ADMC331,
- zewnętrzna szeregowo pamięć konfiguracyjna SROM,
- blok sygnałów PWM wraz z linią /PWMTRIP (ERROR),
- blok wejść analogowych oraz wejście zadające z potencjometrem,
- wyjścia analogowe wykorzystujące pomocnicze sygnały PWM AUX0 i AUX1,
- linie I/O ogólnego przeznaczenia,
- szeregowe porty synchroniczne SPORT0 i SPORT1 (z interfejsem RS-232),
- złożony zewnętrzny układ monitorujący "watch-dog",
- układ pamięci E²PROM, zegar czasu rzeczywistego (RTC) z magistralą I²C,
- diody LED, zwory, przyciski,
- złącze o wyprowadzeniach zgodnych z podstawką PLCC-68.

W projekcie wykorzystano druk 4-warstwowy. Do komunikacji pomiędzy mikromodułem a komputerem PC służy złącze konfiguracyjno-diagnostyczne z sygnałami w standardzie RS-232.

4.3. Mikromoduł μ DLH-LF2403A

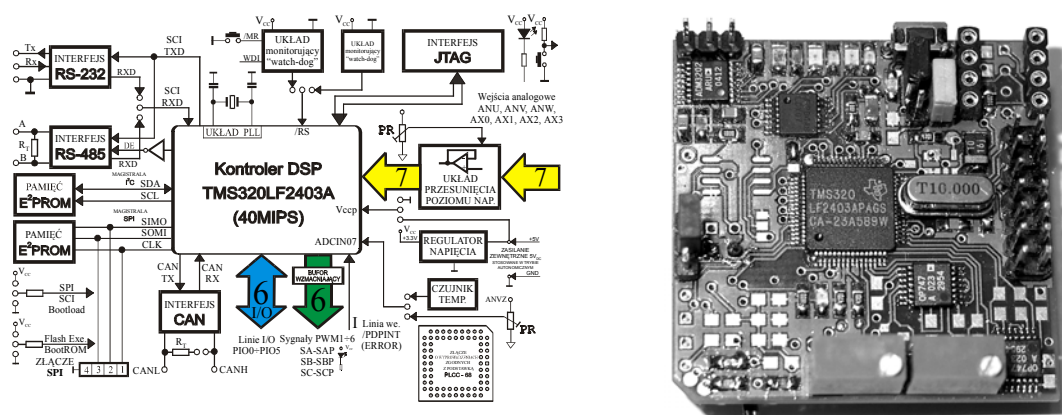
W najnowszym mikromodule μ DLH-LF2403A zastosowano układ szybkiego 16-bitowego kontrolera DSP TMS320LF2403A (rodzina TMS320C2000) firmy Texas Instruments. Układ ten jest kompatybilny pod względem kodu źród-

łowego z innymi kontrolerami TMS320F241/C242/F243. Jego moc obliczeniowa wynosi 40MIPS (czas cyklu instrukcji – 25 ns). Jego architektura wewnętrzna składa się z następujących elementów:

- 544 × 16-bitów pamięci wewnętrznej RAM (dual access RAM),
- 512 × 16-bitów pamięci wewnętrznej RAM (single access RAM),
- 16 K × 16-bitów pamięci wewnętrznej programuj (FLASH),
- osiem kanałów PWM z generatorem „czasu martwego”,
- dwa liczniki 16-bitowe ogólnego przeznaczenia,
- trzy bloki porównujące 16-bitowe współpracujące z modułem PWM,
- trzy bloki zatraskowe (2 współpracujące z enkoderem przyrostowym),
- pojedynczy 10-bitowy przetwornik A/C z 8-kanałowym multiplekserem (czas przetwarzania pojedynczego kanału 500 ns),
- obsługiwany sprzętowo interfejs CAN,
- moduł monitorujący (watch-dog Timer),
- asynchroniczny interfejs komunikacyjny (SCI),
- 16-bitowy interfejs SPI (dostępne opcje Master i Slave),
- trzy przerwania zewnętrzne,
- trzy tryby obniżonego poboru mocy, możliwość selektywnego obniżania poboru mocy wybranych przyferiów,
- interfejs emulatora JTAG.

W pracach uruchomieniowych wykorzystywane jest oprogramowanie narzędziowe Code Composer lub Code Composer Studio oraz emulatory XDS510, XDS510PP+, XDS510 USB. Możliwe jest również zaprogramowanie wewnętrznej pamięci FLASH przez interfejs SCI lub SPI dzięki rezydującemu w pamięci ROM programowi ładującemu (Boot-Loader).

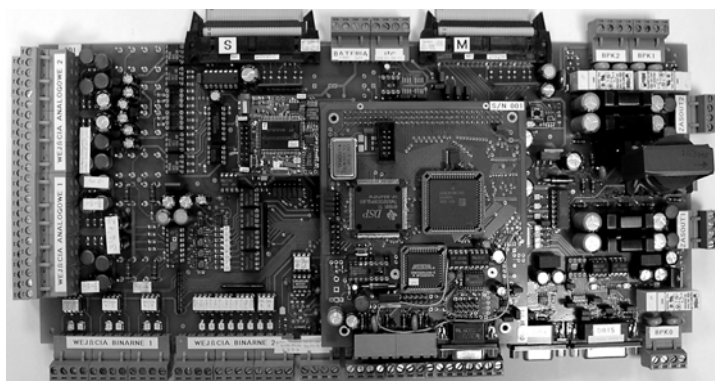
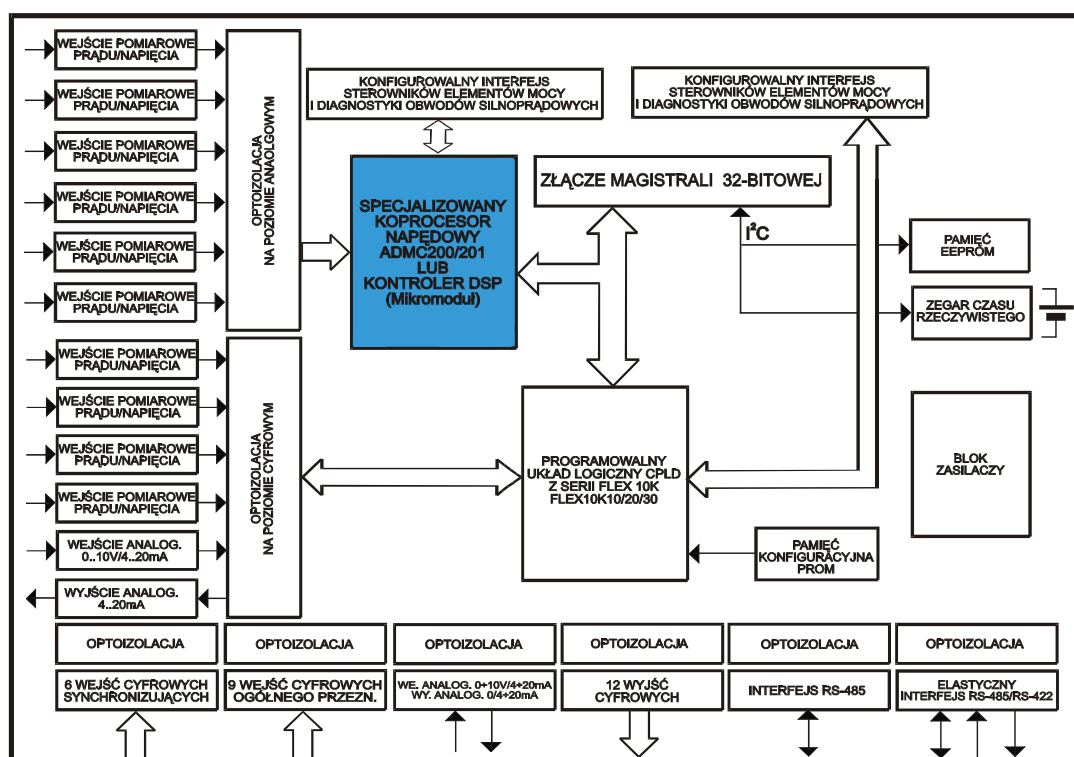
Na rysunku 5 zamieszczono schemat blokowy i zmontowaną płytkę mikromodułu μ DLH-LF2403A.



Rys. 5. Schemat blokowy i płytkę mikromodułu μ DLH-LF2403A

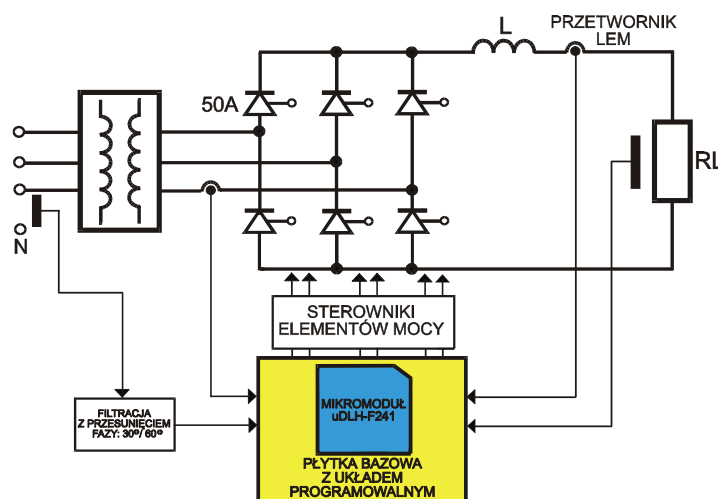
5. PRZYKŁADY APLIKACJI MIKROMODUŁÓW μ DLH

Rodzina mikromodułów μ DLH z kontrolerami DSP powstała jako alternatywa dla specjalizowanych koprocessorów napędowych ADCM200/201 zastosowanych w początkowym etapie projektowania elastycznego systemu sterowania DLH. Wybrany mikromodul może zostać zainstalowany w odpowiednim złączu karty autonomicznej DLH-01 lub bazowej DLH-02 (rys. 6).



Rys. 6. Karta bazowa DLH-02 współpracująca z mikromodułami μ DLH

Mikromoduł μ DLH-F241 zastosowano w układzie sterowania mostka tyrystorowego zbudowanym podczas realizacji pracy dyplomowej magisterskiej na Akademii Górniczo-Hutniczej (rys. 7). Wykonawcy zaprojektowali i uruchomili własną płytkę bazową z układem programowalnym CPLD, w której osadzono mikromoduł z kontrolerem TMS320F241. W trakcie eksperymentów wykorzystano algorytm sterowania [2] zaproponowany przez prof. S. Piroga.



Rys. 7. Schemat blokowy układu sterowania mostka tyrystorowego

Układ jest obecnie w fazie uruchamiania i testowania oprogramowania aplikacyjnego. W wersji docelowej, jako obciążenie zastosowany zostanie silnik prądu stałego, zaś cały zestaw stanowić będzie wyposażenie laboratorium.

6. PODSUMOWANIE

Mikromoduły serii μ DLH są rozwiązaniem sprzętowym umożliwiającym szybkie prototypowanie układów sterowania z wykorzystaniem kontrolerów DSP. Mikromoduł μ DLH może pracować jako jeden z inteligentnych elementów elastycznego systemu sterowania DLH oraz w strukturach innych układów sterowania cyfrowego zaprojektowanych zgodnie z wymaganiami użytkownika. Zaproponowane rozwiązanie znalazło zastosowanie w eksperymentach badawczych, a jego walory dydaktyczne wykorzystano w trakcie realizacji prac dyplomowych studentów Politechniki Gdańskiej [3], Akademii Morskiej i Akademii Górniczo-Hutniczej. Wśród potencjalnych aplikacji mikromodułów μ DLH można

wymienić układy sterowania standardowymi i niestandardowymi strukturami przekształtników energoelektronicznych, a także zestawy dydaktyczne z zakresu energoelektroniki oraz techniki DSP.

LITERATURA

1. Dębowski L., Hartman M.: Flexible Digital Controllers Based on DSP and CPLD Architecture for Power Conversion and Motion Control Applications, Proceedings of 9th International Conference on Power Electronics and Motion Control, Kosice, Slovak Republic, 2000.
2. Piróg S.: Sterowanie trójfazowego mostkowego prostownika tyrystorowego zmniejszającego składową bierną podstawowej harmonicznej prądu źródła, Materiały IV Konferencji Naukowej "Sterowanie w Energoelektronice i Napędzie Elektrycznym" (SENE), Łódź-Arturówek, 1999.
3. Dębowski L.: Elastyczne układy sterowania z wykorzystaniem procesorów DSP i złożonych układów programowalnych CPLD/FPGA – dydaktyczne wykorzystanie nowoczesnej platformy sprzętowej i narzędzi programowych, IX Seminarium "Zastosowanie Komputerów w Nauce i Technice", Zeszyty Naukowe Wydziału Elektrotechniki i Automatyki Politechniki Gdańskiej Nr 17, Gdańsk, 2001.

Rękopis dostarczono, dnia 22.10.2004 r.

Opiniował: prof. dr hab. inż. Marian P. Kaźmierkowski

μ DLH MICROMODULES WITH DSP CONTROLLERS

Leszek Dębowski

ABSTRACT *The paper presents an architecture of μ DLH micromodules family. The μ DLH micromodules are dedicated for the basic DLH flexible control system support and for simple autonomous applications. Basic features of selected DSP controllers are summarized. The μ DLH-F241, μ DLH-C331 and μ DLH-LF2403A micromodules are presented in details with some application examples.*