

ELASTYCZNY SYSTEM STEROWANIA URZĄDZEŃ ENERGOELEKTRONICZNYCH DO ZASTOSOWAŃ PRZEMYSŁOWYCH I DYDAKTYCZNYCH

Leszek DĘBOWSKI

Instytut Elektrotechniki Oddział w Gdańsku, 80-557 Gdańsk, ul. Narwicka 1
tel: (058) 343-12-91 fax: (058) 343-12-95 e-mail: leszek.debowski@iel.gda.pl

Streszczenie: W referacie przedstawiono architekturę i aplikacje elastycznego systemu sterowania złożonego z rodziny modułów jednostek centralnych (CPU) i kart bazowych, przeznaczonych do różnych konfiguracji przetworników energoelektronicznych i grup zastosowań. W systemie wykorzystano typoszereg nowoczesnych elementów DSP/CPLD/FPGA o skalowalnych właściwościach funkcjonalnych. Zakres aplikacji nowego rozwiązania obejmuje małoseryjne zastosowania przemysłowe, prace badawcze oraz zestawy dydaktyczne. Podano wybrane przykłady wykorzystania nowego rozwiązania w zastosowaniach przemysłowych, badawczych i dydaktycznych.

Słowa kluczowe: systemy sterowania z elementami DSP/FPGA.

1. WSTĘP

Współczesne rozwiązania przetworników energoelektronicznych charakteryzują się rosnącym stopniem złożoności topologicznej (struktury wielopoziomowe, matrycowe, komórkowe). Powoduje to wzrost wymagań w stosunku do układów sterowania. Konieczne staje się powiększenie liczby linii sterujących, diagnostycznych i pomiarowych oraz dostosowanie mocy obliczeniowej do wymagań stawianych przez wykorzystywane algorytmy sterowania. Jednocześnie w dalszym ciągu powszechnie wykorzystywane są standardowe rozwiązania falowników napięcia i przetwornic DC-DC, gdzie prace badawczo-rozwojowe koncentrują się na poprawieniu jakości regulacji i obniżeniu kosztów urządzeń. Konstrukcja systemów sterowania do złożonych urządzeń energoelektronicznych jest procesem czasochłonnym, dlatego projektanci często stoją przed wyborem pomiędzy opracowaniem nowego rozwiązania dedykowanego a dostosowaniem istniejącego do innej konfiguracji przetwornika.

Oddział Instytutu Elektrotechniki (IEL) w Gdańsku rozpoczął prace badawczo-rozwojowe związane z aplikacjami procesorów sygnałowych (DSP) i układów programowalnych CPLD/FPGA (Complex Programmable Logic Devices/Field Programmable Gate Arrays) w energoelektronice w drugiej połowie lat 90-tych. Zrealizowano szereg projektów, które potwierdziły celowość stosowania rozwiązań wykorzystujących te elementy ze względu na odpowiednią moc obliczeniową i możliwość implementacji

rekonfigurowalnych struktur sprzętowych.

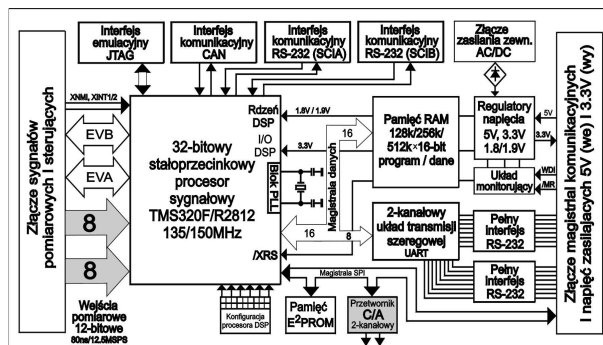
Budowa układów sterowania dla prostych, standardowych przetworników energoelektronicznych możliwa jest w oparciu o rozwiązania wykorzystujące kolejne generacje mikrokontrolerów (np. Z80, MCS-51, MCS-96, AVR, PIC, ARM). W przypadku złożonych topologicznie konfiguracji przetworników oraz zaawansowanych algorytmów sterujących, wymagających realizacji w czasie rzeczywistym wielu operacji matematycznych i rozbudowanych bloków decyzyjnych, praktyczna implementacja dokonywana była dotychczas zazwyczaj na platformach sprzętowych wykorzystujących szybkie stało- i zmiennoprzecinkowe procesory DSP. Na przestrzeni ostatnich kilku lat, wraz ze wzrostem skali integracji i szybkości układów programowalnych FPGA i rozwojem związanych z nimi narzędzi programowych pojawiła się alternatywna możliwość implementacji złożonych struktur algorytmicznych. Współczesne układy FPGA pozwalają na osiąganie większych szybkości, dzięki krótszym czasom propagacji i mechanizmom przetwarzania równoległego.

2. KONCEPCJA ELASTYCZNEJ ARCHITEKTURY SPRZĘTOWEJ

W wyniku przeprowadzonej analizy dotychczasowych rozwiązań, za najkorzystniejszą uznano architekturę, która wprowadza podział systemu sterującego, na dwa kompatybilne elektrycznie i mechanicznie elementy składowe: moduł jednostki centralnej (CPU) oraz kartę bazową. Przyjęto założenie, że linia modułów jednostek centralnych będzie rozwijana w oparciu o kolejne generacje szybkich mikrokontrolerów, procesorów/kontrolerów DSP oraz układów FPGA, równoległe z kartami bazowymi dedykowanymi do specyficznych projektów i obszarów aplikacyjnych (energoelektronika, napędy elektryczne, technika pomiarowo-diagnostyczna, zastosowania przemysłowe, badawcze i dydaktyczne). W nowym rozwiązaniu systemowym uwzględniono szereg wymagań i uwarunkowań:

– zastosowanie szybkich mikrokontrolerów, procesorów DSP i układów FPGA różnych rodzin i producentów,

- kompatybilność elektryczna i mechaniczna złączy,
- zunifikowany zestaw elementów peryferyjnych,
- rozbudowany zestaw interfejsów systemowych, komunikacyjnych oraz programująco-monitorujących,
- moduł CPU wykonany w formie płytki drukowanej o wymiarach (97×70mm), wymiary kart bazowych nie mniejsze od wymiarów modułu jednostki centralnej, jako standard podstawowy przyjęto wymiar pojedynczej karty EURO (160×100mm),
- możliwość pracy modułu jednostki centralnej osadzonego w karcie bazowej lub w układzie autonomicznym



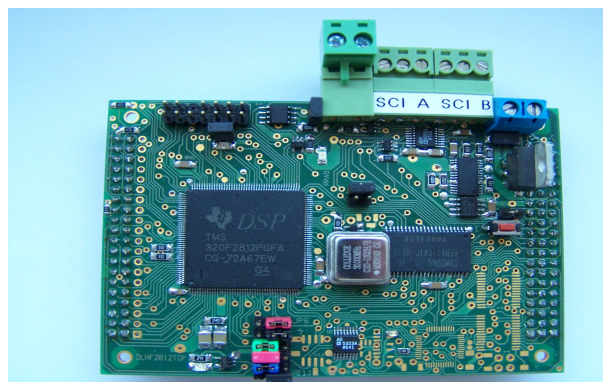
Rys. 1. Schemat blokowy modułu jednostki centralnej z procesorem sygnałowym TMS320F2812

3. LINIA ROZWOJOWA MODUŁÓW JEDNOSTEK CENTRALNYCH (CPU)

Podczas wyboru modelu procesora sygnałowego dla pierwszego, wzorcowego modułu CPU kierowano się przede wszystkim kryterium parametrów funkcjonalnych. Uwzględniono również dobrą znajomość architektury i liczne aplikacje energoelektroniczne rodziny TMS320C2000.

Zasadniczym elementem modułu (rys. 1, 2) jest 32-bitowy stałoprzecinkowy procesor sygnałowy TMS320F2812, do którego poprzez równoległą magistralę danych podłączona jest zewnętrzna 16-bitowa pamięć RAM oraz 2-kanalowy układ komunikacji szeregowej UART. W aplikacjach nie wymagających dużych przestrzeni pamięci programu można zastosować odmianę procesora TMS320R2812, bez pamięci FLASH, z powiększoną wewnętrzną pamięcią RAM. Jednostka centralna procesora DSP wykonuje w jednym cyklu pojedynczą (16×16-bit, 32×32-bit) lub podwójną (16×16-bit) operację arytmetyczną typu MAC (Multiply and Accumulate). Maksymalna moc obliczeniowa wynosząca 150MIPS osiągana jest przy częstotliwości zegara wewnętrznego 150MHz (czas cyklu 6.67ns). Generowanie sygnału zegarowego odbywa się z wykorzystaniem pętli fazowej PLL o dynamicznie zmiennym współczynniku. W algorytmach sterowania urządzeń energoelektronicznych można wykorzystywać rozbudowany zestaw wewnętrznych bloków peryferyjnych: 12 kanałów PWM z generatorem czasu martwego (dead-time), 4 pomocnicze kanały PWM, układy licznikowe i zatraskujące, wejścia analogowe, linie sprzężenia z enkoderami przyrostowymi oraz mechanizm przerwań. Dostępnych jest 16 wejść analogowych dołączonych do dwóch 12-bitowych przetworników A/C poprzez 8-kanalowe multipleksery. Każdy z przetworników posiada własny układ próbkująco-pamiętający (S/H). Graniczne czasowe parametry przetwarzania wynoszą 80ns/12.5MSPS. System przerwań obsługuje łącznie 45 źródeł, w tym 3 zewnętrzne.

Moduł CPU wyposażony jest w dwa złącza główne: złącze sygnałów pomiarowych i sterujących (EVA, EVB) oraz złącze magistral komunikacyjnych (SPI, McBSP, SCI, CAN) i napięć zasilających. Złącza te, posiadające ustandaryzowaną topologię wyprowadzeń, wykorzystywane są do osadzenia modułu na karcie bazowej. Architektura modułu umożliwia selektywne dobieranie zestawu układów peryferyjnych (pamięci, układy interfejsowe, przetwornik C/A) w zależności od wymagań aplikacyjnych. Ładowanie i monitorowanie pracy oprogramowania użytkownika dokonywane jest poprzez interfejs emulacyjny JTAG lub w ograniczonym zakresie przez łącze RS-232 (SCIA).



Rys. 2. Moduł jednostki centralnej z procesorem TMS320F2812

Przedstawiony moduł CPU znalazł liczne zastosowania badawcze, dydaktyczne i przemysłowe. Wykorzystany został w projektach badawczych realizowanych przez zespoły Zakładu Napędów Elektrycznych, Zakładu Przekształtników Mocy oraz Oddziału Gdańskiego IEL, a także Politechniki Warszawskiej (ISEP) i Akademii Górniczo-Hutniczej. W końcowym etapie realizacji jest 6 zestawów dydaktycznych przeznaczonych do modernizowanego laboratorium techniki napędów na Politechnice Wrocławskiej. Zespół Zakładu Trakcji Elektrycznej IEL wykorzystał prezentowany moduł w aplikacjach przemysłowych, jako element systemu sterowania napędami (zespół trakcyjny EN-57, lokomotywa E6ACT). Wybrane zastosowania omówiono w rozdziale 5.

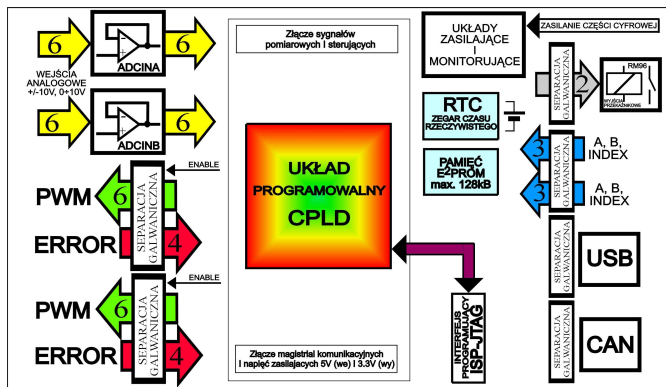
Aktualnie zaawansowane są prace projektowe nad nowymi elementami linii rozwojowej modułów CPU. Ze względu na zakresy aplikacji proponowanych rozwiązań wprowadzono podział na następujące grupy:

- zastosowania dydaktyczne na poziomie podstawowym, układy sterowania prostych przekształtników,
- kompletne zestawy laboratoryjne i układy starowania standardowych struktur przekształtnikowych,
- zaawansowane rozwiązania sprzętowe do celów badawczych i przemysłowych (złożone algorytmy sterowania i topologie przekształtników).

W nowych rozwiązaniach wykorzystane zostaną stało- i zmiennoprzecinkowe odmiany procesorów DSP, dedykowane do specyficznych obszarów zastosowań z zakresu energoelektroniki: seria Piccolo (przetwornice i zasilacze cyfrowe, proste napędy i dydaktyka), rodziny TMS320F2833x, TMS320C64x/67x i BLACKFINE/SHARC (złożone struktury przekształtnikowe i algorytmy sterowania). W trakcie opracowania jest również nowy pilotażowy moduł CPU z zaawansowanym układem FPGA, stanowiącym alternatywę dla procesorów DSP.

4. RODZINA KART BAZOWYCH DO APLIKACJI ENERGOELEKTRONICZNYCH

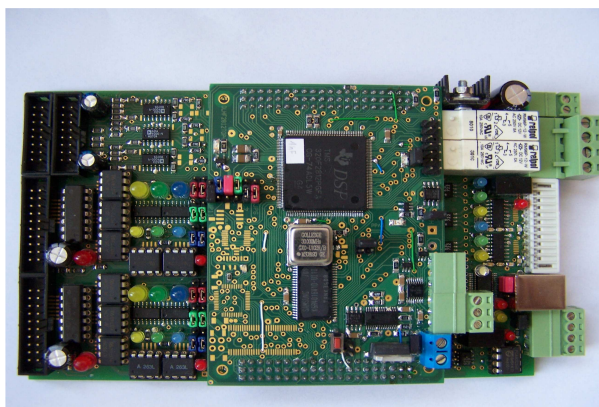
Budowa kompletnej konfiguracji systemu sterowania przeznaczonego do współpracy z przekształtnikami energoelektronicznymi o zróżnicowanych topologiach, wymaga zastosowania karty bazowej, charakteryzującej się odpowiednimi własnościami funkcjonalnymi i elastyczną architekturą. Zaproponowano nowe rozwiązanie sprzętowe, którego schemat blokowy przedstawiony jest na rys. 3. Struktura standardowej wersji karty bazowej (KBAZ-ST) zawiera następujące główne bloki funkcjonalne:



Rys. 3. Schemat blokowy elastycznej karty bazowej KBAZ-ST

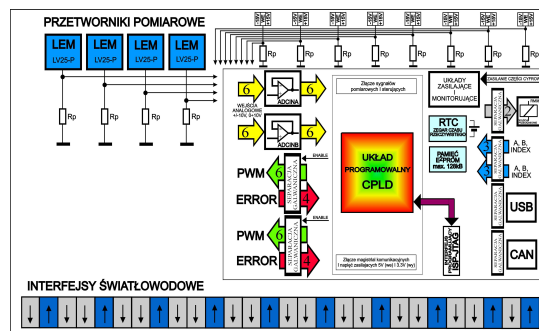
- elastyczny rdzeń wykorzystujący układ programowalny CPLD lub FPGA, możliwość pracy w konfiguracjach uproszczonych z pominięciem układu programowalnego,
- 12 szybkich wyjść PWM z separacją galwaniczną,
- diagnostyczny blok zezwolenia transmisji sygnałów PWM,
- 8 szybkich wejść diagnostycznych ERROR z separacją,
- 12 wejść analogowych przystosowanych do współpracy z przetwornikami pomiarowymi prądu i napięcia typu LEM,
- 2 grupy separowanych galwanicznie wejść cyfrowych związane z blokami EVA i EVB, umożliwiające podłączenie enkoderów przyrostowych (linie A, B, INDEX) z sygnałami w standardzie RS-422,
- separowane interfejsy komunikacyjne USB i CAN,
- 2 wyjścia przekaźnikowe 250VAC, pomocnicze elementy peryferyjne z magistralą SPI: 2-/4-kanałowy przetwornik C/A, sterownik 8-dekadowego wyświetlacza LED, pamięć E²PROM/FRAM oraz zegar czasu rzeczywistego (RTC).

Kompletny system sterowania złożony z karty bazowej KBAZ-ST oraz modułu jednostki centralnej z procesorem sygnałowym TMS320F2812 przedstawiono na rys. 4.

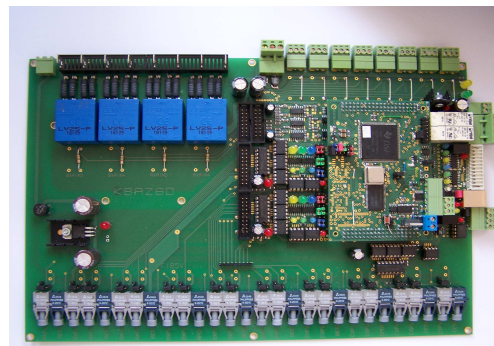


Rys. 4. Kompletny system sterowania: karta bazowa z modulem CPU

W oparciu o rdzeń systemowy, bazujący na wersji standardowej KBAZ-ST, opracowano rozszerzoną odmianę karty bazowej KBAZ-GD (rys. 5, 6) umożliwiającą szybkie prototypowanie kompletnych układów sterowania złożonych struktur przekształtnikowych. Wykonano również specjalizowaną wersję do napędów trakcyjnych, z układami sterowania instalowanymi w kasetach EURO.



Rys. 5. Schemat blokowy karty bazowej KBAZ-GD



Rys. 6. Karta bazowa KBAZ-GD z modulem CPU

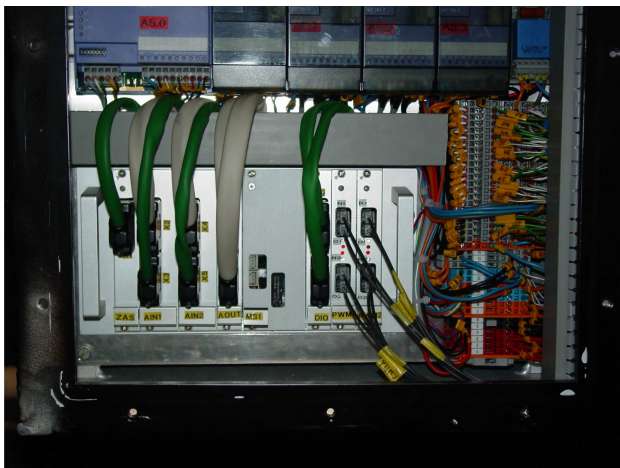
Wspomniane wyżej 3 odmiany elastycznych kart bazowych zostały wykorzystane i przetestowane w kilku aplikacjach zakresu energoelektroniki i planowane jest zastosowanie ich w następnych projektach. Aktualnie w opracowaniu są dwie nowe wersje (wprowadzenie interfejsów światłowodowych bez zmiany wymiarów formatu EURO, 24 wyjścia sterujące do elementów mocy), powstające na potrzeby kolejnych prac badawczo-rozwojowych.

5. WYBRANE ZASTOSOWANIA

W 2007 roku Zakład Trakcji Elektrycznej IEL wykonał kompleksową modernizację systemów sterowania napędami czterech elektrycznych jednostek trakcyjnych EN-57 (rys. 7), eksploatowanych przez Szybką Kolej Miejską w Trójmieście. W pracach wykorzystano moduły CPU z procesorami DSP opracowane przez autora (rys. 8).



Rys. 7. Zmodernizowana elektryczna jednostka trakcyjna EN-57



Rys. 8. Nowy układ sterowania napędem jednostki trakcyjnej EN-57

Prezentowane moduły jednostek centralnych z procesorami DSP wykorzystano również w prototypie lokomotywy elektrycznej E6ACT (rys. 9), przeznaczonej do ciężkich pociągów towarowych. System napędowy lokomotywy złożony jest z sześciu silników asynchronicznych (łączna moc 5MW) zasilanych z falowników napięcia zbudowanych w oparciu o wysokonapięciowe tranzystory IGBT (6.5kV). Kompletnie rozwiązania prototypowe opracowano i wykonano w Zakładzie Trakcji Elektrycznej (napędy) oraz Zakładzie Przekształtników Mocy IEL (zespół przetwornic). Kasetka systemu sterowania jednego z falowników, zawierająca moduły z procesorami DSP, przedstawiona jest na rys. 10.

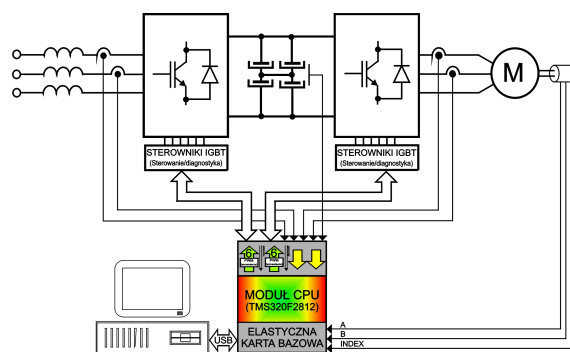


Rys. 9. Lokomotywa elektryczna E6ACT



Rys. 10. Sterownik falownika napędowego lokomotywy E6ACT

Zestawy złożone z modułów CPU z procesorami sygnałowym TMS320F2812 oraz kart bazowych KBAZ-ST są obecnie wykorzystywane do modernizacji stanowisk dydaktycznych (rys. 11) wchodzących w skład laboratorium techniki napędów (Instytut Maszyn, Napędów i Pomiarów Elektrycznych, Politechnika Wrocławska).



Rys. 11. Precyzyjny napęd AC – struktura zestawu dydaktycznego

6. WNIOSKI KOŃCOWE

Zaproponowana architektura systemu sterowania spełnia wymagania stawiane przez napędy elektryczne z różnymi rodzajami silników oraz współczesne topologie przekształtników energoelektronicznych. Potwierdzona została praktyczna przydatność systemu w projektach badawczo-rozwojowych, specjalistycznych aplikacjach przemysłowych i na różnych etapach procesu dydaktycznego.

A FLEXIBLE CONTROL SYSTEM OF POWER CONVERTERS FOR INDUSTRIAL AND EDUCATIONAL APPLICATIONS

Key-words: DSP/FPGA-based control systems

An architecture and applications of novel flexible digital control system for power converters are presented in the paper. The hardware part of the system consists of CPU modules and baseboards dedicated for various configurations of power converters and application groups. The system is based on advanced DSP/CPLD/FPGA components and features scalable functional capabilities. Application area of the system includes: specialized industrial applications, laboratory setups and R&D projects on power electronics.