

Wiaczesław Jarmolik, Marek Gruszewski¹

ZASTOSOWANIE INTEGRATORA STOCHASTYCZNEGO W PROCESIE OTRZYMYWANIA WYNIKÓW SAMOTESTOWANIA UKŁADÓW HYBRYDOWYCH

Streszczenie: W pracy przeprowadzono badanie odwzorowania niesprawności testowanego układu w błędy różnego stopnia. Na podstawie tych badań przedstawiony został taki sposób otrzymywania wyników testowania, który jest najbardziej odpowiedni (pozwala zwiększyć wiarygodność wyników) podczas wbudowanego samotestowania układów hybrydowych (analogowo-cyfrowych).

Słowa kluczowe: samotestowanie, układy analogowo-cyfrowe, integrator stochastyczny, analizator sygnaturowy

1. Wprowadzenie

W ostatnich czasach szerokie zastosowanie znajdują układy hybrydowe, czyli takie układy, które w swojej strukturze zawierają obwody analogowe oraz cyfrowe [1]. Jednak sprawdzanie właściwego funkcjonowania procesu wytwarzania układów analogowo-cyfrowych w postaci mikroukładów nastęrcza wiele trudności. Są one (jak w przypadku układów cyfrowych o dużym stopniu scalenia) wywołane brakiem dostępu do wewnętrznych punktów układu. Dostęp taki potrzebny jest do podania tam sygnałów testowych oraz pobrania odpowiedzi testowanego układu. Rozwiązaniem tego problemu jest stosowanie (przy projektowaniu układów cyfrowych) specjalnych, dogodnych do testowania metod syntezy. Metody te, to: skanowanie i Wbudowane Samotestowanie (Built-In Self-Test, BIST). Jedną z najbardziej rozpowszechnionych metod organizacji WST układów cyfrowych jest me-

¹ Wydział Informatyki, Politechnika Białostocka, ul. Wiejska 45A, 15-351 Białystok

toda oparta na wykorzystaniu sekwencji pseudolosowych jako źródła sygnałów testowych oraz analizatora sygnaturowego (AS) do otrzymania wyników testu [2].

W pracy [3] była przedstawiona po raz pierwszy organizacja BIST w układach analogowo-cyfrowych z wykorzystaniem sekwencji pseudolosowych jako źródła sygnałów testowych i AS do oceny wyników. Rozpatruje się tam odwzorowanie niesprawności układów analogowo-cyfrowych w błędy różnego stopnia i proponuje się metodę, która oparta jest na wykorzystaniu cyfrowego integratora stochastycznego (IS) i która pozwala poprawić zdolność analizatora do wykrywania błędów.

2. Odwzorowanie niesprawności w błędy różnego stopnia dla układów analogowo-cyfrowych

Metodyka przedstawiona w [3] pokazuje, że samotestowanie dla układów analogowo-cyfrowych odbywa się w dwóch etapach: w pierwszym etapie testowana jest część cyfrowa urządzenia, a w drugim etapie testowana jest część analogowa. Należy więc oddzielnie rozpatrywać odwzorowanie niesprawności w błędy dla podukładu cyfrowego i analogowego.

Analiza powstających niesprawności w układach cyfrowych i ich odwzorowanie w błędy różnego stopnia przedstawiona jest w pracy [4]. Analiza ta pokazuje, że zależność zmian prawdopodobieństwa powstania błędu stopnia $\mu = 1, k$, gdzie k – ilość wyjść układu, może być dowolna w wielu obiektach diagnozowania.

Rozpatrzmy teraz odwzorowanie niesprawności w błędy różnego stopnia w układzie analogowym. Niesprawności w układach analogowych klasyfikowane są jako katastroficzne (hard) i odchylenia (soft) [3]. Ponieważ interesuje nas sygnał na wyjściu podukładu analogowego, to dla ułatwienia będziemy uważać, że niesprawność katastroficzna objawia się na wyjściu jako stała wartość napięcia [5], a niesprawność odchylenia objawia się jako odchyłka sygnału od jego wartości wzorcowej (odniesienia). Analiza odpowiedzi testowanego podukładu przeprowadzana jest w dziedzinie cyfrowej i dlatego sygnał z wyjścia tego układu podawany jest do przetwornika analogowo-cyfrowego (AC), przy pomocy którego otrzymuje się cyfrową wartość sygnału. Zniekształcenie sygnału analogowego prowadzi do zniekształcenia sygnału cyfrowego, który otrzymujemy na wyjściu przetwornika AC, tzn. innymi słowy doprowadzi do pojawienia się błędu określonego stopnia. Tu i wszędzie dalej stopień błędu oznacza ilość niezgodnych bitów kodu cyfrowego dla wartości wzorcowej i rzeczywistej.

Rozpatrzmy (na przykładzie 3-bitowego przetwornika AC z wagą najmłodszego bitu wynoszącą 1V – rys. 1a) odwzorowanie niesprawności katastroficznej i niesprawności odchylenia w błędy różnego stopnia. Na rysunku 1b pokazane

zostały wartości stopnia błędu w funkcji odpowiednich sygnałów wzorcowych przy niesprawnościach katastroficznych – „stała wartość napięcia na wyjściu – 2V” i „stała wartość napięcia na wyjściu – 5V”. W ogólnym przypadku przy powstawaniu niesprawności katastroficznej liczbę błędów W_{Hard} stopnia μ dla wszystkich możliwych kodów można znaleźć z zależności:

$$W_{Hard}(\mu) = C_n^\mu \quad (1)$$

gdzie:

n – liczba pozycji przetwornika AC.

Teraz rozpatrzmy wpływ niesprawności odchylenia na powstanie błędów różnego stopnia. Niech w testowanym układzie analogowym istnieje niesprawność odchylenia (lub kilka niesprawności odchylenia), pod wpływem których wypadkowy sygnał analogowy na wyjściu układu odchyła się od wartości wzorcowej o – 4V (+5V). Na rysunku 1b przedstawione są wartości stopni błędów dla poszczególnych sygnałów wzorcowych.

Jak widać z rysunku 1 każdej wartości wzorcowej odpowiada własny rozkład stopnia błędu w zależności od wielkości odchyłki. Ogólną liczbę błędów W_{Soft} stopnia μ dla wszystkich wzorcowych kodów i dla wszystkich możliwych odchyłek można wyrazić zależnością:

$$W_{Soft}(\mu) = W_{Soft}^1 + W_{Soft}^2 + W_{Soft}^3 \quad (2)$$

gdzie:

$W_{Soft}^i, i = \overline{1,3}$, wyraża się wzorami:

$$W_{Soft}^1 = \sum_{i=1}^V (2^n - NUM_i) \quad \mu \leq n \quad (3)$$

gdzie:

n – liczba bitów przetwornika AC,

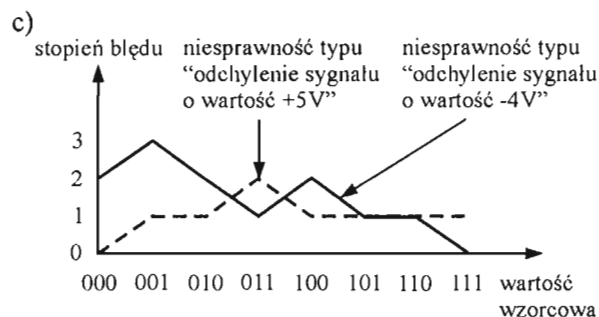
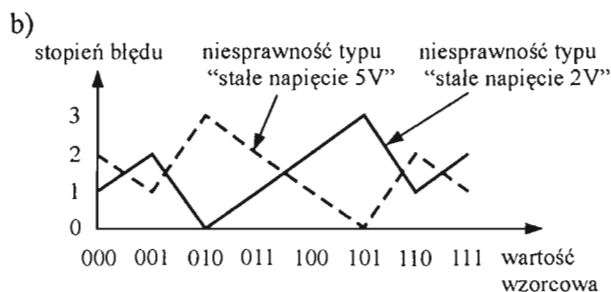
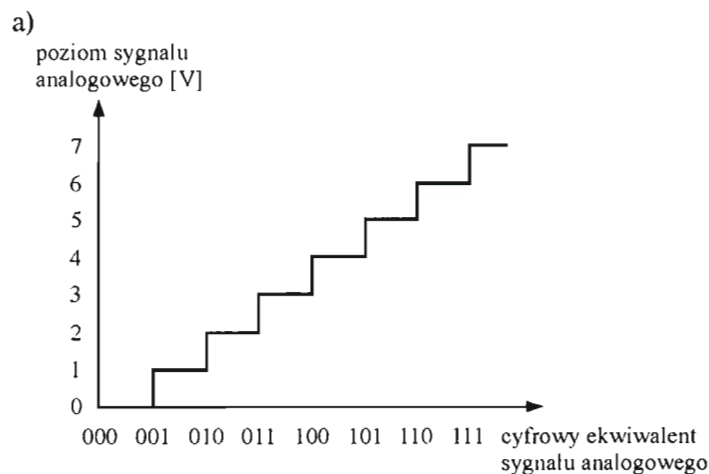
$V = C_n^\mu$, NUM_i – wartość n -bitowej liczby dwójkowej o μ jedynek, przy czym $NUM_i \neq NUM_j$ dla $i \neq j$.

$$W_{Soft}^2 = C_{n-1}^{\mu-1} (2^{n-1} - 1) \quad \mu \leq n \quad (4)$$

$$W_{Soft}^3 = \begin{cases} C_{n-1}^{\mu-1} (2^{n-1} - 1) & \mu < n \\ 0 & \mu = n \end{cases} \quad (5)$$

W przypadku czterobitowego przetwornika AC rozkład błędów dla wszystkich wzorcowych kodów i dla wszystkich możliwych odchyłek wygląda następująco: $W_{Soft}(1) = 77$; $W_{Soft}(2) = 90$; $W_{Soft}(3) = 48$; $W_{Soft}(4) = 8$.

W ten sposób urządzenie analizujące odpowiedź układu musi zapewnić równomierne prawdopodobieństwo wykrywania błędów różnego stopnia.



Rys. 1. Przyporządkowanie kodu cyfrowego AC poziomu sygnału analogowego (a), odwzorowanie niesprawności katastroficznych (b) i niesprawności odchylenia (c) w błędy różnego stopnia dla trzybitowego przetwornika AC.

3. Otrzymywanie wyników testowania

Przeanalizujemy teraz sposoby otrzymywania wyników testowania. Najbardziej znane są następujące podejścia do problemu otrzymywania wyników.

1. Otrzymywanie sygnatury przy pomocy generatora pseudolosowych kodów testowych GPKT, który funkcjonuje jak jednokanałowy analizator sygnaturowy (JAS). W tym przypadku zwarta sekwencja binarna podawana jest na wejście GPKT. Stan GPKT po k taktach można przedstawić w następujący sposób [2]:

$$\begin{aligned}
 a_i(0) &= 0, & i &= \overline{1, n} \\
 a_1(k) &= y(k) \oplus \sum_{i=1}^n \alpha_i a_i(k-1) \\
 a_j(k) &= a_{j-1}(k-1), & j &= \overline{2, n}
 \end{aligned} \tag{6}$$

gdzie:

$$\begin{aligned}
 n & - \text{ilość pozycji GPKT,} \\
 \alpha_i \in \{0,1\} & - i\text{-ty współczynnik zbudowany na podstawie wielomianu GPKT,} \\
 y(i) & - i\text{-ty symbol sekwencji.}
 \end{aligned}$$

2. Otrzymywanie sumy kontrolnej metodą zliczania jedynek w sekwencji wejściowej przy pomocy licznika sumującego. Zawartość n – bitowego licznika po k taktach opisany jest następującym wyrażeniem:

$$\begin{aligned}
 M(0) &= 0 \\
 M(k) &= \left[\sum_{i=1}^k y(i) \right] \bmod 2^n
 \end{aligned} \tag{7}$$

3. Jednoczesne otrzymywanie sygnatury na JAS i sumy kontrolnej w liczniku. W rezultacie otrzymamy dwa ścisłe wyniki: sygnatura w JAS i suma kontrolna w liczniku [6].

Oprócz tego rozpatrzmy i porównamy z przedstawionymi wyżej następujące podejścia do otrzymywania wyników testowania.

4. Otrzymywanie wyników testowania przy pomocy stochastycznego integratora – IS (szczegółowy opis IS znajduje się w pracy [7]). Rezultatem kompresji sekwencji wejściowej przez IS jest wartość, która powstała na pozycjach licznika rewersyjnego. Rezultat testu opisać można przy pomocy następującego wyrażenia:

$$M(0) = 0 \tag{8}$$

$$M(k) = \sum_{i=1}^k (y(i) - z(i))$$

gdzie:

$y(i)$ – i -ty symbol kompresowanej sekwencji,

$z(i)$ – wartość na wyjściu komparatora w i -tym takcie, która otrzymywana jest na podstawie wyrażenia:

$$z(i) = \begin{cases} 1, & M(i-1) \geq G(i-1) \\ 0, & M(i-1) < G(i-1) \end{cases} \quad (9)$$

gdzie:

$G(i-1)$ – stan GPTN w $i-1$ chwili czasu,

$M(i-1)$ – stan licznika w $i-1$ chwili czasu.

Przy czym $G(0) \neq 0$. Wyrażenie do określenia stanu GPTN w k -tej chwili czasu przedstawione jest w [2].

5. Jednoczesne otrzymywanie sygnatury przy pomocy JAS i wyniku w IS. Tryb ten wyróżnia się tym, że funkcjonowanie GPKT opisane jest wyrażeniem (6) i wynikiem jego pracy będą sygnatury, otrzymane w JAS i liczniku.

Rozpatrzmy każdą z wymienionych metod z punktu widzenia wiarygodności analizy kompresowanych sekwencji. Do oceny efektywności metod otrzymywania wyników testu wykorzystywany jest rozkład prawdopodobieństwa p_e^μ niewykrycia błędu w zależności od jego stopnia $\mu \in \{1, l\}$, gdzie: l długość kompresowanej sekwencji [2].

Problemy wiarygodności analizy sygnaturowej i metody zliczania jedynek rozpatrywane były dostatecznie szeroko w pracach [2] i [6]. Wyrażenie określające prawdopodobieństwo niewykrycia błędu stopnia μ w JAS przy długości sekwencji $l = 2^n - 1$, gdzie: n – liczba pozycji JAS, przedstawione jest w [2].

Prawdopodobieństwo niewykrycia błędu stopnia μ w metodzie zliczania jedynek określone jest przez wyrażenie [2]:

$$p_e^\mu = 0, \quad \mu = 2k + 1 \quad (10)$$

$$p_e^\mu = \frac{C_r^{\mu/2} C_{l-r}^{\mu/2}}{C_l^\mu}, \quad \mu = 2k$$

gdzie:

$l = 2^n - 1$ – długość sekwencji,
 r – liczba jedynek w sekwencji.

Ponieważ, jak wynika z (10), prawdopodobieństwo niewykrycia błędu stopnia μ w metodzie zliczania jedynek zależy od liczby symboli jedynekowych w sekwencji wejściowej, należy znać średnie prawdopodobieństwo $p_{e_mid}^\mu$ niewykrycia błędu stopnia μ :

$$p_{e_mid}^\mu = \frac{\sum_{r=1}^l p_e^\mu}{l} \quad (11)$$

gdzie:

p_e^μ – prawdopodobieństwo niewykrycia błędu stopnia μ w metodzie zliczania jedynek w sekwencjach z r jedynekami,
 r – liczba jedynek w sekwencji o długości l .

Przy jednoczesnym wykorzystaniu do kompresji sekwencji wejściowej JAS i licznika błęd okazuje się niewykrywalny w takim przypadku, gdy sygnatura i suma kontrolna sekwencji, mającej błąd, jest zgodna z sygnaturą i sumą kontrolną sekwencji wzorcowej [6]. Liczby niewykrywalnych błędów V_e^μ stopnia μ należy szukać dla każdej wzorcowej sekwencji, tak jak dla każdej sekwencji z r jedynekami istnieje rozkład pary sygnatura plus ilościowa ocena. Średnie prawdopodobieństwo niewykrycia błędu stopnia μ można przedstawić tak:

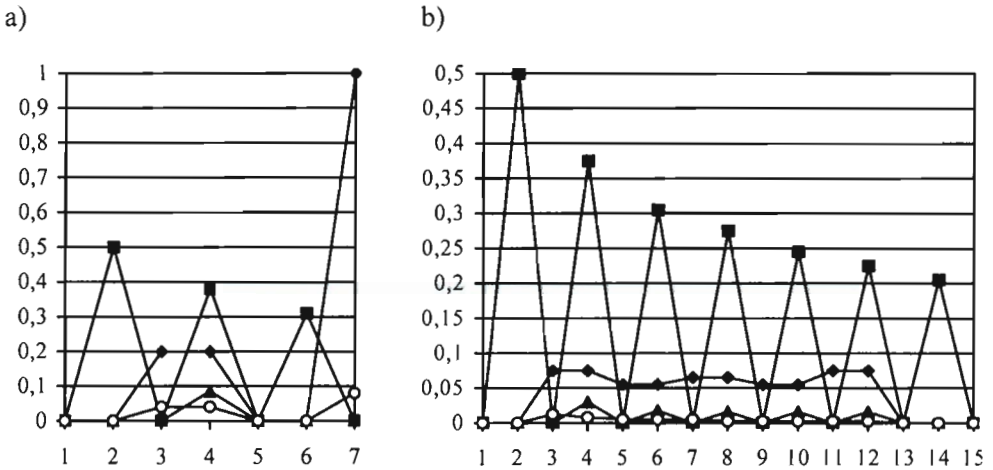
$$p_{e_mid}^\mu = \frac{\sum_{i=0}^{N-1} V_e^\mu(i)}{NC_l^\mu} \quad (12)$$

gdzie:

$V_e^\mu(i)$ – ilość niewykrywalnych błędów stopnia μ dla sekwencji i ,
 $N = 2^n$, n – ilość pozycji licznika GPKT.

Średnie prawdopodobieństwo $p_{e_mid}^\mu$ niewykrycia błędu stopnia μ jest równe zero w tych przypadkach, gdy ilość niewykrywalnych błędów wynosi zero dla analizy sygnaturowej lub dla metody zliczania jedynek.

W przypadku wykorzystania integratora stochastycznego lub równoległe IS i JAS, to jak widać z (8), sygnatura rezultatu znajduje się w złożonej funkcjonalnej zależności od wartości sekwencji wejściowej, stanu początkowego GPKT i jego zadanego wielomianu. Dana zależność utrudnia analityczne określenie prawdopodobieństwa niewykrycia błędu stopnia μ . W ogólnym przypadku średnie prawdopodobieństwo niewykrywania błędu można określić zgodnie z (12), gdzie $V_e^\mu(i)$ – ilość niewykrywalnych błędów stopnia μ dla IS lub IS i JAS.



Rys. 2. Prawdopodobieństwa niewykrycia błędu stopnia μ w sekwencji o długości 8 bitów dla trzy-bitowego JAS, licznika i integratora (a), dla sekwencji o długości 15 bitów oraz czterobitowego JAS, licznika i integratora (b), gdzie: \blacklozenge – JAS, \blacksquare – licznik, \blacktriangle – licznik i JAS, \circ – integrator i JAS.

Na rysunku 2 przedstawiona jest zależność prawdopodobieństwa niewykrywania błędu stopnia μ dla różnych ilości pozycji GPKT i długości sekwencji wejściowej. Na rysunku 2b nie przedstawiono wartości prawdopodobieństwa niewykrywania błędu stopnia $\mu = 15$ dla JAS. Wartość tego prawdopodobieństwa wynosi 1. Jak widać z rysunku 2 i wyniku z wyżej przytoczonego wymagania na równomierność rozkładu prawdopodobieństwa niewykrywania błędów różnego stopnia, można wywnioskować, że tryb otrzymywania oceny jednocześnie na IS i JAS jest najbardziej odpowiedni do tego celu.

4. Zakończenie

W pracy przeprowadzono badanie odwzorowania niesprawności układów analogowo-cyfrowych w błędy różnego stopnia i przedstawiono sposób otrzymywania wyników, który pozwala zwiększyć wiarygodność testowego eksperymentu przy pomocy wbudowanego samotestowania układów analogowo-cyfrowych.

Literatura

- [1] R. I. Gruszwicki, A. Ch. Mursajew, W. B. Smołow: *Analogowo-cyfrowe urządzenia peryferyjne w systemach mikroprocesorowych*; Leningrad 1989.
- [2] W. N. Yarmolik: *Kontrolowanie i diagnostyka cyfrowych podzespołów komputerowych*; Nauka i technika, Mińsk 1988.
- [3] M. Ohletz: *Hybrid Built-In Self-Test (HBIST) for Mixed Analogue/Digital Circuits*; IEEE European Test Conference, 1991, 307-316.
- [4] W. N. Yarmolik, I. V. Kaczan: *Określenie stopnia błędów, wywoływanych niesprawnościami układów cyfrowych*; *Automatyka i technika komputerowa* nr 18, 1989, 101-106.
- [5] M. Soma: *Fault Modeling and Test Generation for Sample-and-Hold Circuits*; International Symposium on Circuits and Systems, 1991, 2072-2075.
- [6] J. P. Robinson, N. R. Saxena: *Simultaneous Signature and Syndrome Compression*; IEEE Trans. on CAD Vol. 7 N5, 1988, 584-589.
- [7] W. W. Jakowlew, R. F. Fiedorow: *Komputery stochastyczne*; Leningrad 1974.

MIXED SIGNAL TESTING BASED ON COMPACT ESTIMATES BY STOCHASTIC INTEGRATOR

Summary: The work proposes the analysis of an inefficiency of a tested system in different degree errors. On the ground of this examination the most applicable method of receiving test results is presented. It allows to increase the credibility of results during hybrid built-in self-tests.

Key words: Self-Testing, mixed signal circuits, stochastic integrator, signature analyser