

Norbert MIELCZAREK*

MODELOWANIE PRZEKSZTAŁTNIKÓW ENERGOELEKTRONICZNYCH W CYFROWYCH UKŁADACH CZASU RZECZYWISTEGO

W pracy przedstawiono dwuprocesorowy układ DSP do symulacji układów energoelektronicznych w trybie czasu rzeczywistego. Ogólnie scharakteryzowano układ i jego przydatność do badań w trybie czasu rzeczywistego. Zamieszczono wybrane wyniki badań symulacyjnych.

1. WSTĘP

Przy obecnym intensywnym tempie rozwoju elektroniki cyfrowej, a zwłaszcza układów mikroprocesorowych i wzroście ich mocy obliczeniowych coraz częściej rzeczywiste układy analogowe modelowane są w układzie cyfrowym. Daje to nowe możliwości wykorzystania ich mocy obliczeniowej do symulacji układów fizycznych. Model analogowego urządzenia opisywany jest równaniami matematycznymi i umieszcza w pamięci szybkiego procesora, który na podstawie zadanych parametrów oblicza odpowiedź układu i umieszcza ją na wyjściu urządzenia w trybie czasu rzeczywistego, czyli w skończonym i przewidywalnym czasie. W procesie projektowania cyfrowego sterowania układów energoelektronicznych, symulacja tych układów w trybie czasu rzeczywistego w znacznym stopniu przyspiesza ten proces i obniża jego koszty. Wymaganym warunkiem jest jednak bardzo szybkie środowisko, w którym odbywają się symulacje, aby zapewnić zgodność otrzymanych wyników z rzeczywistością.

System czasu rzeczywistego nie musi być szybki - istotne jest jedynie, aby jego działania spełniały narzucone ograniczenia czasowe (*ang. deadline*). Układy takie znajdują zastosowanie w przemyśle do nadzorowania procesów technologicznych, do nadzorowania eksperymentów naukowych, w urządzeniach powszechnego użytku, (ABS i ESP czy wtrysku paliwa do silników samochodowych), w medycynie, w lotnictwie, zastosowaniach wojskowych i kosmicznych.

Powszechnie stosowane programy do symulacji (Matlab, PSpice itp.) nie gwarantują wykonania swoich obliczeń w ciągu wcześniej ustalonego czasu. Na długość obliczeń na tym samym komputerze za każdym razem ma wpływ m.in. obciążenie systemu operacyjnego. Oferowane komercyjne symulatory czasu

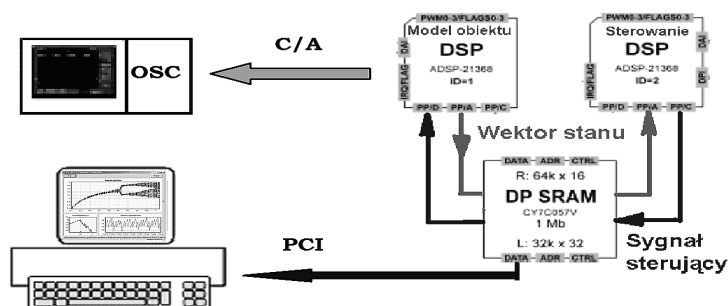
* Politechnika Poznańska.

rzeczywistego (np. VisSim/Real-TimePRO™, dSPACE Simulator i inne) są bardzo kosztowne, stąd pomysł opracowania własnego symulatora czasu rzeczywistego na bazie karty dwuprocessorowej, która docelowo wykorzystywana jest także do sterowania określonym urządzeniem energoelektronicznym.

Głównym celem wykorzystania przez autora symulacji w trybie rzeczywistym jest przyspieszenie obliczeń symulacyjnych, weryfikacja algorytmu sterowania bez narażania układu fizycznego na uszkodzenia oraz sprawdzenie metod sterowania dowolnych układów fizycznych, bez konieczności ich budowania (kupowania).

2. UKŁAD DO SYMULACJI W TRYBIE RZECZYWISTYM

Symulator powstał w oparciu o kartę ALS-G3-238PCI opracowanej przez firmę Alfine TIM [4]. Jest to dwuprocessorowa płyta wyposażona w procesory SHARC, która poprzez złącze PCI montowana jest w komputerze PC. Wyposażona jest w pamięć typu Dual Port, do której dostęp jest możliwy od strony procesorów sygnałowych, jak również od strony komputera PC przez magistralę PCI. Karta wyposażona jest w przetworniki A/C i D/C oraz 32 kanały PWM. Głównym celem pracy tego układu jest realizacja zaawansowanych algorytmów sterowania urządzeń energoelektronicznych. W prezentowanej pracy układ wykorzystany jest jako symulator czasu rzeczywistego.



Rys. 1. Schemat blokowy badanego symulatora czasu rzeczywistego

Na rysunku 1 pokazano schemat blokowy symulatora. Jeden procesor sygnałowy zawiera model matematyczny przekształtnika w postaci równań różniczkowych lub rozwiązania analitycznego i przed ustalonym czasem krytycznym przesyła do pamięci DP SRAM (*Dual Port Static Random Access Memory*) wektor stanu, który wysyłany jest także na przetworniki C/A. Drugi procesor realizuje algorytm sterowania obiektem na podstawie pobranego wektora stanu i wysyła do pamięci DP SRAM sygnał sterujący przekształtnikiem, którego model znajduje się w pierwszym procesorze. W celu wizualizacji wyników symulacji, do kanałów przetworników C/A można podłączyć oscyloskop.

Obserwacja przebiegów z pełną 32-bitową precyzją (procesory sygnałowe mają architekturę 32-bitową) wymaga uruchomienia specjalnego programu (opracowanego przez autora), pobierającego z pamięci DP SRAM próbki czasowe i wizualizującego przebiegi na ekranie komputera. Do wizualizacji obliczonych wielkości został opracowany program komputerowy w języku C++, który korzysta z danych wystawionych na magistralę PCI karty pomiarowej i może wyświetlać wyniki bieżących analiz danych przesyłanych z układu pomiarowego, a są to między innymi: przebiegi czasowe, płaszczyzny fazowe, przekroje Poincaré, analiza FFT, rekonstruowany atraktor oraz (po zmianie algorytmu sterowania) diagramów bifurkacji. Komputer PC nie wpływa na proces symulacji, jest tylko narzędziem do przedstawiania wykresów otrzymanych w wyniku obliczeń realizowanych przez procesory karty ALS-G3-238PCI.

Tabela 1. Tabela czasów krytycznych dla układu 2 rzędu

Metoda otrzymania rozwiązania	Czas krytyczny (deadline)
Fehleberga 5 rzędu	12.5 μ s
Runge-Kutty 4 rzędu	6.25 μ s
Gear'a 4 rzędu	5 μ s
Gear'a 2 rzędu	4 μ s
Analityczne	4 μ s

W tabeli 1 pokazano wartości czasów krytycznych dla badanego symulatora czasu rzeczywistego, otrzymane dla różnych metod otrzymywania wektorów stanów modelu opisanego równaniem różniczkowym drugiego rzędu. Najdokładniejszą i najszybszą metodą jest rozwiązanie analityczne. Bardzo dokładną metodą, lecz nieco bardziej czasochłonną jest także metoda Gear'a 4 rzędu.

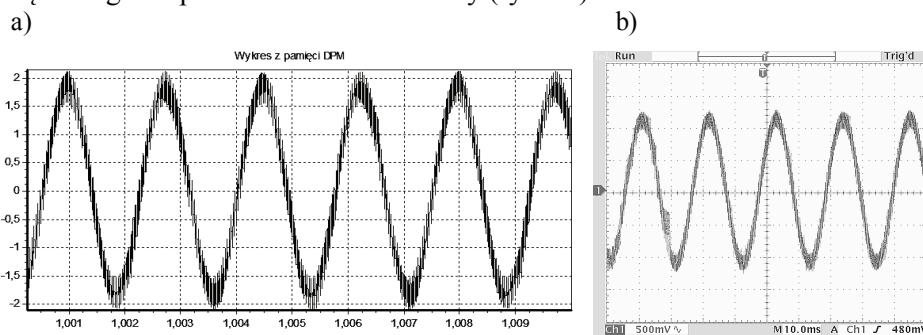
3. WYNIKI BADAŃ SYMULACYJNYCH

Jako przykład symulacji przedstawiono dwa przekształtniki z zaworami modelowanymi jako łączniki idealne. Pierwszym przekształtnikiem jest falownik o strukturze mostka H sterowany z modulacją PWM [2], obciążony odbiornikiem RL, czyli o układ o równaniu różniczkowym rzędu pierwszego. Drugim to układ obniżający napięcie typu Buck [1], którego modelem matematycznym jest równanie różniczkowe drugiego rzędu.

3.1. Układ I rzędu falownika o strukturze mostka

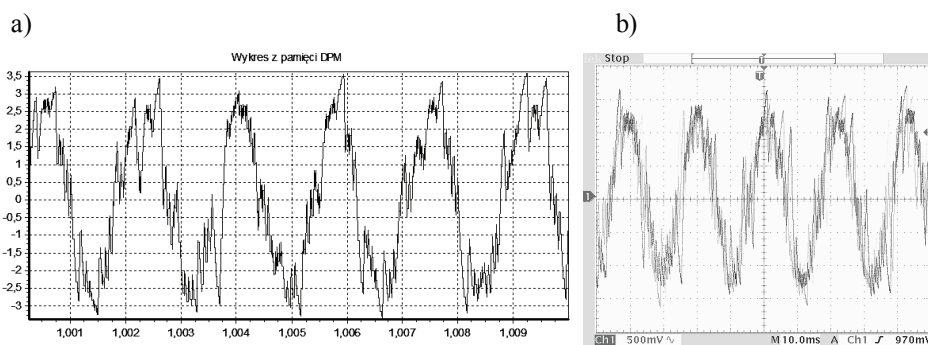
Przebiegi uzyskane dla falownika o sinusoidalnym prądzie zadanym dla wzmocnienia w torze sterowania $K = 0,2$ zostały zaprezentowane na rysunku 2. Wektor stanu otrzymywany jest na podstawie równania analitycznego. Jest to

przykład pracy stabilnej 1T-okresowej. Obliczenia zostały wykonane metodą Gear'a 4 rzędu. Zaprezentowano dwa typy przebiegów: wykres z pamięci DP SRAM (rys. 2a), do której ma dostęp komputer nadrzędny oraz przebieg odzwierciedlający prąd przekształtnika obserwowany na oscyloskopie podłączonego do przetworników C/A karty (rys. 2b).



Rys. 2. Prąd wyjściowy falownika o strukturze mostka – praca stabilna:
a) wykres z pamięci DP SRAM; b) przebieg z oscyloskopu

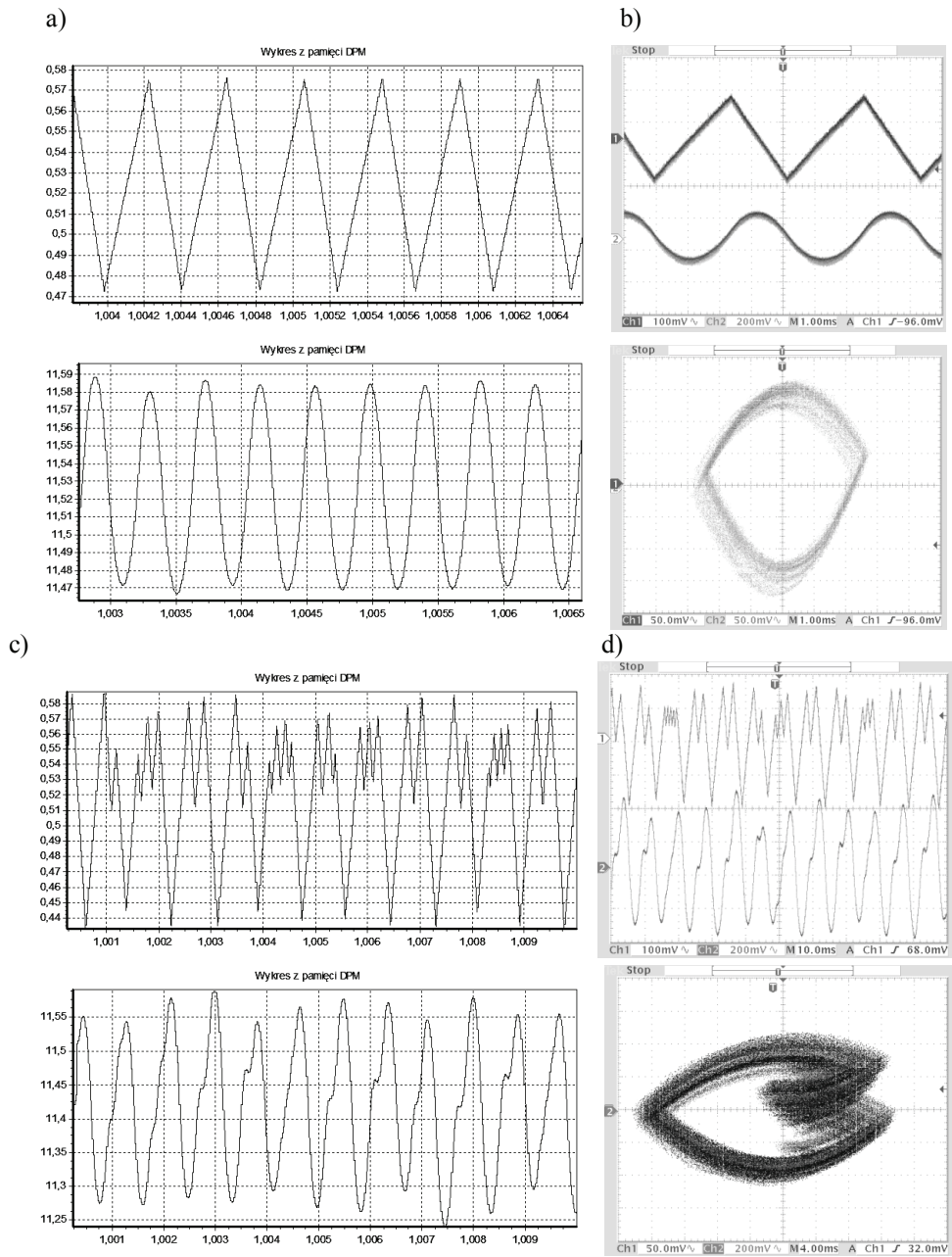
Rysunek 3 obrazuje pracę chaotyczną [3] tego przekształtnika dla wzmocnienia $K = 1$. Wyniki symulacji w trybie rzeczywistym są zgodne z wynikami publikowanymi w literaturze [2] i są wystarczająco dokładne, by wykrywać stany, w których pojawia się chaos deterministyczny [3].



Rys. 3. Prąd wyjściowy falownika o strukturze mostka – praca chaotyczna:
a) wykres z pamięci DP SRAM; b) przebiegi z oscyloskopu

3.2. Układ II rzędu - przekształtnik Buck

Następnym badanym przekształtnikiem jest przekształtnik obniżający napięcie typu Buck.



Rys. 4. Przebiegi prądu i napięcia dla przekształtnika Buck – a) praca 1T okresowa stabilna K=8 wykres z pamięci Dual Port; b) praca 1T okresowa stabilna K=8 przebiegi z oscyloskopu; c) praca chaotyczna K=18 wykres z pamięci Dual Port; d) praca chaotyczna K=18 przebiegi z oscyloskopu

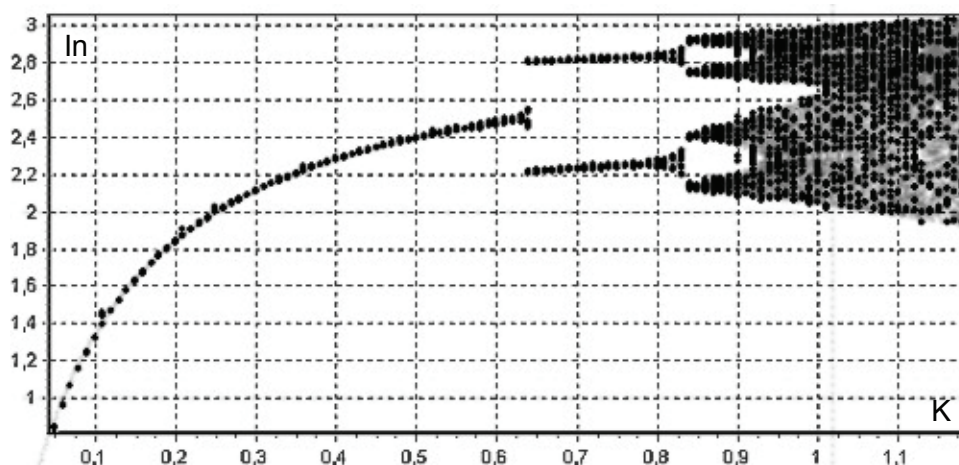
Na rysunku 4a i 4b przedstawiono przebiegi prądu oraz napięcia otrzymane dla przekształtnika Buck, podczas pracy 1T-okresowej (T - okres modulacji PWM) dla wzmocnienia $K = 8$. Obliczenia zostały wykonane metodą Gear'a 4 rzędu. Pod przebiegami z oscyloskopu umieszczono także płaszczyznę fazową. Wszystkie wyniki są prawie identyczne, a wyniki badań przekształtnika Buck pokrywają się z prowadzonymi wcześniej symulacjami i obliczeniami analitycznymi dostępnymi w literaturze [1].

Następnie wprowadzono układ w stan chaotyczny (niestabilny) dla wzmocnienia $K = 18$. Na rysunku 4c i 4d przedstawiono przebiegi prądu i napięcia przekształtnika dla tego przypadku.

4. PORÓWNANIE WYNIKÓW SYMULACJI

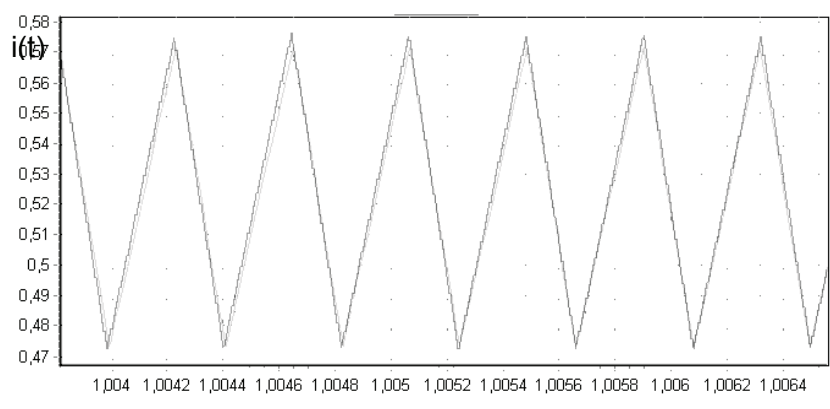
W celu sprawdzenia poprawności wykonywanych obliczeń układu symulatora czasu rzeczywistego wyniki symulacji porównano z wynikami programu symulacyjnego *ChaoPhS* [5] dla omawianych przekształtników: falownika oraz układu Buck.

Na rysunku 5 pokazano dwa diagramy bifurkacji otrzymane symulacyjnie dla falownika jednofazowego o strukturze mostka. Diagramy te powstały dla prądu odczytywanego co jeden okres modulacji PWM. Parametrem kontrolnym tego diagramu jest wzmocnienie w torze sterowania K . Po przekroczeniu wartości wzmocnienia 0,85 pojawia się chaos deterministyczny. Jeden diagram (kolor czarny) powstał na bazie danych w pamięci DP SRAM, natomiast drugi (kolor zielony) otrzymano w programie *ChaoPhS*.



Rys. 5. Porównanie diagramów bifurkacji prądu falownika otrzymanych w programie *ChaoPhS* (kolor szary) i w symulatorze czasu rzeczywistego (kolor czarny)

Następnie zbadano zbieżność przebiegów dla przekształtnika opisanego równaniem różniczkowym drugiego rzędu – układu obniżającego napięcie typu Buck. Na rysunku 6 przedstawiono przebiegi prądu otrzymane dla przekształtnika Buck, podczas pracy 1T-okresowej (T - okres modulacji PWM) dla wzmacnienia $K = 8$. Pokazano tam dwa przebiegi prądu: uzyskany w zwykłym symulatorze *ChaoPhS* (kolor zielony) oraz otrzymany w opisywanym symulatorze czasu rzeczywistego (kolor czerwony). Można zauważyć, że przebiegi pokrywają się, co świadczy o poprawności obliczeń wykonanych w opracowanym programie.



Rys. 6. Przebiegi prądu uzyskane dla przekształtnika Buck: porównanie prądu otrzymanego w programie *ChaoPhS* (zielony) z symulacjami w trybie rzeczywistym (czerwony)

Wyniki badań z użyciem symulatora dla układu I i II rzędu potwierdzają możliwość wykrywania zachowań chaotycznych przy użyciu zaprezentowanego zestawu (przetworniki, oscyloskop, karta PCI). Głównym celem wykorzystania symulacji w trybie rzeczywistym w pracy jest przyspieszenie obliczeń symulacyjnych, weryfikacja algorytmu sterowania bez narażania układu fizycznego na uszkodzenia, sprawdzenie metod sterowania dowolnych układów fizycznych, bez konieczności ich budowania. Symulator pracujący w trybie czasu rzeczywistego wykorzystany został we wstępnej fazie prac badawczych w celu przetestowania zależności czasowych i algorytmu sterowania.

5. PODSUMOWANIE

W pracy przedstawiono symulator czasu rzeczywistego oparty na karcie ALS-G3-238PCI. Pokazano także wyniki badań z użyciem symulatora dla układu I i II rzędu. Potwierdzono możliwość wykrywania zachowań chaotycznych przy użyciu zaprezentowanego zestawu (przetworniki, oscyloskop, karta PCI). Głównym celem autora wykorzystania symulacji w trybie rzeczywistym jest przyspieszenie obliczeń symulacyjnych, weryfikacja algorytmu sterowania bez narażania układu

fizycznego na uszkodzenia, sprawdzenie metod sterowania dowolnych układów fizycznych, bez konieczności ich budowania. Przeprowadzając symulacje należy pamiętać, że ich dokładność jest zawsze zobligowana dokładnością modelu matematycznego. Symulator pracujący w trybie czasu rzeczywistego może być wykorzystany we wstępnej fazie prac badawczych, gdy istnieje potrzeba przetestowania zależności czasowych i algorytmu sterowania.

LITERATURA

- [1] Porada R., Mielczarek N.: Analysis Of Chaotic Behaviour In Power Electronics. "Computer Applications in Electrical Engineering" part II, Poznań 2004.
- [2] H.H.C. Iu, B. Robert.: Control of chaos in a PWM current-mode H-bridge inverter using time-delayed feedback. IEEE Transactions on Circuits and Systems, 50(8):1125-1129, 2003.
- [3] Ott E.: „Chaos w układach dynamicznych”. Wydawnictwo Naukowo-Techniczne, Warszawa 1997.
- [4] www.alfine.pl
- [5] Porada R, Mielczarek N.: Modeling of Chaotic Systems in the ChaoPhS Program. "Modelling Dynamics in Processes and Systems". s. 1-20, Springer Berlin/Heidelberg 2009.
- [6] www.vissim.us
- [7] www.dspaceinc.com
- [8] www.opal-rt.com
- [9] www.adi.com
- [10] Baron B, Piątek Ł.: Metody numeryczne w C++ Builder. Helion, Gliwice 2004
- [11] Dahlquist G., Björck Å.: Metody numeryczne. PWN, Warszawa 1983.
- [12] Schuster H. G.: Chaos deterministyczny. Wprowadzenie. PWN, Warszawa 1995.

MODELING OF POWER ELECTRONICS CONVERTERS IN DIGITAL REAL TIME SYSTEMS)

In paper it was presented PCI card equipped with two digital signal processors (SHARC) used to real-time mode simulation. It was described his usabilities and possibilities and it was presented selected results of simulation.