

Sławomir GRZELAK, Marek ZIELIŃSKI, Dariusz CHABERSKI, Leszek WYDŹGOWSKI
 INSTYTUT FIZYKI UMK, UL. GRUDZIĄDZKA 5/7, 87-100 TORUŃ

Badanie fluktuacji czasu ustalania przerzutnika

Dr Sławomir GRZELAK

Autor jest asystentem w Zakładzie Fizyki Technicznej i Zastosowań Fizyki UMK w Toruniu. Stopień doktora uzyskał w roku 2006. Zainteresowania naukowe to metrologia odcinków czasowych, technika cyfrowa. Prowadzi zajęcia dydaktyczne między innymi z miernictwa wielkości elektrycznych i nieelektrycznych, teorii obwodów.

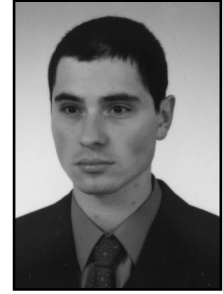
e-mail: slawg@fizyka.umk.pl



Dr Dariusz CHABERSKI

Autor jest pracownikiem naukowo-dydaktycznym w Zakładzie Fizyki Technicznej i Zastosowań Fizyki UMK w Toruniu. Stopień doktora uzyskał w roku 2006. Prowadzi badania w zakresie metrologii odcinków czasowych, techniki cyfrowej, systemów mikroprocesorowych i układów programowalnych.

e-mail: daras@fizyka.umk.pl



Dr hab. inż. Marek ZIELIŃSKI

Autor pracuje na stanowisku profesora nadzwyczajnego UMK. Jest kierownikiem Zakładu Fizyki Technicznej i Zastosowań Fizyki UMK. Tematyka badawcza to metrologia elektryczna, systemy pomiarowe zliczania fotonów i jonów.

e-mail: marziel@fizyka.umk.pl



Mgr Leszek WYDŹGOWSKI

Autor ukończył studia magisterskie na wydziale Fizyki, Astronomii i Informatyki Stosowanej Uniwersytetu Mikołaja Kopernika w Toruniu w roku 2004. Obecnie kontynuuje naukę na studiach doktoranckich.

e-mail: lehu@fizyka.umk.pl



Streszczenie

Zjawisko metastabilności występujące w przerzutnikach podzielono na dwa różne efekty. Pierwszy dotyczy zwiększonego czasu propagacji, a drugi przypadkowości w ustalaniu stanu wyjściowego. Przedstawiono uogólniony model przerzutnika typu D wyzwalanego zboczem. Zaproponowano metodę pomiaru dodatkowego parametru zinterpretowanego jako poziom fluktuacji czasu ustalania, dla wprowadzonego modelu. Przeprowadzono pomiary przerzutników zaimplementowanych w strukturze FPGA wykonanej w technologii 180 nm. Wartość wprowadzonego parametru w modelu ma znaczenie w wysokorozdzielczej metrologii odcinków czasowych i może wpływać na sumaryczny błąd losowy mierzonego odcinka czasu.

Słowa kluczowe: czas ustalania, metastabilność, struktura FPGA, pomiar odcinka czasowego

Research of setup time fluctuation of the flip-flop

Abstract

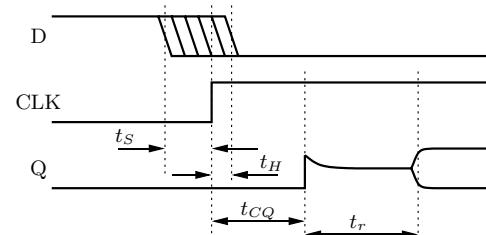
The metastability effect is discussed in this paper as two separated effects. The first concerns the increase of the propagation time and the second concerns the random character of output states. The generalized model of the flip-flop was introduced. The measurements method of the setup time fluctuation is presented. The results of measurements for the flip-flops implemented in the FPGA structure are also discussed.

Keywords: setup time, metastability, FPGA, time interval measurement

1. Wprowadzenie

Jednym z rozwiązań stosowanych w wysokorozdzielczej metrologii odcinków czasowych jest wykorzystanie wielosegmentowej linii opóźniającej oraz rejestru zbudowanego na przerzutnikach typu D [1,2]. Linia opóźniająca wytwarza wiele faz sygnału zegarowego, które następnie są zatraskiwane w rejestrze każdym asynchronicznym zdarzeniem (start lub stop)

reprezentowanym przez zbocze narastające sygnału wyzwalającego. Istotnym parametrem stosowanych w rejestrze przerzutników D jest czas ustalania (ang. setup time). Jest to minimalny czas przed wystąpieniem zbocza zatraskującego na wejściu zegarowym CLK, podczas którego na wejściu D przerzutnika poziom logiczny musi być ustalony. Niespełnienie tego warunku w wysokorozdzielczym module pomiarowym ma miejsce praktycznie podczas każdego pomiaru. Wówczas może wystąpić zwiększenie czasu propagacji sygnału t_{CQ} (który występuje przy spełnieniu warunków czasu ustalania) o wartość t_r lub zatrzaśnięcie niewłaściwego stanu. Zostało to pokazane na rysunku 1. Zatrzaśnięcie niewłaściwego stanu zinterpretowano jako fluktuacje czasu ustalania przerzutnika t_s . W wysokorozdzielczych układach pomiaru odcinka czasowego stanowi to pewien przyczynek do błędu losowego wprowadzanego przez przyrząd. Na rysunku 1 zaznaczono także czas t_H , przez który nie powinno dochodzić do zmian na linii danych D po wystąpieniu zbocza na CLK (ang. hold time), jednak większość producentów układów FPGA podaje, że czas ten wynosi zero.



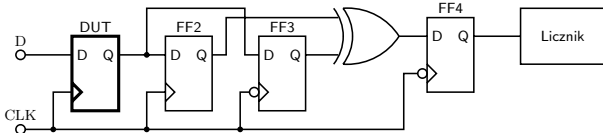
Rys. 1. Zjawisko metastabilności
 Fig. 1. Metastability effect

W referacie opisano uogólniony model dla przerzutnika D oraz metodę pomiaru zwiększonego czasu propagacji t_r i fluktuacji czasu ustalania przerzutnika. Przedstawiono także otrzymane

rezultaty pomiarów dla struktury programowalnej FPGA XCV300E.

2. Zwiększenie czasu propagacji

W zjawisku metastabilności występującym w przerzutnikach można odseparować losowe zwiększenie czasu propagacji sygnału przez przerzutnik. Na rysunku 2 przedstawiono układ, w którym dokonano pomiaru czasu propagacji sygnału przez przerzutnik DUT w strukturze programowalnej FPGA. Do wejścia D doprowadzono sygnał o częstotliwości f_D , natomiast do wejścia CLK podawano sygnał o wyższej i skokowo regulowanej częstotliwości f_{CLK} . Sygnały wytworzone zostały przez całkowicie niezależne generatory oraz f_{CLK} nie było wielokrotnością f_D . Gwarantowało to jednostajny rozkład prawdopodobieństwa zaburzenia czasu ustalania. Przerzutniki FF2 i FF3 zatrzaśkiwały wyjście Q testowanego przerzutnika DUT w dwóch różnych odległościach czasowych. Różnica w zatrzaśniętych poziomach oznaczała zwiększenie czasu propagacji, czyli wystąpienie stanu metastabilnego. W takim przypadku następowała inkrementacja licznika.

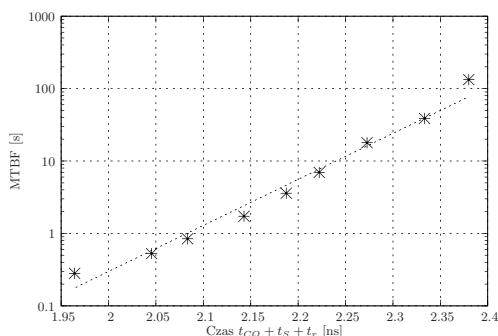


Rys. 2. Układ do pomiaru zwiększonego czasu propagacji
Fig. 2. Circuit for measure the propagation time by the flip-flop

Do opisu zjawiska zwiększonego czasu propagacji wprowadzono parametr średniego czasu pomiędzy zdarzeniami metastabilnymi MTBF opisany poniższą zależnością [3]:

$$MTBF = \frac{\exp\left(\frac{t_r}{\tau}\right)}{Wf_{CLK}f_D}, \quad (1)$$

gdzie τ i W są stałymi parametrami zależnymi od technologii wykonania przerzutnika, f_{CLK} jest częstotliwością sygnału na wejściu zegarowym CLK, f_D jest liczbą asynchronicznych przejść na sekundę na wejściu D, t_r jest czasem po którym stan przepisuje się na wyjście Q od momentu wystąpienia zbocza zegarowego pomniejszony o czas propagacji sygnału przez przerzutnik t_{CQ} (przy zachowaniu czasu ustalania) i czas ustalania t_S kolejnego przerzutnika.



Rys. 3. Punkty pomiarowe MTBF dla struktury XCV300E
Fig. 3. The MTBF points measured for a XCV300E structure

Otrzymane punkty pomiarowe dla różnych częstotliwości f_{CLK} wraz z dopasowaną prostą przedstawiono na rysunku 3[4].

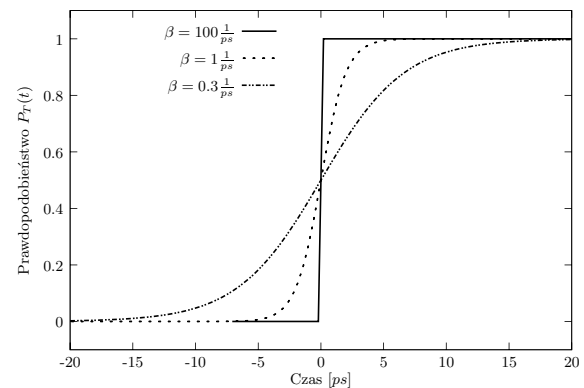
Dla badanej struktury otrzymano: $\tau=(70\pm 3)$ ps, $W=440$ ps. Podawana przez producenta wartość czasu ustalania (setup time) jest mocno zależna od klasy szybkości układu i dla FPGA XCV300E-6C wynosi 0.5 ns.

3. Model przerzutnika

Inną konsekwencją zmiany sygnału na wejściu D w zabronionym oknie czasowym jest przypadkowość w ustalaniu stanu wyjściowego. Układ do badania zwiększonego czasu propagacji z rysunku 2 nie wykrywał tego typu efektów. W celu opisu występującego zjawiska wprowadzono uogólniony model przerzutnika, w którym prawdopodobieństwo $P_T(t)$ zatrzaśnięcia właściwego poziomu logicznego z wejścia D zmieniającego się w „okolicy” czasu ustalania przerzutnika opisuje funkcja:

$$P_T(t) = \frac{1}{1 + e^{-\beta t}}, \quad (2)$$

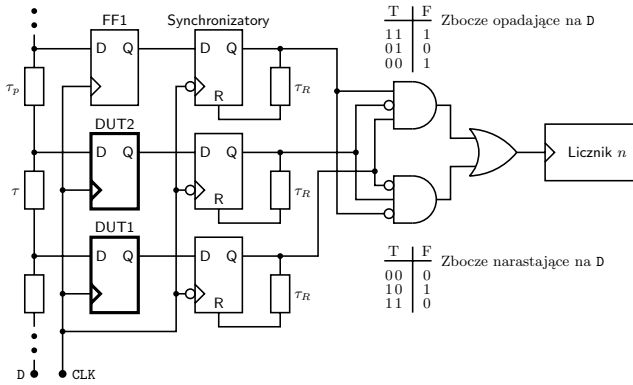
gdzie t jest różnicą czasu pomiędzy zboczem zatrzaśkującym na wejściu zegarowym przerzutnika a zmianą sygnału na wejściu D po odjęciu średniej wartości t_S (setup time), natomiast β jest dodatkowym parametrem przerzutnika typu D. Kształt tej funkcji dla różnych wartości parametru β został pokazany na rysunku 4. Dla wysokiego β funkcja posiada ostrą krawędź, co zgadza się z dotychczasowym modelem przerzutnika.



Rys. 4. Wykres funkcji $P_T(t)$ dla różnych wartości parametru
Fig. 4. The graph of the function $P_T(t)$ for various value of parameter

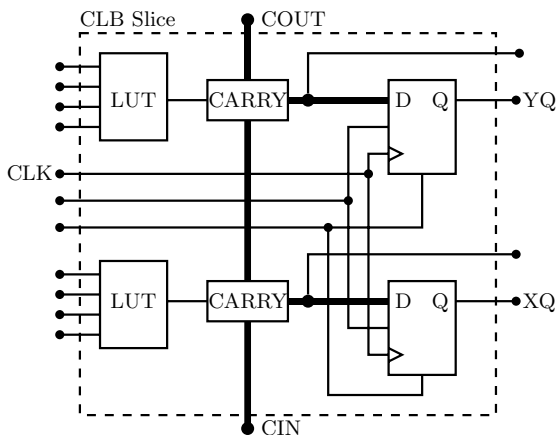
4. Fluktuacje czasu ustalania

Metoda pomiaru fluktuacji czasu ustalania została pokazana na rysunku 5. Wykorzystano wielosegmentową linię opóźniającą zbudowaną z wykorzystaniem linii służących do realizacji przeniesień arytmetycznych (ang. CARRY). W celu wytworzenia bardzo małych opóźnień wykorzystano po dwa przerzutniki w każdej komórce CLB układu programowalnego FPGA. Implementacja została pokazana na rysunku 6. Wartości opóźnień segmentów linii zmierzono metodą statystyczną (test density code). Polega ona na zliczaniu zatrzaśniętych stanów w rejestrze. Liczba zliczeń jest proporcjonalna do wartości opóźnienia. Po pomiarze wartości opóźnień metodą statystyczną zachowano topologię komórek CLB, co gwarantowało niezmienną wartość elementów opóźniających. Jako opóźnienie τ wybrano występujące w takiej linii wartości rzędu 4 ps, 6 ps, 12 ps. Element τ posiada wielokrotnie mniejszą wartość niż τ_p , co gwarantuje spełnienie warunku czasu ustalania dla przerzutnika FF1.



Rys. 5. Układ do pomiaru fluktuacji czasu ustalania
Fig. 5. Circuit for test of the setup time fluctuations

Ze względu na bardzo mały i zróżnicowany czas propagacji sygnału przez linie przeniesień arytmetycznych (ang. CARRY), występujący w użytej strukturze programowalnej, można znaleźć taką konfigurację opóźnień, że opóźnienie $\tau \ll \tau_p$.



Rys. 6. Komórka CLB jako opóźnienie
Fig. 6. CLB slice as a delay element

W układzie pokazanym na rysunku 5 zastosowano dodatkowe przerzutniki synchronizujące, których zadaniem było opóźnienie odczytu wyjść Q przerzutników DUT1 oraz DUT2 o połowę okresu sygnału podawanego na wejście CLK. Rozwiązanie takie znacznie zmniejsza prawdopodobieństwo zmiany stanu logicznego na wyjściu Q testowanych przerzutników DUT1 i DUT2 już po odczycie poziomu logicznego, zgodnie z zależnością (1). Na wejście D układu podawano sygnał o częstotliwości 200 MHz, natomiast na wejście CLK: 53,45 MHz. Przy takich wartościach częstotliwości średni czas pomiędzy zliczeniami w liczniku n stanu spowodowanego przez zwiększony czas propagacji sygnału przez przerzutnik wynosi $3 \cdot 10^{51}$ sekund i może zostać pominięty. Inkrementacja licznika n występuje także, gdy na wejściach bramek NAND pojawią się stany przedstawione w części F tabeli na rysunku 5. Taka konfiguracja stanów może wystąpić tylko wtedy, gdy nastąpi niewłaściwe zatrzaśnięcie stanu w przerzutniku DUT1 lub DUT2.

5. Wyniki badań

Zakłada się, że parametr β w funkcji (2) jest taki sam dla każdego przerzutnika. Wówczas prawdopodobieństwo wystąpienia niewłaściwego stanu w przerzutniku DUT1 wynosi

$$P_1 = 1 - P_1(t + \tau), \quad (3)$$

natomiast prawdopodobieństwo wystąpienia stanu właściwego w przerzutniku DUT2 odpowiednio $P_2 = P_1(t)$. Ponieważ przerzutniki są niezależne, wynika z tego, że prawdopodobieństwo wystąpienia obu tych zdarzeń jednocześnie jest równe iloczynowi prawdopodobieństw $P_{12} = P_1 * P_2$ i wyraża się zależnością:

$$P_{12}(t) = \frac{e^{-\beta(t+\tau)}}{(1 + e^{-\beta(t+\tau)})(1 + e^{-\beta t})} \quad (4)$$

Licznik n w układzie pomiarowym zlicza wartość proporcjonalną do następującego wyrażenia:

$$\int_{-\infty}^{+\infty} P_{12}(t) dt = \frac{\tau}{e^{\beta\tau} - 1} \quad (5)$$

Średnia częstość f_F występowania na przerzutnikach DUT1 i DUT2 stanów przeciwnych niż oczekiwane (oznaczone jako F) wynosi:

$$f_F = k f_D f_{CLK} \frac{\tau}{e^{\beta\tau} - 1} \quad (6)$$

gdzie k jest współczynnikiem proporcjonalności, f_D i f_{CLK} częstotliwościami sygnału na odpowiednich wejściach, natomiast τ jest wartością opóźnienia.

Otrzymana wartość parametru dla przerzutników w badanym układzie XCV-300E wynosi $\beta = (2 \pm 1)$ ps.

6. Podsumowanie

Referat przedstawia metodę pomiaru zjawisk występujących w przerzutnikach wyzwalanych zboczem. Opisane efekty mogą mieć znaczenie w detektorach fazy, w rejestrach zatrzaśkujących wielofazowy sygnał zegarowy asynchronicznym zboczem. Wpływ zwiększenia czasu propagacji można znacznie obniżyć stosując dodatkowe przerzutniki synchronizujące [5]. Drugi z opisanych efektów polega na przypadkowości w ustalaniu stanu wyjściowego dla sygnałów wejściowych w identycznych warunkach czasowych. Efekt ten mógł być spowodowany wahaniami opóźnienia segmentu linii τ lub fluktuacjami czasu ustalania przerzutnika. Opisana metoda pomiarowa jest czuła i pozwala na stosowanie w układach programowalnych, gdzie nie ma możliwości wyprowadzenia sygnałów pośrednich. Pomiar wykonany dla struktury Virtex-E wykazały, że efekt ten jest niewielki oraz ma niewielkie znaczenie na całkowity błąd losowy wysokorozdzielczego modułu pomiaru odcinków czasowych.

7. Literatura

- [1] M. Zieliński, D. Chaberski, S. Grzelak: *Time - interval measuring modules with short deadtime*. Metrology and Measurement Systems, Vol. X Number 3, 2003, pp. (241-251).
- [2] M. Zieliński, D. Chaberski, M. Kowalski, R. Frankowski and S. Grzelak: *High - resolution time - interval measuring system implemented in single FPGA device*. Measurement, Vol. 35, No. 3, 2004, pp. 311-317.
- [3] J. Kalisz, Z. Jachna: *Metastability tests of flip-flops in programmable digital circuits*. Microelectronics Journal, Vol.37, ELSEVIER 2006, pp.174-180.
- [4] S. Grzelak: *Wysokorozdzielcze układy pomiaru odcinka czasowego dla zastosowań w spektrometrii fotonów i jonów*. Rozprawa Doktorska, Warszawa, 2006, pp. 81.
- [5] D. J. Kinniment, A. Bystrov, A. Yakovlev, Synchronization circuit performance, IEEE J. Solid-State Circ. 2002, pp 202-209.