POZNAN UNIVERSITY OF TECHNOLOGY ACADEMIC JOURNALSNo 80Electrical Engineering2014

Maciej FAJFER*

SYMULACJA STANÓW PRACY UKŁADU ELEKTRYCZNEGO Z WYKORZYSTANIEM SYMULATORA OPARTEGO NA PROCESORZE SYGNAŁOWYM

W artykule przedstawiono wyniki symulacji stanów pracy przykładowego układu elektrycznego z wykorzystaniem symulatora, opartego na procesorze sygnałowym. Jest to rodzaj symulatora układu elektrycznego pracującego w czasie rzeczywistym. Analizowano stany ustalone oraz stany przejściowe. Symulacja dotyczyła załączenia odbiornika przy zerowych warunkach początkowych. Rozpatrywano również stan pracy układu podczas jednofazowego zwarcia przemijającego. Zaprezentowano oscylogramy napięć węzłowych układu oraz prądy występujące w stanie ustalonym i stanach przejściowych, jakie zostały zarejestrowane podczas pracy symulatora. Uzyskane wyniki eksperymentu porównano z wynikami uzyskanymi za pośrednictwem pakietu symulacyjnego Matlab. Zastosowano metodę symulacji, którą wykorzystuje się w implementacjach dyskretnych modeli matematycznych złożonych układów w symulatorach pracujących w czasie rzeczywistym. Podstawową zaletą symulatora jest możliwość jego współpracy z rzeczywistymi urządzeniami (np. regulatorami).

SŁOWA KLUCZOWE: symulator pracujący w czasie rzeczywistym, procesor DSP, symulacja układów elektrycznych

1. WSTĘP

Od wielu lat zaobserwować można nieprzerwany rozwój technologii mikroprocesorowych i komputerowych. Pozwala to na ewolucję technik i narzędzi symulacyjnych stosowanych w elektrotechnice. Z uwagi na malejące koszty technologii komputerowych i wzrost mocy obliczeniowych procesorów możliwe jest tworzenie różnorodnych systemów informatycznych, jako cyfrowych symulatorów układów elektrycznych. Opracowanie symulatorów, które będą pracowały w czasie rzeczywistym, a ich cechą charakterystyczną będzie możliwość współpracy z rzeczywistymi urządzeniami (np. regulatorami) jest zagadnieniem ciągle aktualnym. W pracach [1, 2] wykorzystywano komputer osobisty z procesorem wielordzeniowym oraz procesory graficzne. Autor niniejszego artykułu zajmuje się problematyką konstruowania symulatorów opartych na procesorach sygnałowych (DSP).

^{*} Uniwersytet Technologiczno-Przyrodniczy w Bydgoszczy.

	• •		
Ma	0101	- Hai	itor
ivia	UIUI	1 a	
	1		-

W artykule przedstawiono zastosowanie symulatora do analizy stanów przejściowych, występujących w układach elektrycznych. Stwarza to możliwość analizy zjawisk zdarzających się losowo. Przykładem mogą tu być zwarcia przemijające, których wykrycie i analiza w rzeczywistym systemie elektroenergetycznym stwarza znaczące trudności.

2. SYMULATORY UKŁADÓW ELEKTRYCZNYCH PRACUJĄCE W CZASIE RZECZYWISTYM

Odnosząc się do standardu IEEE [3] możliwe jest podanie definicji symulatora pracującego w czasie rzeczywistym (PwCR). Jest to platforma cyfrowa, w której obliczenia wykonywane są równocześnie z zachodzącym procesem zewnętrznym (otoczenie) w celu sterowania, nadzoru lub terminowego reagowania na zdarzenia zachodzące w tym procesie [3, 4].

Schemat poglądowy symulatora PwCR przedstawiono na rysunku 1.



Rys. 1. Schemat poglądowy symulatora PwCR [1]

Głównym elementem symulatora jest procesor, stanowiący jednostkę obliczeniową i sterującą. Jak w każdym systemie komputerowym również i tu można wyróżnić pamięci programu oraz danych. Przepływ sygnałów z procesu zewnętrznego do symulatora i odwrotnie zapewniony jest za pośrednictwem przetworników analogowocyfrowych (A/D) i cyfrowo-analogowych (D/A). W procesie zewnętrznym umieszczone są czujniki pomiarowe i urządzenia wykonawcze.

Omawiany tu ogólnie proces zewnętrzny przebiega w rzeczywistym obiekcie technicznym (np. regulatorze w układzie kompensacji mocy biernej). Pozwala to na weryfikację poprawności pracy algorytmu zaimplementowanego w regulatorze (reakcja na procesy zachodzące w układzie elektrycznym) lub analizę stanów pracy układu elektrycznego, szczególnie procesów przejściowych z uwzględnieniem charakterystyk w rzeczywistym regulatorze (dołączonym do symulatora).

36

3. SYMULATOR OPARTY NA PROCESORZE SYGNAŁOWYM

Uproszczony schemat blokowy symulatora opartego na procesorze sygnałowym przedstawiono na rysunku 2.



Rys. 2. Uproszczony schemat blokowy symulatora

Zastosowano jednordzeniowy procesor DSP typu TMS320C6720 firmy Texas Instruments. Procesory rodziny C672X mogą pracować z częstotliwością taktowania rdzenia do 350 MHz. Moc obliczeniowa pojedynczego procesora wynosi w takiej sytuacji odpowiednio 2800 MIPS i 2100 MFLOPS, dzięki wykonywaniu aż do ośmiu instrukcji równolegle. Stwierdzenie to może wydawać się nieprawdopodobne, jednak architektura C672X zawiera kilka jednostek obliczeniowych ALU. Pozwala to na wykonywanie części obliczeń równolegle. Ponadto procesor ten wspiera sprzętowo 32-bitowe obliczenia stało i zmienno przecinkowe (pojedyncza precyzja) oraz 64-bitowe obliczenia zmiennoprzecinkowe (podwójna precyzja) [5].

Komunikację z urządzeniem zewnętrznym zrealizowano z wykorzystaniem sprzętowego interfejsu SPI (ang. Serial Peripheral Interface). Interfejs ten może pracować z maksymalną przepływnością bitową 10 Mb/s i długością ramki w zakresie od dwóch do szesnastu bitów [6].

Wyjścia analogowe zostały zrealizowane za pośrednictwem 16-bitowego, 8kanałowego przetwornika cyfrowo/analogowego C/A typu DAC8718. Zastosowano tu zasilanie symetryczne, napięcie odniesienia 2,5 V oraz wzmocnienie równe 6. Pozwala to uzyskać zakres zmian napięcia wyjściowego od -7,5 V do 7,5 V. Maksymalna częstotliwość pracy interfejsu SPI wynosi 50 MHz [7]. W celu uproszczenia części sprzętowej systemu zrezygnowano z komunikacji dwukierunkowej. Przetwornik C/A pozwala wyprowadzić wybrane sygnały do rzeczywistego obiektu współpracującego z symulatorem. W celu zapewnienia izolacji galwanicznej zastosowano układ ISO7240M pomiędzy procesorem a przetwornikiem C/A. Układ ISO7240M stanowi poczwórny izolator optyczny, mogący pracować z maksymalną przepływnością bitową wynoszącą 150 Mb/s [8].

4. MODEL MATEMATYCZNY PRZYKŁADOWEGO UKŁADU ELEKTRYCZNEGO

Prezentowany model matematyczny wykorzystuje metodę wielobiegunników, która jest jedną z wielu znanych metod matematycznego modelowania układów elektrycznych. W rozpatrywanej metodzie układ elektryczny jest analizowany jako połączenie n elementów strukturalnych (ES).

Zastosowany został tzw. model bez elementów LC, który rozumie się jako model rezystancyjny ze źródłami prądowymi. Uzyskiwany on jest poprzez aproksymowanie równania różniczkowego opisującego pojemność lub indukcyjność wybranym algorytmem całkowania numerycznego. W związku z tym możliwa jest analiza stałoprądowa układów rezystancyjnych w miejscu układów z elementami LC. W swoich rozważaniach autor zastosował algorytm trapezów dla całkowania numerycznego [1].

Na rysunku 3 przedstawiono schemat przykładowego układu elektrycznego, którego stany pracy badano symulacyjnie.



Rys. 3. Schemat przykładowego układu elektrycznego

Układ ten złożony jest z trzech trójfazowych elementów strukturalnych ES1, ES2 i ES3. Ze względu na strukturę poszczególnych gałęzi ES można tu wyróżnić elementy typu ERL, RLC i RL. Dany element ESk przedstawiony jest w postaci

wielobiegunnika, dla którego zapisać można wektor potencjałów węzłów zewnętrznych [1]

 $\mathbf{v}_{\text{ES}k} = \begin{bmatrix} v_{1\text{ES}k} & v_{2\text{ES}k} & v_{3\text{ES}k} & v_{4\text{ES}k} & v_{5\text{ES}k} \end{bmatrix}^{1}$ (1) gdzie: $v_{1\text{ES}k}$, $v_{2\text{ES}k}$, $v_{4\text{ES}k}$, $v_{4\text{ES}k}$, $v_{5\text{ES}k}$, $v_{6\text{ES}k}$ – potencjały węzłów zewnętrznych *k*-tego elementu strukturalnego,

oraz wektor prądów gałęzi zewnętrznych elementu ESk [1]

$$\mathbf{i}_{\text{ES}k} = \begin{bmatrix} i_{1\text{ES}k} & i_{2\text{ES}k} & i_{3\text{ES}k} & i_{4\text{ES}k} & i_{5\text{ES}k} & i_{6\text{ES}k} \end{bmatrix}^{\text{I}}$$
(2)
gdzie: $i_{1\text{ES}k}$, $i_{2\text{ES}k}$, $i_{3\text{ES}k}$, $i_{4\text{ES}k}$, $i_{5\text{ES}k}$, $i_{6\text{ES}k} - \text{prady gałęzi zewnętrznych k-tego ES}$.

Opis matematyczny danego elementu ESk musi zostać zrealizowany tak, by możliwe było zapisanie zewnętrznego równania wektorowego w postaci [1]

$$\boldsymbol{i}_{\mathrm{ES}k} + \boldsymbol{A}_{\mathrm{ES}k} \boldsymbol{v}_{\mathrm{ES}k} + \boldsymbol{B}_{\mathrm{ES}k} = \boldsymbol{0}$$
(3)

gdzie: A_{ESk} – macierz kwadratowa o rozmiarze 6×6; B_{ESk} – macierz kolumnowa 6elementowa.

Elementy macierzy A_{ESk} i B_{ESk} występujące w (3) są określone przez parametry i wielkości fizyczne występujące wewnątrz danego elementu ESk.

Zaciski poszczególnych elementów strukturalnych ES łączą się w czterech węzłach układu elektrycznego. Potencjał jednego z tych węzłów jest równy zero. W związku z tym dla pozostałych trzech węzłów zewnętrznych ES można zapisać wektor potencjałów węzłów układu elektrycznego [1]

$$\mathbf{v}_{\rm S} = \begin{bmatrix} v_{1\rm S} & v_{2\rm S} & v_{3\rm S} \end{bmatrix}^{\rm T} \tag{4}$$

gdzie: v_{1S} , v_{2S} , v_{3S} – niezależne potencjały węzłów układu.

Związek pomiędzy potencjałami węzłów zewnętrznych ES i potencjałami układu określić można wykorzystując macierz transponowaną względem macierzy incydencji P_k *k*-tego elementu [1]

$$\boldsymbol{v}_{\mathrm{ES}k} = \boldsymbol{P}_k^{\mathrm{T}} \boldsymbol{v}_{\mathrm{S}} \tag{5}$$

Macierz P_k znajdująca się w (5) jest stała dla danego elementu. Liczba wierszy tej macierzy jest równa liczbie niezależnych węzłów układu elektrycznego. Natomiast liczba kolumn odpowiada liczbie gałęzi zewnętrznych danego ES. W związku z tym w analizowanym przykładzie macierze P_k są rozmiaru 3×6. Po zastosowaniu I prawa Kirchhoffa dla wszystkich niezależnych węzłów układu otrzymać można równanie [1]

$$\boldsymbol{P}_{1}\boldsymbol{i}_{\mathrm{ES1}} + \boldsymbol{P}_{2}\boldsymbol{i}_{\mathrm{ES2}} + \boldsymbol{P}_{3}\boldsymbol{i}_{\mathrm{ES3}} = \boldsymbol{\theta} \tag{6}$$

Po wyznaczeniu prądów gałęzi zewnętrznych wielobiegunników na podstawie (3) i podstawieniu tych wartości do (6) oraz uwzględnieniu (5) otrzymać można równanie węzłowe układu [1]

$$\boldsymbol{A}_{\mathbf{S}}\boldsymbol{v}_{\mathbf{S}} + \boldsymbol{B}_{\mathbf{S}} = \boldsymbol{\theta} \tag{7}$$

gdzie:

$$\boldsymbol{A}_{\mathrm{S}} = \boldsymbol{P}_{\mathrm{I}}\boldsymbol{A}_{\mathrm{ES1}}\boldsymbol{P}_{\mathrm{I}}^{\mathrm{T}} + \boldsymbol{P}_{2}\boldsymbol{A}_{\mathrm{ES2}}\boldsymbol{P}_{2}^{\mathrm{T}} + \boldsymbol{P}_{3}\boldsymbol{A}_{\mathrm{ES3}}\boldsymbol{P}_{3}^{\mathrm{T}}$$
(8)

$$\boldsymbol{B}_{\mathrm{S}} = \boldsymbol{P}_{1}\boldsymbol{B}_{\mathrm{ES1}} + \boldsymbol{P}_{2}\boldsymbol{B}_{\mathrm{ES2}} + \boldsymbol{P}_{3}\boldsymbol{B}_{\mathrm{ES3}}.$$
 (9)

W przypadku, gdy element ESk jest 6-biegunnikiem macierz A_{ESk} określona jest następująco [1]

$$\boldsymbol{A}_{\mathrm{ES}k} = \begin{bmatrix} \boldsymbol{a}_{\mathrm{ES}k} & -\boldsymbol{a}_{\mathrm{ES}k} \\ -\boldsymbol{a}_{\mathrm{ES}k} & \boldsymbol{a}_{\mathrm{ES}k} \end{bmatrix}$$
(10)

gdzie:

$$\boldsymbol{a}_{\mathrm{ES}k} = \begin{bmatrix} \alpha_{\zeta \mathrm{ES}k} & 0 & 0\\ 0 & \alpha_{\zeta \mathrm{ES}k} & 0\\ 0 & 0 & \alpha_{\zeta \mathrm{ES}k} \end{bmatrix}$$
(11)

gdzie: ζ – numer gałęzi danego ES (tutaj ζ = 1, 2, 3).

W takiej sytuacji macierz B_{ESk} określona jest następująco [1]

$$\boldsymbol{B}_{\mathrm{ES}k} = \begin{bmatrix} \boldsymbol{b}_{\mathrm{ES}k} \\ -\boldsymbol{b}_{\mathrm{ES}k} \end{bmatrix}$$
(12)

gdzie:

$$\boldsymbol{b}_{\mathrm{ES}k} = \begin{bmatrix} \beta_{\zeta \mathrm{ES}k} \\ \beta_{\zeta \mathrm{ES}k} \\ \beta_{\zeta \mathrm{ES}k} \end{bmatrix}$$
(13)

gdzie: ζ – numer gałęzi danego ES (tutaj ζ = 1, 2, 3).

Wielkości $\alpha_{\zeta \in Sk}$ i $\beta_{\zeta \in Sk}$ zależne są od typu struktury wewnętrznej i parametrów fizycznych danego ESk. Wzory niezbędne do obliczenia $\alpha_{\zeta \in Sk}$, $\beta_{\zeta \in Sk}$ oraz wielkości fizycznych występujących wewnątrz danego elementu ES zestawiono poniżej wraz z podaniem typu struktury wewnętrznej.

Element typu ERL (ES1) [1]:

$$e_{\zeta ESk}(t_n) = E_{m\zeta ESk} \sin(2\pi f t_n + \varphi_{\zeta ESk})$$
(14)

$$\alpha_{\zeta \in Sk} = \left(R_{\zeta \in Sk} + \xi^{-1} L_{\zeta \in Sk} \right)$$
(15)

$$\beta_{\zeta \in Sk} = \alpha_{\zeta \in Sk} \left(-e_{\zeta \in Sk}(t_{n+1}) - u_{L\zeta \in Sk}(t_n) - L_{\zeta \in Sk} \xi^{-1} i_{\zeta \in Sk}(t_n) \right)$$
(16)

$$u_{\text{L}\zeta \text{ES}k}(t_{n+1}) = L_{\zeta \text{ES}k} \xi^{-1} (i_{\zeta \text{ES}k}(t_{n+1}) - i_{\zeta \text{ES}k}(t_n)) - u_{\text{L}\zeta \text{ES}k}(t_n)$$
(17)

gdzie: $\xi = 0,5h$; h – programowy krok całkowania; ζ – A, B, lub C dla kolejnych faz ESk; t_{n+1} – następna chwila czasowa; t_n – aktualna chwila czasowa; $E_{m\zeta ESk}$ – amplituda wymuszenia; f – częstotliwość; $\varphi_{\zeta ESk}$ – faza początkowa.

Element typu RLC (ES2) [1]:

$$\alpha_{\zeta ESk} = \left(R_{\zeta ESk} + \xi^{-1} L_{\zeta ESk} + \xi C_{\zeta ESk}^{-1} \right)^{-1}$$
(18)

$$\beta_{\zeta \in Sk} = \alpha_{\zeta \in Sk} \left(u_{C\zeta \in Sk}(t_n) - u_{L\zeta \in Sk}(t_n) - \left(L_{\zeta \in Sk} \xi^{-1} - \xi C_{\zeta \in Sk}^{-1} \right) i_{\zeta \in Sk}(t_n) \right)$$
(19)

$$u_{C\zeta \in Sk}(t_{n+1}) = \xi C_{\zeta \in Sk}^{-1} \left(i_{\zeta \in Sk}(t_{n+1}) + i_{\zeta \in Sk}(t_n) \right) + u_{C\zeta \in Sk}(t_n)$$
(20)

$$u_{\text{L}\zeta \text{ES}k}(t_{n+1}) = L_{\zeta \text{ES}k} \xi^{-1} (i_{\zeta \text{ES}k}(t_{n+1}) - i_{\zeta \text{ES}k}(t_n)) - u_{\text{L}\zeta \text{ES}k}(t_n)$$
(21)

Element typu RL (ES3) [1]:

1]:

$$\alpha_{\zeta ESk} = \left(R_{\zeta ESk} + \xi^{-1} L_{\zeta ESk} \right)^{-1}$$
(22)

$$= \alpha_{\zeta ESk} = \left(L_{\zeta ESk} + \xi^{-1} L_{\zeta ESk} \right)^{-1}$$
(22)

``

$$\beta_{\zeta \in Sk} = \alpha_{\zeta \in Sk} \left(-u_{L\zeta \in Sk}(t_n) - L_{\zeta \in Sk} \xi^{-1} i_{\zeta \in Sk}(t_n) \right)$$
(23)

$$u_{\mathrm{L}\zeta\mathrm{ES}k}(t_{n+1}) = L_{\zeta\mathrm{ES}k}(i_{\zeta\mathrm{ES}k}(t_{n+1}) - i_{\zeta\mathrm{ES}k}(t_n)) - u_{\mathrm{L}\zeta\mathrm{ES}k}(t_n)$$
(24)

Opracowany model matematyczny przykładowego układu elektrycznego zaimplementowano w symulatorze cyfrowym tego układu, który opisano skrótowo w punkcie 3.

5. BADANIA EKSPERYMENTALNE

W tabeli 5.1. zestawiono parametry elementów układu elektrycznego (rys. 3), które wykorzystano w badaniach eksperymentalnych. Wartość kroku całkowania h wynosi 200 µs.

Element strukturalny	Тур	$R_{\zeta \in \mathrm{S}k}\left[\Omega ight]$	$L_{\zeta \in Sk}$ [mH]	$C_{\zeta \in \mathbf{S}k} [\mu \mathrm{F}]$
ES1	ERL	0,100	0,100	-
ES2	RLC	56,0	60,0	600
ES3	RL	8,00	152	-

Tabela 5.1. Parametry elementów strukturalnych

Natomiast parametry wymuszeń, występujących wewnątrz elementu ES1 zostały przedstawione w tabeli 5.2. Wartości te odpowiadają przebiegom występującym w sieciach trójfazowych, symetrycznych o napięciu przewodowym 230 V i częstotliwości 50 Hz.

Tabela 5.2. Parametry wymuszeń elementu ES1

$E_{m\zeta ES1}$ [V]	f[Hz]	$\varphi_{\text{AES}k}$ [rad]	$\varphi_{\text{BES}k}$ [rad]	$\varphi_{\text{CES}k}$ [rad]
325,2691	50	0	$-\frac{2\pi}{3}$	$\frac{2\pi}{3}$

W trakcie prowadzenia badań analizowano potencjały węzłów układu oraz prądy gałęzi zewnętrznych elementu ES1. Sygnały te zostały wyprowadzone do otoczenia symulatora cyfrowego za pośrednictwem przetworników C/A. Z uwagi na dopuszczalny zakres napięć wyjściowych przetworników C/A sygnały

	•	•	-	
Ma	CIE	1	Fa	iter
11110	C10	1	ı u	1101

przedstawiające potencjały węzłów układu przed procedurą przesłania do przetwornika zostały pomnożone przez wartość 0,01. Analizowane prądy zostały przedstawione jako wprost proporcjonalne sygnały napięciowe. Współczynnik skalujący wynosi w tym przypadku 0,1 Ω . Pomiary zostały przeprowadzone z wykorzystaniem oscyloskopu Rigol DS1104B.

5.1. Stan ustalony

Na rysunku 4 przedstawiono oscylogramy potencjałów węzłów układu.



Rys. 4. Przebiegi potencjałów węzłów układu w stanie ustalonym (100V/div)

Widoczne są tu trzy sygnały sinusoidalne przesunięte w fazie względem siebie o kąty podane w tabeli 5.2. Natomiast rysunek 5 przedstawia oscylogramy prądów gałęzi zewnętrznych elementu ES1.



Rys. 5. Przebiegi prądów gałęzi zewnętrznych elementu ES1 w stanie ustalonym (5A/div)

Również i w tym przypadku uzyskano sinusoidalne prądy przesunięte względem siebie w fazie o kąty podane w tabeli 5.2. Sinusoidalny kształt napięć i prądów wynika z liniowego charakteru obciążenia.

42

W celu weryfikacji poprawności pracy opracowanego cyfrowego symulatora przykładowego układu elektrycznego przeprowadzono również stosowną symulację w środowisku Matlab. Na rysunku 6 przedstawiono wyniki tej symulacji w tym środowisku.



Rys. 6. Przebiegi potencjałów węzłów układu oraz prądów gałęzi zewnętrznych elementu ES1 (symulacja w środowisku Matlab)

Porównując otrzymane wyniki z wynikami z eksperymentu z symulatorem można stwierdzić, że różnice pomiędzy wartościami chwilowymi nie przekraczają 1 %. Świadczy to o zadowalającym stopniu adekwatności symulacji z wykorzystaniem opracowanego cyfrowego symulatora przykładowego układu elektrycznego.

5.2. Stany przejściowe

Na rysunku 7 przedstawiono oscylogramy prądów gałęzi zewnętrznych elementu ES1 przy załączeniu odbiornika w zaprogramowanym czasie z zerowymi warunkami początkowymi.



Rys. 7. Przebiegi prądów fazowych ES1 podczas załączenia odbiornika przy zerowych warunkach początkowych (5A/div)

Maciej Fajfer

Rysunek 8 przedstawia oscylogramy prądów gałęzi zewnętrznych elementu ES1 w trakcie wystąpienia jednofazowego zwarcia przemijającego w zaprogramowanym czasie. Do zwarcia dochodzi w fazie A elementu ES3 po czasie 800 ms od rozpoczęcia symulacji. Czas trwania zwarcia wynosi 40 ms. W tym czasie wartość rezystancji $R_{AES3} = 2,00 \Omega$, a indukcyjność $L_{AES3} = 152$ mH.



Rys. 8. Przebiegi prądów fazowych ES1 podczas jednofazowego zwarcia przemijającego w fazie A elementu ES3 (10,6A/div)

Również i w tym przypadku w celu weryfikacji poprawności otrzymanych wyników przeprowadzono stosowną symulację w środowisku Matlab. Na rysunku 9 przedstawione zostały przebiegi prądu gałęzi zewnętrznych elementu ES1 w trakcie załączenia odbiornika z zerowymi warunkami początkowymi.



Rys. 9. Przebiegi prądów fazowych ES1 podczas załączenia odbiornika przy zerowych warunkach początkowych (symulacja w środowisku Matlab)

Na rysunku 10 przedstawiono wyniki symulacji w środowisku Matlab dla jednofazowego zwarcia przemijającego.



Rys. 10. Przebiegi prądów fazowych ES1 podczas jednofazowego zwarcia przemijającego w fazie A elementu ES3 (symulacja w środowisku Matlab)

Również w przypadku analizy stanów przejściowych można stwierdzić, że opracowany cyfrowy symulator przykładowego układu elektrycznego charakteryzuje się dużym stopniem adekwatności.

6. WNIOSKI

W artykule poruszono kwestię możliwości symulacji stanów pracy układu elektrycznego z wykorzystaniem cyfrowego symulatora, opartego na procesorze sygnałowym TMS320C6722. Dzięki symulacji odbywającej się w czasie rzeczywistym opracowany symulator może współpracować z rzeczywistymi urządzeniami, np. regulatorami. Fakt pracy w tym trybie jest potwierdzony przez przedstawione oscylogramy. Pokazano też możliwość symulacji układu nie tylko w stanie ustalonym, ale również w stanach przejściowych. Jest to szczególnie cenne w trakcie analizy układów elektrycznych z uwagi na trudność zarejestrowania stanu przejściowego w rzeczywistym układzie elektrycznym.

Zdaniem autora wyniki symulacji otrzymane za pomocą pakietu Matlab są dostatecznie zbieżne z wynikami uzyskanym za pośrednictwem symulatora opartego o procesor sygnałowy.

Prezentowane wyniki zachęcają autora artykułu do prowadzenia dalszych prac, szczególnie w zakresie dostosowania układów procesorowych do wykonywania obliczeń równoległych. W Instytucie Inżynierii Elektrycznej na Uniwersytecie Technologiczno-Przyrodniczym w Bydgoszczy powstała już koncepcja wieloprocesorowego symulatora układów elektrycznych pracującego w czasie rzeczywistym.

LITERATURA

- Cieślik S., Obwodowe modele układów elektrycznych w cyfrowych symulatorach pracujących w czasie rzeczywistym, Wydawnictwo Politechniki Poznańskiej, 2013.
- [2] Cieslik S., GPU Implementation of the Electric Power System Model for Real-Time Simulation of Electromagnetic Transients, Proc. of the 2-nd International Conference on Computer Science and Electronics Engineering, Atlantis Press, Paris, France, 2013, pp. 1114-1118.
- [3] Glossary of Software Engineering Terminology, IEEE/ANSI Standard 729, 1983.
- [4] Standard Computer Dictionary, IEEE Std 610, 1990.
- SPRS370E TMS320C6727B, TMS320C6726B, TMS320C6722B, TMS320C6720 Floating-Point Digital Signal Processors, Texas Instruments, MAY 2005–REVISED JANUARY 2007.
- [6] SPRU718B TMS320C672x DSP Serial Peripheral Interface (SPI) Reference Guide, October 2005 – Revised July 2007.
- [7] SBAS467A Octal, 16-Bit, Low-Power, High-Voltage Output, Serial Input DIGITAL-TO-ANALOG CONVERTER, May 2009 Revised December 2009.
- [8] SLLS8680 ISO7240CF, ISO7240C, ISO7240M, ISO7241C, ISO7241M, ISO7242C, ISO7242M High speed quad digital isolators, September 2007 – Revised November 2012.

OPERATING STATES SIMULATION OF THE ELECTRIC SYSTEM USING THE SIMULATOR BASED ON THE DSP

This paper presents results of the operating states simulation exemplary electric circuit with using simulator based on the signal processor. In this article author analyzed steady states and transition states. Simulation to concerned turn on the load with zero initial conditions and transient fault state. Moreover this paper present oscilloscope traces of the nodes voltages and currents steady states and transition states. Experiment results was to compare with results based on the Matlab simulation environment. Proposed simulation method is for implementation of the discrete mathematical models complicated circuits. It is real time simulation. Basic advantage of the simulator is possibility cooperation with real objects (for example regulators).