#### Adam TOMASZUK

DEPARTMENT OF AUTOMATIC CONTROL ENGINEERING AND ELECTRONICS, FACULTY OF ELECTRICAL ENGINEERING, BIALYSTOK UNIVERSITY OF TECHNOLOGY, ul. Wiejska 45A, 15-351 Białystok

# Dynamics model of interleaved step-up DC-DC converter used in photovoltaic systems

#### M.Sc. Adam TOMASZUK

Is PhD student in Department of Automatic Control Engineering and Electronics, Faculty of Electrical Engineering in Bialystok University of Technology. His major field of interest is conversion of energy in photovoltaic systems. Currently he contributes to National Science Centre research grant in the area of renewable power generation and conversion.



e-mail: adam.tomaszuk@pb.edu.pl

#### Abstract

Step-up DC-DC converters are the key parts of low voltage PV systems. Since parallel connected PV modules are connected directly to the converter, its driving algorithm should utilize maximum power point tracking (MPPT). Prior to implement such algorithms the dynamics of step-up DC-DC converter need to be investigated. On the example of an interleaved step-up DC-DC converter the paper presents a procedure to determine the converter stability, controllability and its dynamic characteristics.

Keywords: PV systems, step-up DC-DC converter, modeling, stability, controllability.

# Modelowanie dynamiki wielosekcyjnego podwyższającego przekształtnika DC-DC do zastosowań w systemach fotowoltaicznych

#### Streszczenie

Przekształtniki podwyższające DC-DC są kluczowymi elementami niskonapięciowych systemów fotowoltaicznych (PV), w których moduły fotowoltaiczne są ze sobą połączone równolegle tworząc panel. Ponieważ panel fotowoltaiczny znajduje się bezpośrednio na wejściu przekształtnika w jego sterowaniu powinien zostać użyty algorytm śledzący punkt maksymalnej mocy panela PV (MPPT). Zaimplementowanie takiego algorytmu jak też syntezę regulatora w zamkniętej pętli sprzężenia zwrotnego powinno poprzedzać zbadanie dynamicznych właściwości przekształtnika takich, jak: charakterystyki częstotliwościowe (Bodego), odpowiedź na skok jednostkowy oraz stabilność i sterowalność. Zasadniczym zadaniem jest opracowanie modelu przekształtnika czyli wyznaczenie równań stanu oraz na ich podstawie transmitancji. Niniejszy artykuł prezentuje na przykładzie wielosekcyjnego przekształtnika podwyższającego DC-DC procedurę sprawdzania stabilności podwyższającego procedurę sprawdzania i sterowalności przekształtnika oraz wyznaczania jego charakterystyk dynamicznych w celu weryfikacji projektu.

**Słowa kluczowe**: systemy fotowoltaiczne, podwyższające przekształtniki DC-DC, modelowanie, stabilność, sterowalność.

# 1. Introduction

In low voltage photovoltaic systems where array is composed of PV panels connected in parallel [1] the energy is delivered to the converter at low voltage  $(20V_{DC} \text{ to } 50V_{DC})$ . In such conditions step-up DC-DC converters are exposed to a relatively high input current which is the sum of individual PV panel currents (Fig. 1).



Fig. 1. Example of a low input voltage system with an array of parallel connected PV panels

Rys. 1. Przykład niskonapięciowego systemu fotowoltaicznego z połączonymi równolegle modułami fotowoltaicznymi

# 1.1. Interleaved step-up DC-DC converter

The discussed interleaved step-up DC-DC converter (Fig. 2a) is non-isolated (transformerless) boost topology [2] comprising *n* phases of a modified flyback converter. The phases of converter are driven interchangeably. In the example of a 3-phase converter in Fig. 2b the gate driving signals of transistors S<sub>1</sub>, S<sub>2</sub> and S<sub>3</sub> are phase shifted by  $2\pi/3$  electrical angle switched at duty cycle D = 0.67.

Contrary to the legacy flyback topology [3] the windings of both primary  $L_{lk}$  and secondary  $L_{2k}$  inductors (k = 1, 2, ..., n) are connected together. That allows the input inductor  $L_{lk}$  leakage energy to be transferred directly to the output through clamping diode  $D_{Ck}$ .  $D_{Ck}$  prevents transistor drain-to-source voltage to excess the level of  $V_o$  at transistor turn off transient. The required level of the voltage gain is achieved by the duty cycle of transistor gate driving signals D adjustment and utilization of coupled inductors [5] whose turns ratio  $N_2$  to  $N_l$  is N.



Fig. 2. Interleaved step-up DC-DC converter 2a), driving signals of n = 3-phase converter 2b)

Rys. 2. Wielosekcyjny podwyższający przekształtnik DC/DC 2a), sygnały sterujące n = 3-fazowego przekształtnika 2b)

Assuming identical  $S_k$  transistors,  $D_k$  diodes and coupled inductors in each single phase the current  $i_{lk}$  is equal to *i* over number of working phases *n*.

The energy discharging through clamping diode  $D_{Ck}$  is relatively low. Neglecting the discharge of leakage energy right after transistor turn off transient the clamping diode  $D_{Ck}$  can be omitted. Fig. 3 presents the equivalent circuit of a single phase where input current *i* is *n*-th fraction of the total input current *i* sourcing *n*-phase step-up converter.



Fig. 3. Equivalent circuit of a single phase of the step-up DC-DC converter during 3a) DT switching period, 3b) (1-D)T switching period
Rys. 3. Schemat pojedynczej sekcji przekształtnika podwyższającego DC-DC podczas części okresu 3a) DT oraz 3b) (1-D)T

# 2. Converter dynamics examination

# 2.1. State space equations

When formulating the space state equations and thus the model of the n-phase converter [4] some assumptions should be made. All phases are composed of identical components. For the sake of simplicity of the model the components are considered ideal. Considering *n* working phases for both switching periods DT (Fig. 3a) and (1-D)T (Fig. 3b) the following equations can be formulated:

$$\frac{L}{n} \cdot \frac{di}{dt} = V_i \text{ and } C \cdot \frac{dv_0}{dt} = \frac{-V_0}{R_0} \text{ at } DT \qquad (1), (2)$$

$$L_{eq} \cdot \frac{di_2}{dt} = V_i - V_0$$
 and  $C \cdot \frac{dv_0}{dt} = i_2 - \frac{-V_0}{R_0}$  at (1-D)T (3), (4)

Taking into account

$$L_{eq} = (N+1)^2 \cdot L$$
 and  $i_2 = \frac{i}{n \cdot (N+1)}$  (5), (6)

we obtain:

$$\frac{di}{dt} = \frac{n \cdot V_i}{L} \text{ and } \frac{dv_0}{dt} = \frac{-V_0}{R_0 \cdot C} \text{ at } DT$$
(7), (8)

$$\frac{di}{dt} = \frac{n \cdot (V_i - V_0)}{(N+1) \cdot L} \text{ and } \frac{dv_0}{dt} = \frac{i}{n \cdot (N+1) \cdot C} - \frac{-V_0}{R_0 \cdot C} \text{ at } (1 - D)T (9), (10)$$

where input inductor current *i* and output capacitor voltage  $v_0$  are state space variables. Applying volt-second balance [3], [6] and thus averaging the state space variables *i* and  $v_0$  across the single switching period *T* the following equations can be formulated:

$$\frac{dl}{dt} = \frac{-(1-D)\cdot n}{(N+1)\cdot L} \cdot \widetilde{\nu_0} + \frac{(D\cdot N+1)\cdot n}{(N+1)\cdot L} \cdot V_i$$
(11)

$$\frac{d\widetilde{v_0}}{dt} = \frac{1-D}{n \cdot (N+1) \cdot C} \cdot \check{t} + \frac{-1}{R_0 \cdot C} \cdot \widetilde{v_0}$$
(12)

After re-arrangement of equations (11) and (12) the state space system equations can be presented as:

$$\begin{bmatrix} \frac{di}{dt} \\ \frac{d\tilde{v}_0}{dt} \end{bmatrix} = \boldsymbol{A} \cdot \begin{bmatrix} \check{t} \\ \widetilde{v}_0 \end{bmatrix} + \boldsymbol{B} \cdot \boldsymbol{V}_i$$
(13)

$$\widetilde{\boldsymbol{v}_0} = \boldsymbol{C} \cdot \begin{bmatrix} \boldsymbol{\check{t}} \\ \boldsymbol{\check{v}_0} \end{bmatrix} + \boldsymbol{F} \cdot \boldsymbol{V}_i \tag{14}$$

where:

$$\boldsymbol{A} = \begin{bmatrix} 0 & \frac{-(1-D)\cdot n}{(N+1)\cdot L} \\ \frac{1-D}{n\cdot (N+1)\cdot C} & \frac{-1}{R_0\cdot C} \end{bmatrix}$$
(15)

$$\boldsymbol{B} = \begin{bmatrix} \frac{(D \cdot N + 1) \cdot n}{(N + 1) \cdot L} \\ 0 \end{bmatrix}$$
(16)

$$C = \begin{bmatrix} 0 & 1 \end{bmatrix}$$
 and  $F = \begin{bmatrix} 0 \end{bmatrix}$  (17), (18)

In the steady state when  $\frac{dI}{dt} = 0$  at settled values of  $V_0$  and  $V_i$  the formula for the converter voltage gain can be derived from (11):

$$\frac{V_0}{V_i} = \frac{D \cdot N + 1}{1 - D}$$
 (19)

# 2.2. Transfer function

The transfer function of the converter considered as the sensitivity of the output voltage  $v_0$  to the input voltage  $v_i$  changes can be derived from (15), (16) and (17) as follows

$$H_{V_{i}}(s) = C \cdot (s \cdot I - A)^{-1} \cdot B = \frac{(1-D) \cdot (D \cdot N+1)}{(N+1)^{2} \cdot L \cdot C}$$
$$= \frac{\frac{(1-D) \cdot (D \cdot N+1)}{(N+1)^{2} \cdot L \cdot C}}{s \cdot (s + \frac{1}{R_{0} \cdot C}) + \frac{(1-D)^{2}}{(N+1)^{2} \cdot L \cdot C}}$$
(20)

The above result (20) reveals that in the presented model the transfer function of the converter does not depend on the number of working phases n.

# 2.3. Frequency response

The examples of dynamic performance of the converter presented below are given for fixed values of C = 960uF, L = 64uH and turns ratio N = 3 at load resistance of  $R_0 = 65\Omega$ . Figs. 4a) and 4b) show Bode plots.



Fig. 4.Bode amplitude plot 4a) and phase plot 4b)Rys. 4.Wykresy Bodego: amplitudowy 4a) i fazowy 4b)

# 2.4. Step response

In order to examine the converter response time, it is essential to check the settling time of the output voltage  $v_0$  as the result of unit Heaviside step function excitation at the input. The step response of the converter in time domain can be calculated as invert Laplace transform of the transfer function with respect to s, i.e.

$$h_{V_i}(\boldsymbol{t}) = \mathcal{L}^{-1}\left\{\frac{1}{s} \cdot H_{V_i}(\boldsymbol{s})\right\}$$
(21)

For duty cycles of 0.6, 0.7 and 0.8 the step responses of the converter can be defined as follows and the plot of them is presented in Fig. 5.

$$h_{V_i6}(t) = 7 - 7 \cdot e^{-8.21 \cdot t} \cdot \cos(408 \cdot t) - 0.14 \cdot e^{-8.21 \cdot t} \cdot \sin(408 \cdot t)$$
(22)

$$h_{V_i7}(t) = 10.3 - 10.3 \cdot e^{-8.21 \cdot t} \cdot \cos(306 \cdot t) - 0.28 \cdot e^{-8.21 \cdot t} \cdot \sin(306 \cdot t)$$
(23)

$$h_{V_i8}(t) = 17 - 17 \cdot e^{-8.21 \cdot t} \cdot \cos(204 \cdot t) - 0.68 \cdot e^{-8.21 \cdot t} \cdot \sin(204 \cdot t)$$
(24)



Fig. 5. Step response of the converter at three different duty cycles of 0.6, 0.7 and 0.8

Rys. 5. Odpowiedź skokowa konwertera przy trzech współczynnikach wypełnienia sygnału sterującego 0.6, 0.7 i 0.8

To achieve the required output voltage i.e. around 360V or more while working with 40V PV panels, the voltage gain of at least 9 is required. Covering the variation of the input voltage caused by the MPPT driving algorithm the range of duty cycle 0.6 to 0.8 should satisfy that requirement as it is shown in Fig. 5. The settling time is strongly dependent on the output resistance i.e. the load current and varies from hundreds of milliseconds up to seconds at light loads.

## 2.5. Stability and controllability examination

Since the output capacitance *C* and inductor inductance  $L(L_{eq})$  as well as turns ratio *N* are constant topological variables, the control of the converter can be performed by adjusting the duty cycle *D*, input voltage  $V_i$  and output load current (or the output resistance  $R_0$ ). The poles of the transfer function (20)  $P_0$  and  $P_1$  are:

$$P_0 = \frac{-L \cdot (N+1) + \sqrt{L^2 \cdot N^2 \cdot (N+1)^2 - 4 \cdot L \cdot C \cdot R_0^2 \cdot (1-D)^2}}{2 \cdot L \cdot C \cdot R_0 \cdot (N+1)}$$
(25)

$$P_{1} = \frac{-L \cdot (N+1) - \sqrt{L^{2} \cdot N^{2} \cdot (N+1)^{2} - 4 \cdot L \cdot C \cdot R_{0}^{2} \cdot (1-D)^{2}}}{2 \cdot L \cdot C \cdot R_{0} \cdot (N+1)}$$
(26)

However, Figs. 4 and 5 show that the converter is stable for the given duty cycles. It would be the figure of merit to determine the ranges of steering values such as  $R_0$  and D at which the converter remains stable [7]. Fig. 6 shows the proximity of the real parts of poles  $P_0$  and  $P_1$  to j=0 axis (i.e. stability degree of the system) as a function of the steering variables  $R_0$  and D under the assumption of constant input voltage  $V_i$ .

To prove the system stability, the real parts of poles  $P_0$  (25) and  $P_1$  (26) of the transfer function (20) denominator should be negative. Fig. 6 shows the stability degree of the system where the real parts of both poles are negative besides the case when D = 1 or  $R_0 = 0$  which defines the short circuit condition. The same happens when  $R_0 \rightarrow \infty$  which is the open circuit condition. Thus it is possible to determine the ranges of  $R_0$  and D at certain level of the designed stability degree where the converter remains stable.



Fig. 6. Stability degree plots of pole  $P_0$  6a) and pole  $P_1$  6b) vs. duty cycle D and output resistance  $R_0$ 

Rys. 6. Wykresy współczynników stabilności biegunów  $P_0$  (a) i  $P_1$  (b) w funkcji współczynnika wypełnienia D i rezystancji wyjściowej  $R_0$ 

According to [8] a dynamical system

$$x'(t) = Ax(t) + Bu(t) \tag{27}$$

is said to be controllable if for every initial condition x(0) and every vector  $x_1 \in \mathbb{R}^n$ , there exist a finite time  $t_1$  and control  $u(t) \in \mathbb{R}^m$ ,  $t \in [0, t_1]$ , such that  $x(t_1; x(0), u) = x_1$ . A dynamical system of *n*-dimmensional state variable vector is controllable if and only if rank of controllability Kalman matrix

$$W = [B, AB, A^2B, \dots, A^kB, \dots, A^{n-1}B]$$
(28)

is equal to n.

For the 2-dimmensional system (13) the converter Kalman matrix (27) is:

$$[B, AB] = \begin{bmatrix} \frac{(D \cdot N+1) \cdot n}{(N+1) \cdot L} & 0\\ 0 & \frac{D \cdot N \cdot (1-D) + 1}{(N+1) \cdot L \cdot C} \end{bmatrix}$$
(29)

Hence to check whether the converter is controllable, the rank of A matrix (15) should be equal to the rank of Kalman matrix (B, AB).

We can see in formula (29) that the product of AB multiplication (15), (16) does not depend on  $R_0$ . The rank of (B, AB) pair is always 2 whereas rank(A) is 1 when  $D\rightarrow 1$  and/or  $R_0\rightarrow\infty$ . In such conditions the converter is not controllable. Therefore, to secure converter controllability in practical applications, extreme duty cycles should be avoided and the load should not be disconnected from the output.

### 3. Conclusion remarks

The procedure to verify DC-DC converter design and to determine converter dynamic features as well as stability and controllability has been presented on the example of the interleaved step-up DC-DC converter. In the presented model of the step-up DC-DC converter the number of working phases does not have the impact on dynamic characteristics of the converter. The stability and controllability examinations show a practical drawback that the controller should not be driven with the extreme duty cycle and the load must be present at the output. Moreover, heavy loads exert an influence on the stability of the converter. The procedure to determine dynamical features of a DC-DC converter presented above can be easily adopted to other topologies which utilize PWM driving scheme.

This work was supported by Bialystok University of Technology, Faculty of Electrical Engineering as a research project No W/WE/15/2013.

# 4. References

- Blaabjerg F., Kjaer S. B., Pedersen J. K.: A Review of Single-Phase Grid-Connected Inverters for Photovoltaic Modules, Transactions on Industry Applications, IEEE 1292-1306, 2005.
- [2] Tomaszuk A., Krupa A.: High Efficiency High Step-up DC-DC Converters – Review, Bulletin of The Polish Academy of Sciences, Technical Sciences, Vol. 59, No. 4, 2011.
- [3] Erickson R., Maksimovich D.: Fundamentals of Power Electronics, Norwell, Kluwer Academic Publisher, 2001.
- [4] Middlebrock R. D., Ćuk S.: A general unified approach to modelling switching converter power stages. Rec. IEEE PESC'76, pp. 18-34, 1976.
- [5] Dwari S., Parsa L.: An Efficient High-Step-Up Interleaved DC–DC Converter With a Common Active Clamp, Transactions on Power Electronics IEEE, vol. 26, no. 1, January 2011.
- [6] Mirzaei R.: Soft Switched Multi-phase Tapped-boost Con-verter and its Control, PhD Thesis, June 2007.
- [7] Kaczorek T.: Linear Control Systems, Research Studies Press and John Wiley New York, 1993.
- [8] Klamka J.: Controllability of Dynamical Systems, Kluwer Academic Publisher, Dodrecht, 1991.

otrzymano / received: 04.11.2013 przyjęto do druku / accepted: 01.01.2014

artykuł recenzowany / revised paper

# INFORMACJE

# Informacje dla Autorów

Redakcja przyjmuje do publikacji tylko prace oryginalne, nie publikowane wcześniej w innych czasopismach. Redakcja nie zwraca materiałów nie zamówionych oraz zastrzega sobie prawo redagowania i skracania tekstów oraz streszczeń.

Artykuły naukowe publikowane w czasopiśmie PAK są formatowane jednolicie zgodnie z ustaloną formatką zamieszczoną na stronie redakcyjnej www.pak.info.pl. Dlatego artykuły przekazywane redakcji należy przygotowywać w edytorze Microsoft Word 2003 (w formacie DOC) z zachowaniem:

- wielkości czcionek,
- odstępów między wierszami tekstu,
- · odstępów przed i po rysunkach, wzorach i tabelach,
- · oznaczeń we wzorach, tabelach i na rysunkach zgodnych z oznaczeniami w tekście,
- układu poszczególnych elementów na stronie.

Osobno należy przygotować w pliku w formacie DOC notki biograficzne autorów o objętości nie przekraczającej 450 znaków, zawierające podstawowe dane charakteryzujące działalność naukową, tytuły naukowe i zawodowe, miejsce pracy i zajmowane stanowiska, informacje o uprawianej dziedzinie, adres e-mail oraz aktualne zdjęcie autora o rozmiarze 3,8 x 2,7 cm zapisane w skali odcieni szarości lub dołączone w osobnym pliku (w formacie TIF).

- Wszystkie materiały:
- artykuł (w formacie DOC),
- notki biograficzne autorów (w formacie DOC),
- zdjęcia i rysunki (w formacie TIF lub CDR),

prosimy przesyłać w formie plików oraz dodatkowo jako wydruki na białym papierze (lub w formacie PDF) na adres e-mail: wydawnictwo@pak.info.pl lub pocztą zwykłą, na adres: Redakcja Czasopisma Pomiary Automatyka Kontrola, Asystent Redaktora Naczelnego mgr Agnieszka Skórkowska, ul. Akademicka 10, p.21A, 44-100 Gliwice.

Wszystkie artykuły naukowe są dopuszczane do publikacji w czasopiśmie PAK po otrzymaniu pozytywnej recenzji. Autorzy materiałów nadesłanych do publikacji są odpowiedzialni za przestrzeganie prawa autorskiego. Zarówno treść pracy, jak i wykorzystane w niej ilustracje oraz tabele powinny stanowić dorobek własny Autora lub muszą być opisane zgodnie z zasadami cytowania, z powołaniem się na źródło cytatu.

Przedrukowywanie materiałów lub ich fragmentów wymaga pisemnej zgody redakcji. Redakcja ma prawo do korzystania z utworu, rozporządzania nim i udostępniania dowolną techniką, w tym też elektroniczną oraz ma prawo do rozpowszechniania go dowolnymi kanałami dystrybucyjnymi.