

**dr inż. Robert Berezowski**

Wydział Elektroniki i Informatyki Politechniki Koszalińskiej  
ul. Śniadeckich 2, 75-411 Koszalin  
Robert.berezowski@ie.tu.koszalin.pl

# Minimalizacja opisów funkcji w algebrze bramek prądowych

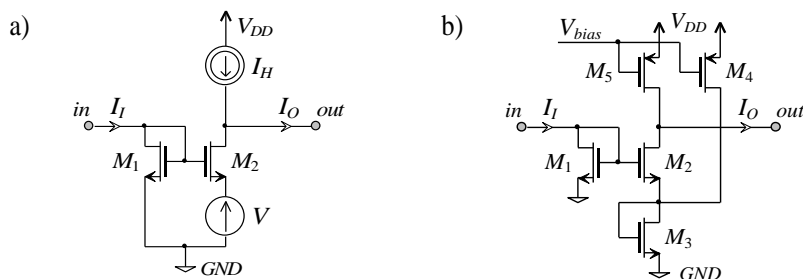
W artykule przedstawiono rozwój metod minimalizacji opisów funkcji w algebrze bramek prądowych jakie opracowano w przeciągu ostatnich dwudziestu lat. Technologia bramek prądowych związana jest z koncepcją bramki prądowej zaproponowanej przez prof. Andrzeja Guzińskiego w latach 90 ubiegłego wieku. Wskazane zostaną również kierunki dalszego rozwoju badań nad optymalizacją układów prądowych.

## 1. Wprowadzenie

Na początku lat 90 ubiegłego wieku profesor Andrzej Guziński opracował koncepcję, a następnie zaimplementował w technologii CMOS pierwszą bramkę pracującą w trybie prądowym [1]. Koncepcja ta stała się pomysłem na nowy kierunek badań w powstającym w tym czasie Instytucie Elektroniki w Koszalinie. Grupa osób zaangażowanych w te badania systematycznie się powiększała, zdobywano nowe doświadczenia, powstawały nowe pomysły w kierunku układów prądowych. Badania prowadzono m.in. w ramach czterech projektów badawczych finansowanych przez Polski Komitet Badań Naukowych. Opracowano w tym czasie podstawy algebry bramek prądowych, metody minimalizacji opisów funkcji w tej algebrze, sposoby projektowania cyfrowych układów prądowych oraz metody ich symulacji i weryfikacji [2-7]. Część opracowanych układów została zrealizowana praktycznie w postaci układów scalonych ASIC [7]. Początkowo bramki prądowe wykorzystywano do implementacji funkcji binarnych (binarnych układów cyfrowych). Kolejne badania wykazały, że bramki prądowe mogą być z powodzeniem wykorzystane do konstruowania układów cyfrowych działających w logice wielowartościowej (MVL, ang. Multiple-Value Logic) z podstawą  $N > 2$  lub w arytmetyce modulo  $N$  [6].

## 2. Koncepcja, Rodzaje oraz cechy bramek prądowych

Koncepcja opracowanej przez prof. Guzińskiego bramki pracującej w trybie prądowym zakłada, że na wejściu lub wyjściu bramki poziom logicznego 0 odpowiada prądowi o wartości równej zero, a prąd logicznego 1 odpowiada pewnej, ustalonej wartości prądu większej od zera. Dla bramki z rys. 1, poziomowi logicznemu 1 na wejściu (tj. prądowi wpływającemu  $I_I$ ) odpowiada poziom 0 na wyjściu ( prąd wyjściowy  $I_O = 0$ ) bramki i odwrotnie. Z tego powodu bramka ta otrzymała nazwę inwertera prądowego (bramka z wyjściem typu inwerter), a jej parametry elektryczne przedstawione są np. w pracy [1].



Rys. 1. Koncepcja bramki prądowej (a); przykładowa realizacja CMOS inwertera (b)

W kolejnych badaniach opracowano, przetestowano i zakwalifikowano do użycia dodatkowo trzy inne typy bramek: anty-inwerter, podwójny inwerter oraz podwójny anty-inwerter. Bramki z przedostkiem anty-umożliwiają dodanie trzeciego stanu logicznego -1 (prąd wpływa do bramki). Funkcje jakie realizują przedstawione bramki prądowe różnią się od funkcji jakie realizują bramki klasyczne (napięciowe). Również algebra bramek prądowych nie jest tożsama z algebrą Boole'a. Przede wszystkim na wyjściach bramek prądowych mogą pojawić się 3 stany logiczne: 0, 1 i -1. Bramki prądowe posiadają tylko jedno wejście, mogą posiadać kilka wyjść różnego typu. Najprostszą operacją w algebrze bramek prądowych jest operacja arytmetycznej sumy (połączenie kilku wejść do wspólnego węzła), a to sprawia, że w technologii bramek prądowych łatwiej zrealizować operacje arytmetyczne (dodawanie, odejmowanie) niż logiczne (AND, OR, ...). W algebrze bramek prądowych mogą pojawić się stany logiczne z zakresu -n do n (jako wynik sumowania lub odejmowania prądów w węzłach) a nie tylko 0 i 1. Ta ostatnia cecha powoduje, że wykorzystanie narzędzi do minimalizacji, które doskonale sprawdzają się logice binarnej, w algebrze bramek prądowych nie dają najlepszych rezultatów. Zastosowanie algebry bramek prądowych sprawia, że trudno jest znaleźć (przystosować) istniejące narzędzia, które można użyć do symulacji i weryfikacji układów zbudowanych z bramek prądowych.

W dalszej części referatu przedstawione zostaną opracowane metody minimalizacji opisów funkcji w algebrze bramek prądowych na przestrzeni ostatnich 20 lat.

### 3. Metody minimalizacji funkcji w algebrze bramek prądowych

Metody minimalizacji funkcji w algebrze bramek prądowych rozwijały się równoległe z rozwojem technologii bramek prądowych. Pierwsze sposoby opracowane były dla prostych funkcji, których implementacja wymagała zastosowania kilku bramek (2-4 argumentowe funkcje logiczne). Projektowano m.in. sumatory, multiplexery, przerzutniki, rejestry. W dalszych badaniach wskazane było opracowanie metod minimalizacji w postaci graficznej. Forma taka ułatwiała zrozumienie natury algebry bramek prądowych, ich charakterystycznych cech. Realizowano funkcje, których implementacja wymagała zastosowania wielu bramek (różne funkcje wielowyjściowe, układ S-Bloków algorytmu DES), a realizowane funkcje były maksymalnie 6 argumentowe (takie funkcje można przedstawić w postaci diagramów Veitcha-Karnaugh). W kolejnych badaniach założono, że potrzebny jest algorytm minimalizacji, który można wykonać w postaci programu komputerowego. Potrzeba taka wynikała z nowych zastosowań bramek prądowych. Projektowano w tym czasie układy pracujące w logice wielowartościowej, układy kryptograficzne. Funkcje, których opis należało zminimalizować zawierały 6 i więcej argumentów. Nie można było przedstawić ich w postaci graficznej, umożliwiającej projektantowi określenie funkcji bazowych. Potrzebne było narzędzie, które umożliwiłoby minimalizację opisu dowolnej funkcji logicznej w algebrze bramek prądowych.

#### 3.1. Konwersja wyrażeń

Pierwszy sposób minimalizacji układów prądowych oparto o wyrażenia konwersji (1) - (4), które szczegółowo opisano w [3]. Wyrażenia te umożliwiają realizację podstawowych funkcji logiki binarnej (AND, OR, ...) w algebrze bramek prądowych.

$$a \cdot b = \overline{\overline{a + b}} \quad (1) \qquad \overline{a \cdot b} = \overline{\overline{\overline{a + b}}} \quad (2)$$

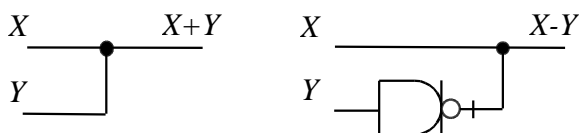
$$a \vee b = \overline{\overline{a + b}} \quad (3) \qquad \overline{a \vee b} = \overline{\overline{a + b}} \quad (4)$$

W powyższych wyrażeniach symbolom  $\cdot$ ,  $\vee$  odpowiadają funkcje AND, OR w algebrze Boole'a, zaś symbolom  $\overline{\quad}$ ,  $\overline{\overline{\quad}}$  odpowiadają funkcje dodawania arytmetycznego, funkcji inwersji i podwójnej inwersji w algebrze bramek prądowych

W pierwszym kroku zatem należało przedstawić opis funkcji w postaci wyrażenia boolowskiego. Następnie w tej samej logice należało dokonać minimalizacji opisu przy pomocy dowolnej znanej metody (diagramy Veitcha-Karnaugh, algorytm Quine'a-McCluskey'a, metoda Espresso). Posługując się wzorami konwersji można było otrzymać wynik w algebrze bramek prądowych. W kolejnych badaniach poprawiono tą metodę określając dodatkowe kryteria, które należy przyjąć przy minimalizacji w algebrze Boole'a aby po konwersji otrzymać lepszy rezultat. Sposób ten sprawdzał się przede wszystkim dla średnio skomplikowanych funkcji, znajomość przez projektanta wiedzy o algebrze bramek prądowych nie była wymagana. Nadawał się do minimalizacji dowolnej funkcji binarnej. Liczba bramek prądowych potrzebna do implementacji funkcji była jednakowa jak w przypadku zastosowania klasycznych bramek napięciowych. Należy jednak pamiętać, że bramki prądowe są zbudowane z większej liczby tranzystorów. Złożoność obliczeniowa jest równa złożoności obliczeniowej wykorzystanej w nim znanej metody minimalizacji. Metoda ta nadawała się do realizacji komputerowej. Jednak nie gwarantowała otrzymania optymalnego rozwiązania.

### 3.2. Funkcje bazowe

Doświadczenie zespołu zdobyte po zaprojektowaniu wielu prostych układów prądowych doprowadziła do opracowania nowego sposobu minimalizacji opisów funkcji logicznych. Sposób ten przeznaczony był do wykorzystania bezpośrednio w algebrze bramek prądowych i oparty był o twierdzenie [3], że dowolna funkcja logiczna może być przedstawiona w algebrze bramek prądowych jako suma algebraiczna kilku innych (prostszych) funkcji logicznych nazywanych funkcjami bazowymi. Metoda ta dawała lepsze rezultaty od poprzedniej, jednak jej skuteczność zależna była od doświadczenia i spostrzegawczości osoby minimalizującej opis funkcji (metoda heurystyczna).



Rys. 2. Realizacja operacji arytmetycznych w technologii bramek prądowych

Najważniejszy był bowiem podział całej funkcji na niezależne funkcje bazowe. Metoda ta wykorzystywała operacje arytmetycznego dodawania i odejmowania (najprościej realizowane operacje w algebrze bramek prądowych – rys. 2). Niezależne funkcje bazowe charakteryzowały się brakiem wspólnych jedynek w diagramie Veitcha-Karnaugh. Sposób ten sprawdzał się w przypadku równoczesnej minimalizacji opisów różnych funkcji mających wspólne argumenty. W takim przypadku szukano prostych funkcji, które minimalizowano za stosując wyrażenia konwersji, natomiast pozostałe funkcje wykorzystywały je jako funkcje bazowe. Metoda ta również nie pozwalała uzyskać optymalnych wyników. Metoda ta nadawała się szczególnie do minimalizacji funkcji wielowartościowych. Niestety metoda ta nie nadawała się do realizacji komputerowej.

### 3.3. Algorytm ewolucyjny

W metodzie przedstawionej w pracy [11] zastosowano algorytm ewolucyjny z wielowarstwowym chromosomem do optymalizacji kombinacyjnych układów cyfrowych budowanych przy użyciu bramek prądowych. Optymalizacja polegała na minimalizacji liczby tranzystorów wchodzących w skład danego układu. Struktura optymalizowanego układu otrzymywana była podczas projektowania "ręcznego". Metoda ta posiadała jednak ograniczenie związane z liczbą wejść układu. Ograniczenie to jest związane z tzw. eksplozją kombinatoryczną.



typu T (znaczny wzrost złożoności obliczeniowej) lub upraszczając, można usunąć implikanty proste wchodzące w skład funkcji wzorcowych typu T. W tym drugim sposobie złożoność obliczeniowa będzie podobna do złożoności obliczeniowej algorytmu Quine'a-McCluskey'a. Kolejne badania wykazały, że zastosowana metoda niestety również nie pozwala uzyskać optymalnego opisu funkcji. Wprowadzono trzeci etap, który sprawdza, czy któraś z wybranych funkcji wzorcowych typu T może zostać zredukowana do implikantu prostego (doświadczalnie stwierdzono, że taka możliwość istnieje). Ostatnia opisana metoda wraz z poprawką (trzeci etap) jest aktualnie najlepszą metodą minimalizacji opisu funkcji w algebrze bramek prądowych. Metoda ta nadaje się do realizacji komputerowej i program taki został przez zespół zrealizowany.

## 4. Podsumowanie

Implementacja prostych układów w technologii bramek prądowych nie wymaga dodatkowych narzędzi ani metod projektowania. Podstawowe układy można narysować oraz przetestować na zwykłej kartce. Kolejnym etapem jest projektowanie większych układów, realizujących bardziej skomplikowane funkcje logiczne. W zespole opracowano m.in. układy mnożące działające w arytmetyce resztowej, konwertery z systemu resztowego do systemu binarnego i odwrotnie, algorytmy kryptograficzne. Projektowanie większych układów wiąże się z opracowaniem dodatkowych narzędzi oraz metod minimalizacji opisów funkcji. W referacie pokazano krok po kroku rozwój metod minimalizacji opisów funkcji w algebrze bramek prądowych. Począwszy od ręcznych, poprzez automatyzację, algorytmy ewolucyjne, po metody komputerowe.

Stosowane obecnie bramki prądowe posiadają budowę modułową (wyróżnić można 4 różne moduły). Kolejne metody minimalizacji powinny tworzyć prostsze opisy funkcji, operując na funkcjach realizowanych przez te moduły, a nie na bramkach. Jako jeden z etapów rozwoju technologii bramek prądowych prof. A. Guziński zaproponował bramkę wielowejściową [13], której implementacja jest obecnie na ukończeniu. Wprowadzenie nowych bramek oznacza wprowadzenie kolejnych zmian do sposobów minimalizacji opisu funkcji lub wyszukiwania innych funkcji bazowych. Pojawienie się wielu stanów logicznych daje większe możliwości uzyskania prostszych opisów, lecz jednocześnie powoduje, że algorytmy do minimalizacji stają się coraz bardziej skomplikowane.

Wykonano dla Proj. Bad. O N515086737 – Zastosowanie układów cyfrowych pracujących w trybie prądowym w jednostkach przetwarzających systemów kryptograficznych.

## Bibliografia

1. Guziński A., Kielbasinski A., „Current-Mode Digital Circuits Operating in Mixed Analog-Digital Systems” Bulletin of the Polish Academy of Sciences, Technical Sciences, vol. 44, No. 2, pp. 193-198, 1996
2. Gretkowski D., Guziński A., Kaniewski J., Maslennikow O., „VHDL models of digital combinatorical circuits on the current-mode gates”, Proc. 6-th Int. Conf. MIXDES'99, pp. 253-258, Kraków, Poland, 1999
3. Maslennikow O., „Approaches to Designing and Examples of Digital Circuits Based on the Current-Mode Gates” Data Recording, Storage & Processing, vol. 3, No. 2, pp. 84-98, 2001
4. Maslennikow O., Pawlowski P., Soltan P., Berezowski R., „Current-Mode Digital Gates and Circuits: Conception, Design and Verification” Proc. IEEE Int. Conf. ICECS'2002, pp. 623-626, Dubrovnik 2002
5. Maslennikow O., Berezowski R., Soltan P., Rajewska M., „Designing Prototype of the Spartan II FPGA Slice with the Current-Mode Gates” Proc. IEEE Int. Conf. ICCSC'2002, pp. 182-185, St.-Petersburg 2002
6. Maslennikow O., Gretkowski D., Pawlowski P., „Current-Mode Circuits for Multiple-Valued Logic and Residue Number System Arithmetic” Proc. 10-th Int. Conf. MIXDES'2003, pp. 182-187, 2003
7. Maslennikow O., „Podstawy teorii zautomatyzowanego projektowania reprogramowalnych równoległych jednostek przetwarzających dla jednoukładowych systemów czasu rzeczywistego”, Koszalin, 2004
8. Berezowski R., „Jednostki operacyjne zbudowane w oparciu o bramki prądowe dla jednoukładowych systemów VLSI”, Rozprawa doktorska, Koszalin, 2007

9. Maslennikowa N., „Wiarygodna implementacja algorytmów algebry liniowej w układach FPGA zbudowanych w oparciu o bramki prądowe”, Rozprawa doktorska, Koszalin, 2007
10. Pawłowski P., „Ocena przydatności bramek cyfrowych pracujących w trybie prądowym w mieszanych systemach analogowo-cyfrowych“, Rozprawa doktorska, Koszalin, 2004
11. Słowik A., Biało M., O. Maslennikow, „Evolutionary optimization of combinational digital circuits with current-mode gates with respect to transistor count”, Int. Jour. ITIC, V.1, No.1, / 2006r. / strony: 125-134
12. Rajewska M., Berezowski R., Maslennikow O., „Wykorzystanie algorytmu Quine'a-McCluskey'a do optymalizacji układów cyfrowych zbudowanych z bramek prądowych”, KOWBAN 2007
13. Guziński A., Pawłowski P., Kaniewski J., Maslennikow O., Maslennikowa N., Czwyrow D., Rataj D., „Designing digital circuits with the current-mode gates”, bulletin of the polish academy of sciences, 1999